

ATLAS実験アップグレード用 シリコンストリップ型検出器の読み出しシステム開発

お茶の水女子大学 河野研究室 M1
杉林花那子

Outline

- LHC & ATLASアップグレード
- 新型ストリップセンサー、新型読み出しチップ
- 飛跡検出器ITkのDAQシステム
- チップのテスト
- チップとの通信結果

LHC & ATLAS

● LHC加速器

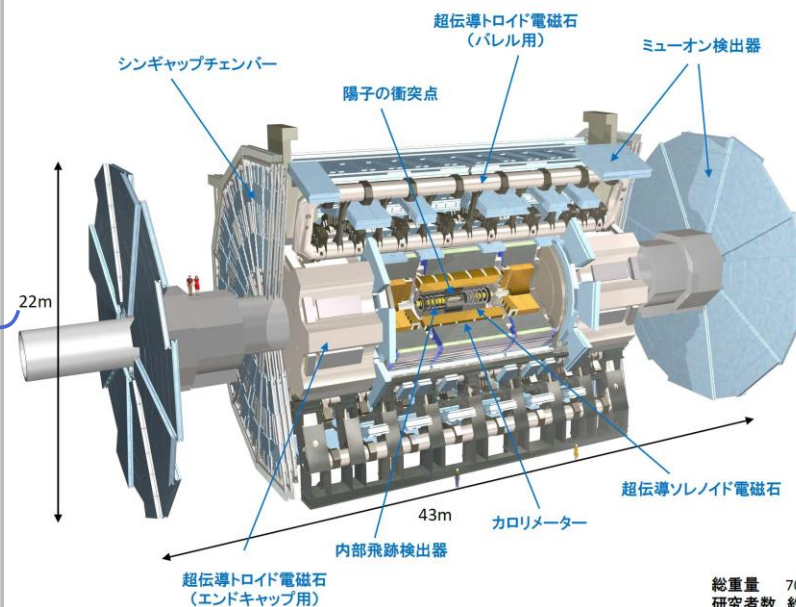
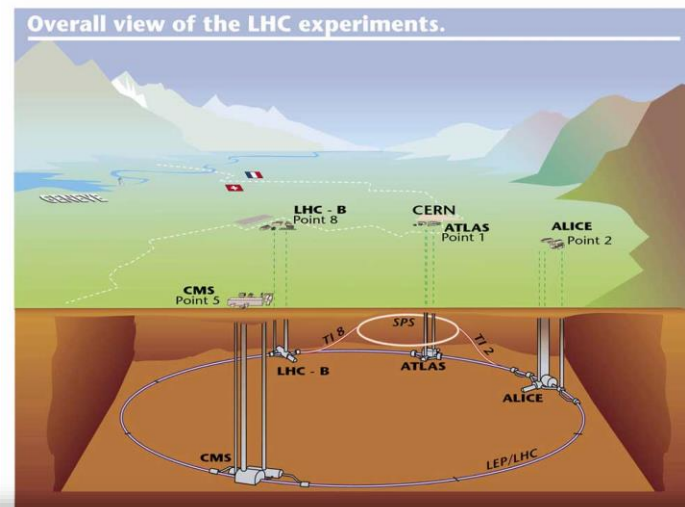
- ・ 円周約27kmの陽子-陽子衝突型加速器
- ・ 2026年ごろにHL-LHCへアップグレード

● ATLAS検出器

- ・ 飛跡検出器、カロリメータ、ミュオン検出器
- ・ HL-LHC計画に伴いATLAS検出器もアップグレード計画進行中

- 軽量化
- 微細化
- 専用の読み出し回路開発

ルミノシティ向上により
着目するイベント以外の反応数も増加し
データ量が膨大になる
→トリガーの改善が必要



総重量 7000トン
研究者数 約3000人
参加国 38

シリコンストリップ型検出器

- 現行：SCT



- 新型：ITk (Inner Tracker)

□ シリコンストリップセンサー

- ・ n-in-p型
- ・ ストリップ長 24mm、間隔 74.5μm
- ・ 1moduleあたり 1280×4個

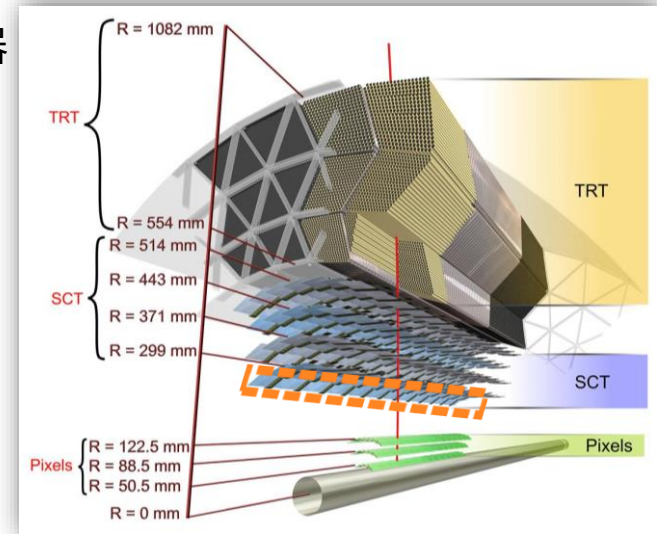
□ ABC130

- ・ Channel数 128×2
- ・ 1moduleあたり 10×4個

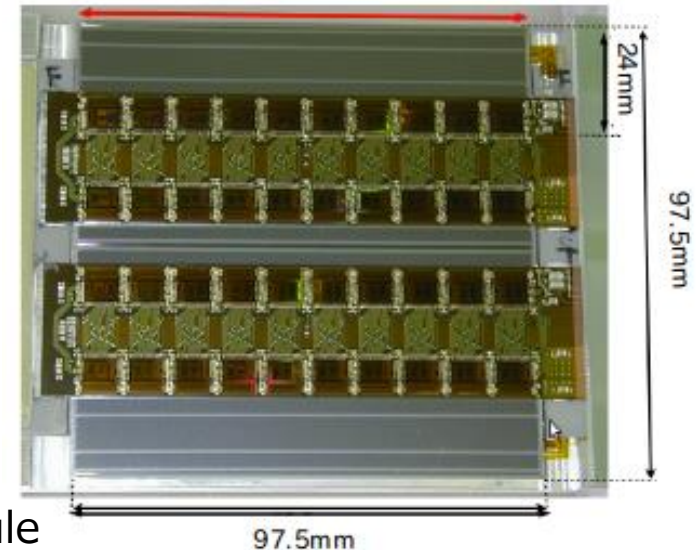
□ HCC

- ・ ABC130 10個に対し1つ使用

飛跡検出器
(現行)



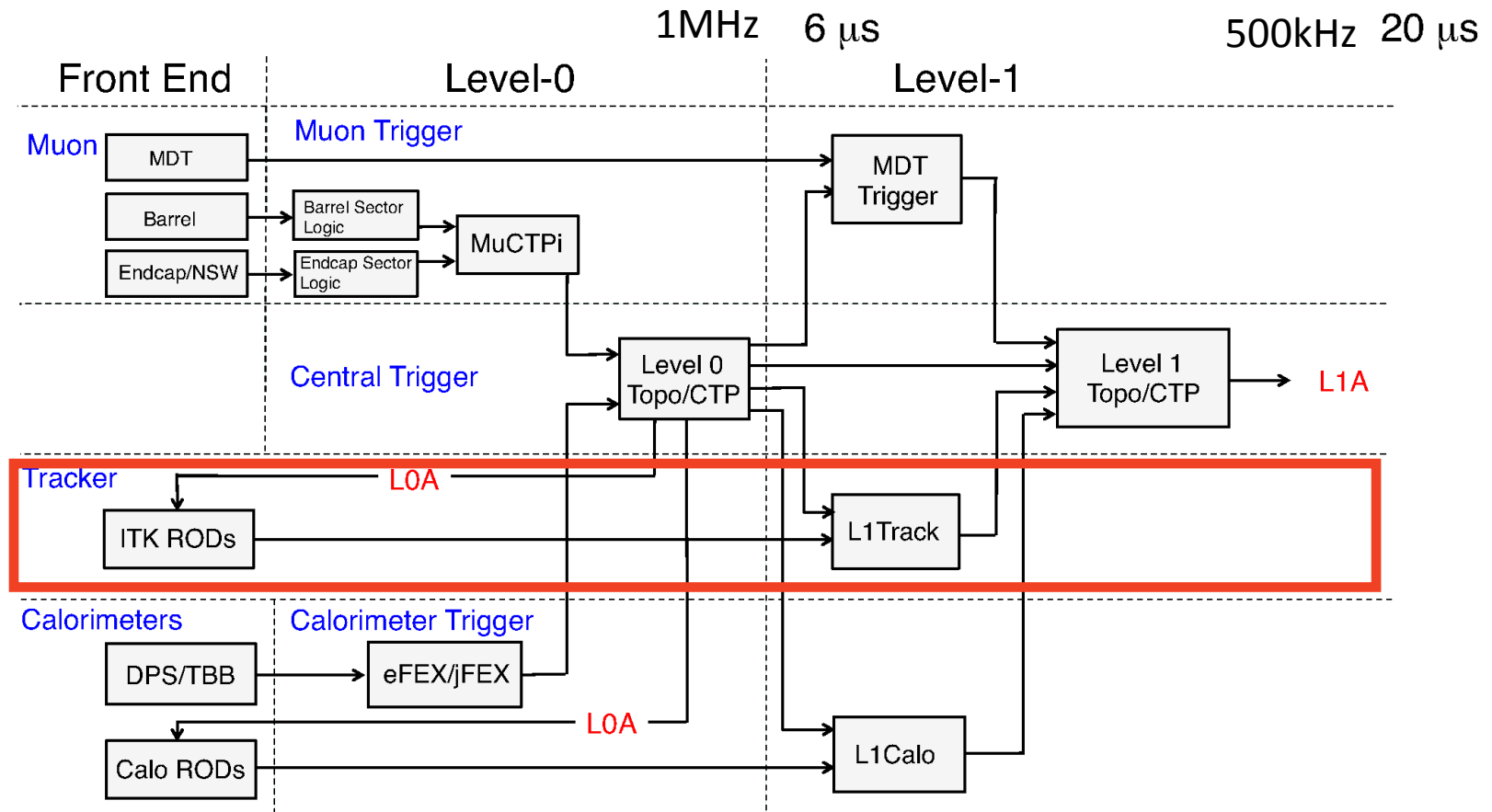
1280 strip
74.5 μm間隔



ITk
1module

ITkの読み出しシステム

- ITkではセンサーから40MHzでくるデータをL0 bufferで一時保存
- ミューオン検出器、カロリメータは40MHzでデータを読み出す
→このデータをもとにL0トリガー発行
- ITkはL0トリガーを受け、L0 buffer内のL0トリガー周辺のデータをL1 bufferにコピー
→このデータとミューオン検出器、カロリメータのデータをもとにL1トリガー発行



IC

● ASIC (Application Specific IC)

→ABC130 & HCC

- ・アナログ回路、デジタル回路を実装可能

● FPGA (Field Programmable Gate Array)

→SEABAS2

- ・Softwareのように機能書き換え可能なIC
- ・デジタル回路のみ実装可能
- ・Verilog HDL、VHDLという専用の言語で記述
- ・シミュレーション機能

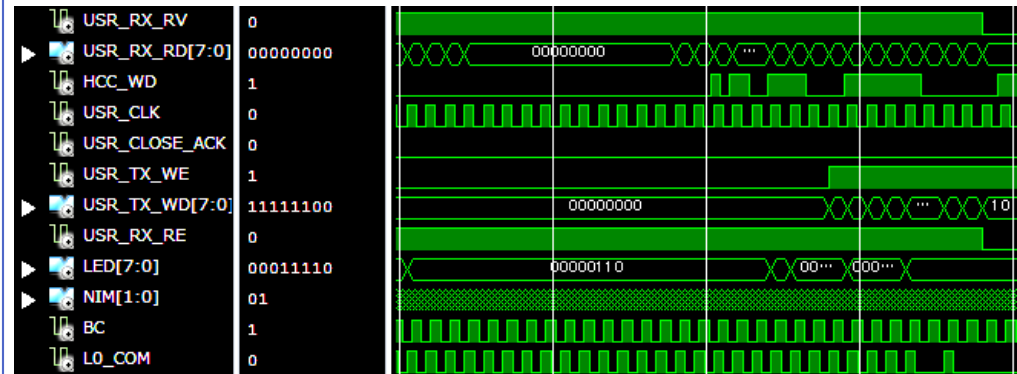
Verilog HDL記述例

```
wire [15:0] data_out;
reg rst;
wire empty_w;
reg [7:0] msg_size [0:1];

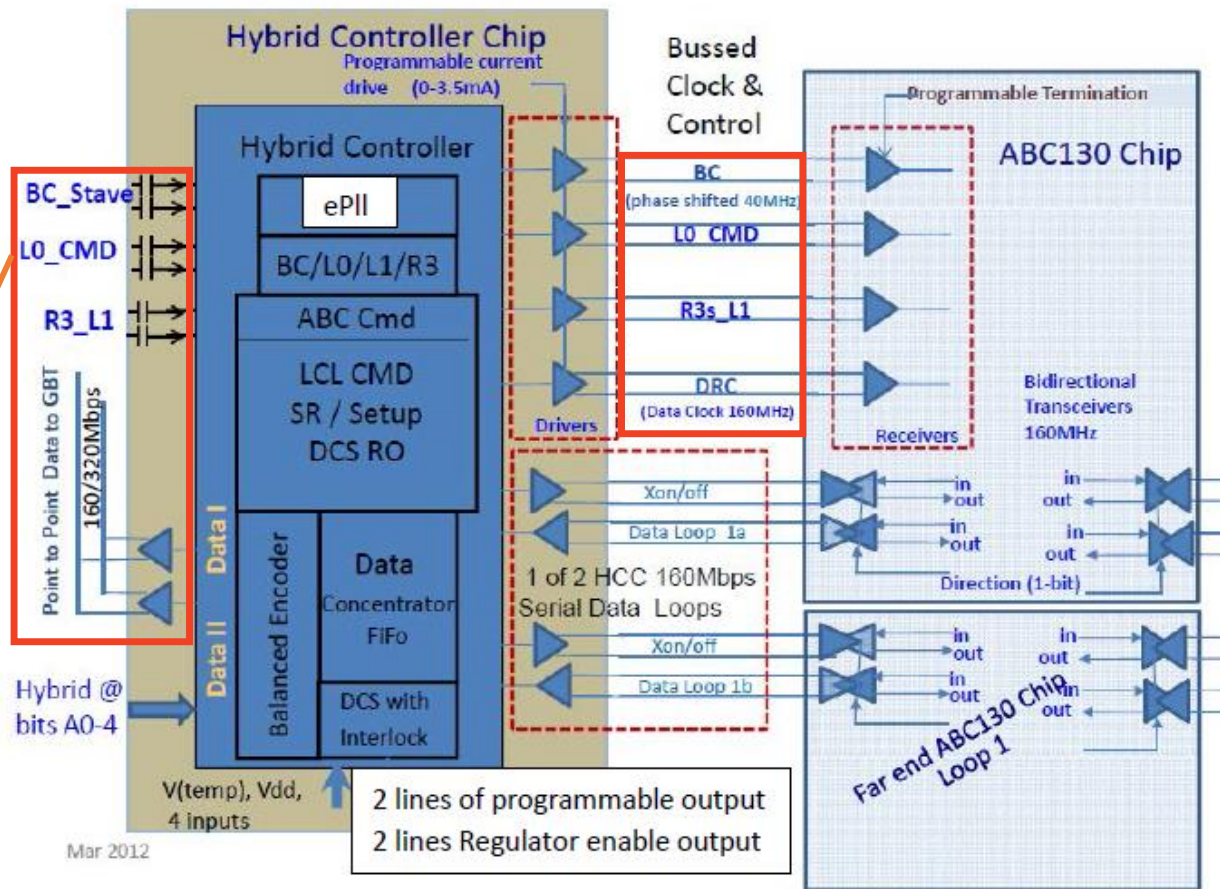
assign DataOut = {data_out[7:0]};
assign EMPTY = empty_w;
assign READY= ((wcount[10:0] - rcount[10:0]) >= 11'h09);
assign Test = wcount;

always @(posedge WRCLK) begin
    if (~StartMode) begin
        hcc[0] <= HCCData;
        hcc[1] <= hcc[0];
        if (hcc[0]) begin
            data_valid <= 1'b1;
        end
    end
end
```

シミュレーション



HCCとABC130の入出力



4 bit	4 bit	5 bit	5 bit	7 bit	1 bit	32 bit
Header	Field2	HCC ID	ABC ID	Reg Address	R/W	Data

HCCとABCのCMDのformat

Test system

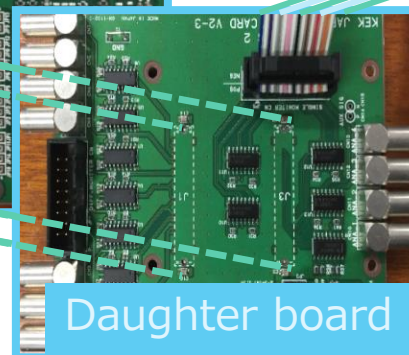
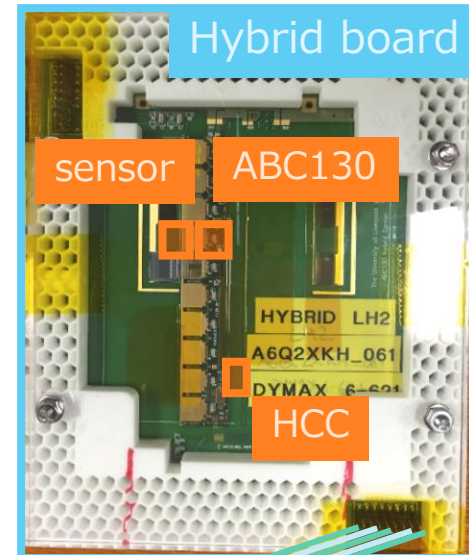
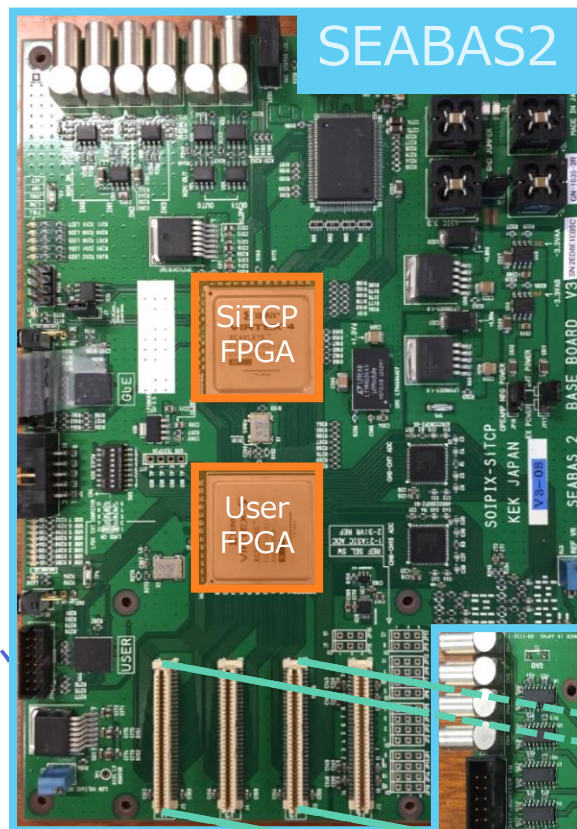
- SEABAS2 (Soi EvAluation BoArd with Sitcp)

- ・チップの試験および高速読み出しのための汎用ボード
- ・PCとEthernet経由で接続
- ・SiTCP FPGA :
PCとUser FPGA間の通信
- ・User FPGA :
自由にデザイン可能

- Hybrid board

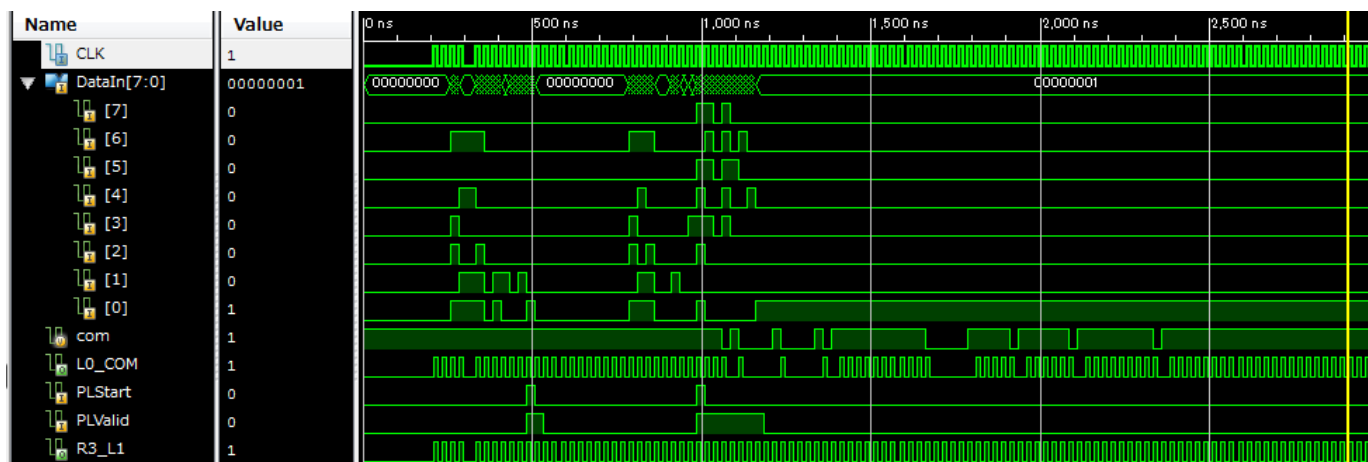
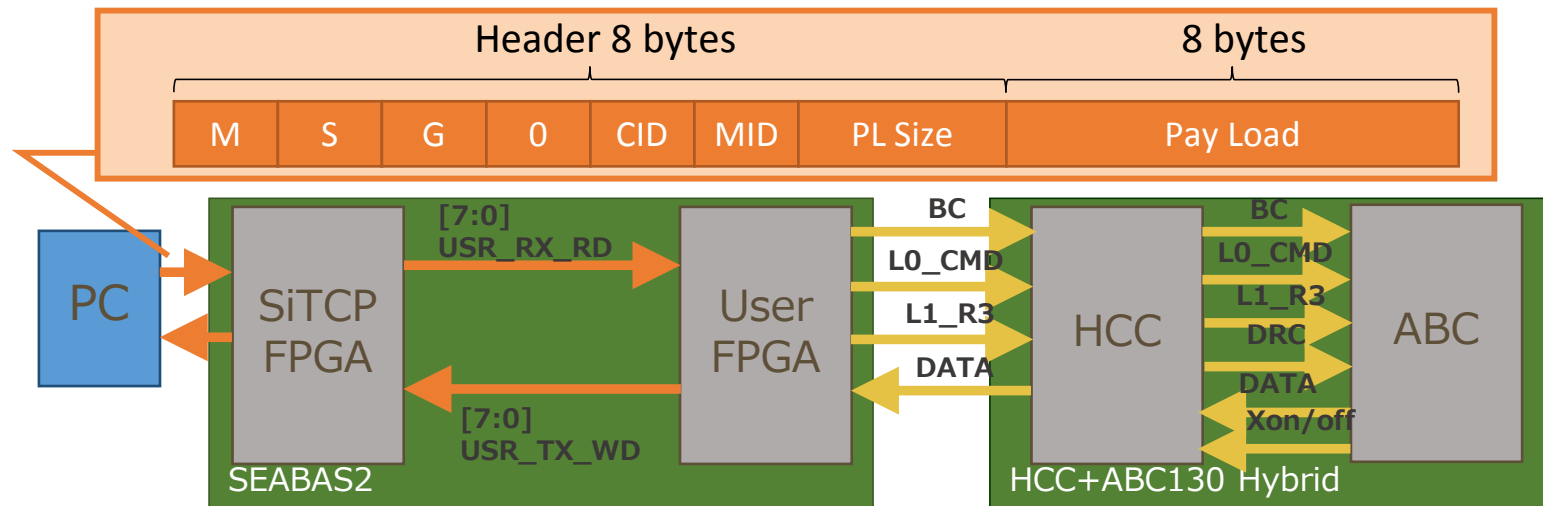
- ・センサー、ABC130、HCCを
それぞれ1つ設置

User FPGAのFirmwareを書き、
PC⇔SEABAS2⇔HCC&ABC
の通信を確立させ、チップの
性能評価をする。

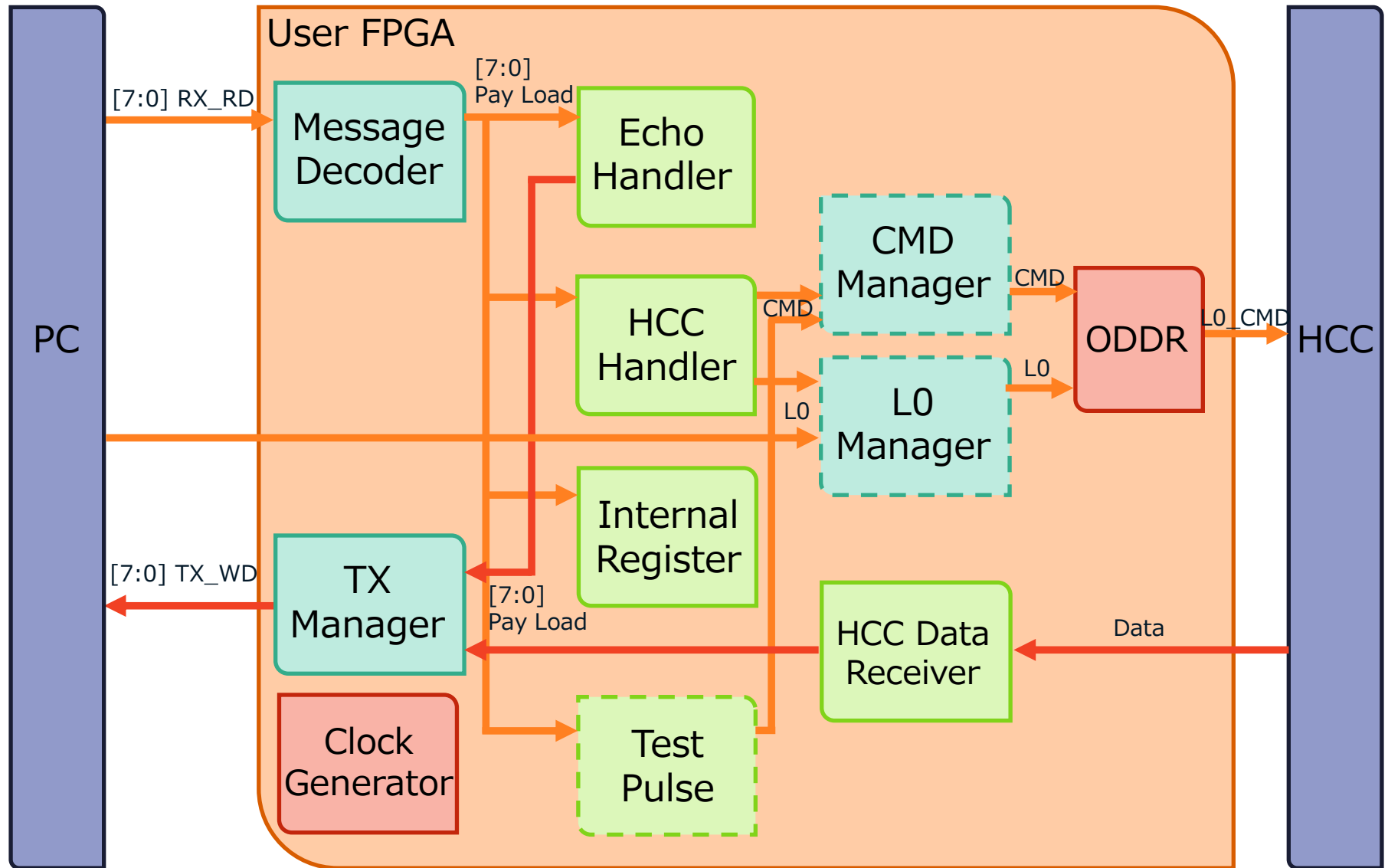


Data Format

- PCからSEABAS2ヘデータを1byteずつ送信
- User FPGAでHeaderを認識し、Pay Load部分を1bitずつにシCMDとする
- CLKの立ち下がりでL0、立ち上がりでCMDをHybridへ送信



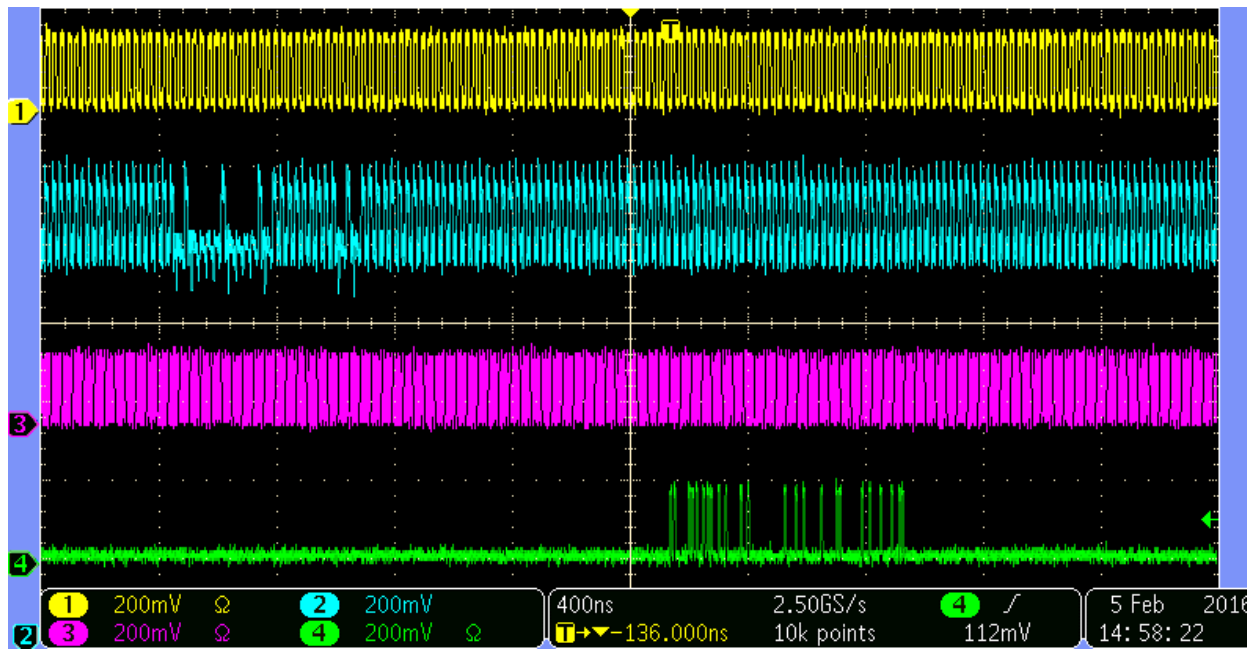
モジュール設計



HCC Registers Readout

HCCを動作させるためには、
起動後にResetと、HCC内のRegisterの値を変更する必要がある。

1. System Reset
2. HCC startup mode off
3. HCC logic reset
4. Readout HCC registers



Read commandを送るとHCCからデータが返ってくることを確認

Summary

- HL-LHC計画に向けて新型センサー、ASICを導入。
そのための新しいデータ読み出しシステムが必要となる。
 - SEABAS2を使ってHCC、ABC130の通信テストを行った。
 - HCCにコマンドを送信するとデータが返ってくることを確認
→HCCとの通信は成功
 - ABC130との通信はまだできていない
- 今後の予定
- ABC130との通信を確立させる
通信ができれば
- ・ Test scan (Threshold, Trigger delayなど)
 - ・ 高レートでのテスト
 - ・ 複数のABC130に向けた開発