

アトラス前後方ミューオントリガーシステムのコミッ
ショニング戦略の研究

東京大学大学院理学系研究科物理学専攻 山口嘉樹

2007年1月6日

概要

ATLAS 実験は CERN(欧州原子核研究機構)において建設が進められている LHC(Large Hadron Collider) を用いて行われる実験である。LHCは重心衝突エネルギーが 14TeV の陽子陽子汎用シンクロトロン加速器であり、2007年に運転開始を予定している。この実験で用いられる ATLAS 検出器は LHC 周上に置かれる大型汎用検出器であり、主に Higgs 粒子や超対称性粒子の発見などを目的としている。LHC では 40.08MHz という高頻度で衝突が行われるため、ATLAS 検出器は効率的に有効なイベントを選択する必要があり、3段階のイベントトリガーを設けレートを徐々に下げながらイベント選定を行う。3段階のトリガーはそれぞれ、レベル1トリガー、レベル2トリガー、イベントフィルターと呼ばれる。第一段階のイベントトリガーを行うレベル1トリガーの有力な構成要素が、透過力が高く、高精度で運動量測定ができ、かつ重要な物理イベントの生成物であるミューオンを用いたミューオントリガーである。レベル1ミューオントリガーは、バレル部、エンドキャップ部でそれぞれ別々のミューオン検出器;RPC(Restive Plate Chamber) 及び TGC(Thin Gap Chamber) を用いて行われる。現在 ATLAS 実験は、コミッショニングと呼ばれるフェーズに入っている。これは、ATLAS 独自の呼称で、全てのサブディテクターを組合せ、各測定器及び全体でのテストを経て、本実験を行う体制を整えるまでの全段階を指す。そのためには、必要とされる研究である検出器の構正、バックグラウンドの把握などを効率よく行う必要がある。アトラス前後方ミューオントリガー TGC のコミッショニングにおいて、上記の目的を達成する際の条件と取り得る手段について研究した。具体的には、Cavern と呼ばれる ATLAS 検出器の地下実験場における、コミッショニング宇宙線ランの垂直に近い角度の宇宙線ミューオンへの対応を主に研究した。エンドキャップ部の検出器である TGC は、ATLAS 検出器の衝突点から大きく角度が離れた垂直方向に近い軌跡の粒子のトリガーができず、垂直に近い宇宙線ミューオンによるコミッショニングにはトリガーシステムの改善が必須である。このため、宇宙線に対応したプログラムを導入するソフトウェア的方法、新たに角度の大きい宇宙線をトリガーするためのエレクトロニクスモジュールを導入するハードウェア的方法についてシミュレーションを用いて考察し、その結果からコミッショニングスケジュールに至る定量的な結論を出した。

目次

第1章 序論	11
第2章 LHC 計画 ATLAS 実験	12
2.1 LHC 計画	12
2.2 LHC 計画で期待される物理	14
2.2.1 ヒッグス粒子の探索	14
2.2.2 超対称性粒子の探索	17
2.2.3 その他の物理	18
2.3 ATLAS 検出器	20
2.3.1 ATLAS 検出器の概要	20
2.4 アトラス検出器のコミッショニングスケジュール	22
2.4.1 Cavern における線源とトリガーコミッショニングスケジュール	22
2.4.2 内部検出器	24
2.4.3 内部検出器のコミッショニング	25
2.4.4 カロリメータ	27
2.4.5 電磁カロリメータのコミッショニング	29
2.4.6 ミューオンシステム	31
2.4.7 マグネットシステム	33
2.5 ATLAS 実験のトリガー及びデータ収集システム	34
2.5.1 トリガーシステム	34
2.5.2 データ収集システム	35
2.5.3 検出器の制御	36
2.5.4 レベル1トリガーシステム	36
第3章 TGC ミューオントリガーシステム	41
3.1 TGC の構造と特徴	41
3.2 TGC の配置	43
3.3 トリガー処理の方法	44
3.4 TGC エレクトロニクス	45
3.5 TGC システムのコミッショニング	51
3.5.1 概要	51
3.5.2 スケジュール	52
3.5.3 問題点	52

第4章	前後方ミュオントリガーコミッショニング戦略	53
4.1	コミッショニング戦略研究の概要	53
4.2	タイミングの較正	55
4.2.1	概要	55
4.2.2	タイミング調整の各段階	55
4.2.3	必要とされるトリガー数/レート	59
4.3	TGCの全面に亘る動作チェック	60
4.3.1	必要とされるトリガーの割合	60
4.4	トリガーの割合の向上の為の戦略	63
4.4.1	ソフトウェア的な方法	63
4.4.2	ハードウェア的な方法	63
4.5	トリガーシミュレーション及び考察	63
4.5.1	トリガーシミュレーション	63
4.5.2	宇宙線シミュレーション	86
4.5.3	まとめ	100
第5章	トリガーモジュールの製作と動作テスト	102
5.1	モジュールに対する要求	102
5.2	モジュールの概要	102
5.3	基盤の設計	103
5.4	各集積回路	104
5.4.1	Controller	104
5.4.2	Decoder	106
5.4.3	TDL(Trigger Decision Logic)	111
5.4.4	TDL(Trigger Decision Logic)のデザイン	111
5.5	動作テスト	112
5.5.1	セットアップ	114
5.5.2	ソフトウェア	115
5.5.3	結線テスト	117
5.5.4	導通テスト	117
5.5.5	コインシデンステスト	118
5.6	まとめ	119
第6章	まとめと今後の課題	121

目次

2.1	地図上のLHC(Large Hadron Collider)。直径約10キロメートル	13
2.2	LHC 汎用検出器「ATLAS」の構造図 長さ44m 直径22m 重さ7000t	13
2.3	LHC 汎用検出器「CMS」の構造図 長さ20m 直径14m 重さ12000t	14
2.4	LHC B-physics 研究用検出器「LHCb」の構造図 長さ21m 直径10m 重さ 1500t	14
2.5	LHC 重イオン相互作用研究用検出器「ALICE」の構造図 長さ25m 直径 15m 重さ10000t	15
2.6	ヒッグス粒子生成のファインマンダイアグラム	16
2.7	ヒッグス粒子の質量と生成断面積	16
2.8	ヒッグス粒子の質量と分岐比	17
2.9	超対称性理論における結合定数の統一	18
2.10	ヒッグス粒子の発見ポテンシャル	19
2.11	トップクォークの質量とWの質量からのヒッグス粒子の質量の予言	19
2.12	LHC リングのレイアウト	20
2.13	ATLAS 検出器	21
2.14	宇宙線のエネルギー分布	23
2.15	宇宙線の天頂角分布	23
2.16	宇宙線のz軸方向分布	23
2.17	ビームハローミュオン線のエネルギー分布	24
2.18	ビームハローミュオン線のxy分布	24
2.19	内部飛跡検出器	25
2.20	内部飛跡検出器の断面図	25
2.21	Inner Detector のコミッショニングにおける宇宙線ラン時のシンチレータ の配置/TRT 単独テスト時	26
2.22	Inner Detector のコミッショニングにおける宇宙線ラン時のシンチレータ の配置/TRT,SCT 合同テスト時	27
2.23	Inner Detector のコミッショニングにおける宇宙線ランで、一度のランで 検査される検出器の部分	27
2.24	ATLAS カロリメータの概念図	29
2.25	電磁カロリメータの宇宙線シミュレーション。eta,phi 方向のヒット分布、 エネルギー分布、時間分布が示されている	30
2.26	電磁カロリメータのコミッショニング宇宙線ランでモニターするパラメータ	31
2.27	ミュオンシステムを構成する各測定器:MDT,CSC,RPC,TGC の配置	32
2.28	ATLAS マグネットシステム	33

2.29	η 方向の積分磁場強度の分布	33
2.30	R- ϕ 平面の積分磁場強度の分布	33
2.31	トリガーシステムの概要	35
2.32	データリダクション	36
2.33	DCS がモニターするパラメータ	37
2.35	Level-1 トリガー処理の流れ	37
2.34	各エレクトロニクスにおいて、DCS がモニター、コントロールするパラメータ	38
2.36	ミューオントリガーシステムのデータの流れ	39
2.37	TTC システム概要図	40
3.1	TGC の構造と配置	41
3.3	TGC のタイムジッターの角度依存性	42
3.2	TGC の構造と配置	42
3.5	TGC ホイール	43
3.4	TGC のレイアウト	44
3.6	$\delta R\delta\phi$ の定義	45
3.7	TGC トリガーの判定方法	45
3.8	PS ボード上の ASIC の構成と配置	48
3.9	TGC BIG WHEEL	50
3.11	トリガーデータの流れ	50
3.12	リードアウトデータの流れ	50
3.13	コントロールデータの流れ	51
3.10	TGC エレクトロニクスの流れ	51
4.1	コインシデンスマトリックスまでの間にタイミングがずれる要因	55
4.2	テストパルスタイミングの調整のセットアップ図	56
4.3	Patch-Panel ASIC のブロック図	57
4.4	BCID クロックの位相調整のセットアップ及び位相調整の概念図	58
4.5	宇宙線ランの際の TOF タイミング調整 (検出器上部)	59
4.6	宇宙線ランの際の TOF タイミング調整 (検出器下部)	59
4.7	η acceptance of for muon triggers	61
4.8	ϕ acceptance of for muon triggers	62
4.28	角度 θ_v の定義	65
4.9	トリガー エレクトロニクス モジュール	66
4.10	SLB Logic (whole module)	67
4.11	SLB Logic (Trigger Matrix Architecture)	68
4.12	SLB Logic (Trigger Matrix Logic)	69
4.13	HPB Logic (whole module)	70
4.14	HPB Logic (Trigger Matrix Architecture)	71
4.15	HPB Logic (Trigger Matrix Logic)	72
4.16	Trigger Module の配置	72

4.17	xz 平面において、トリガーシミュレーションにおけるミュオン射出点 (vertex) と、ターゲットとされた範囲 (target) を示す	73
4.18	yz 平面において、相互作用点から高さ 0m からミュオンを射出した際のトリガーシミュレーションにおけるミュオン射出点 (vertex) と、ターゲットとされた範囲 (target) を示す	73
4.19	yz 平面において、相互作用点から高さ 6m からミュオンを射出した際のトリガーシミュレーションにおけるミュオン射出点 (vertex) と、ターゲットとされた範囲 (target) を示す	73
4.20	yz 平面において、相互作用点から高さ 12m からミュオンを射出した際のトリガーシミュレーションにおけるミュオン射出点 (vertex) と、ターゲットとされた範囲 (target) を示す	73
4.21	yz 平面において、相互作用点から高さ 18m からミュオンを射出した際のトリガーシミュレーションにおけるミュオン射出点 (vertex) と、ターゲットとされた範囲 (target) を示す	74
4.22	yz 平面において、相互作用点から高さ 24m からミュオンを射出した際のトリガーシミュレーションにおけるミュオン射出点 (vertex) と、ターゲットとされた範囲 (target) を示す	74
4.23	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の、高さ 0m の点からのミュオンに対する Trigger Module のトリガー信号の分布	75
4.24	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の、高さ 6m の点からのミュオンに対する Trigger Module のトリガー信号の分布	75
4.25	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の、高さ 12m の点からのミュオンに対する Trigger Module のトリガー信号の分布	75
4.26	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の、高さ 18m の点からのミュオンに対する Trigger Module のトリガー信号の分布	75
4.27	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の、高さ 24m の点からのミュオンに対する Trigger Module のトリガー信号の分布	76
4.29	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の、高さ 0m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布	76

4.30	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 6m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布	77
4.31	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 12m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布	78
4.32	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 18m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布	79
4.33	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 24m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布	80
4.35	TGC の各パラメータ	82
4.36	TGC の断面図	83
4.37	TGC チェンバーの断面図	84
4.38	TGC トリプレットの断面図	85
4.39	TGC ホイール断面の部分的拡大図	85
4.40	TGC ホイールの断面図	86
4.41	ダブレット SLB のロジック-7~+7 までで AND を取る	86
4.34	ATLAS Technical Design Report Table 10-5 /TGC の測定器と信号パラメータ	88
4.42	Cavern に入射する宇宙線のプロット	89
4.43	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 0m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布。Doublet では、トリガーの条件が 2 out of 4 に変更されている	90
4.44	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 6m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布。Doublet では、トリガーの条件が 2 out of 4 に変更されている	91
4.45	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 12m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布。Doublet では、トリガーの条件が 2 out of 4 に変更されている	92

4.46	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 18m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布 Doublet では、トリガーの条件が 2 out of 4 に変更されている	93
4.47	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 24m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布。Doublet では、トリガーの条件が 2 out of 4 に変更されている	94
4.48	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 0m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布。Doublet では、トリガーの条件が 2 out of 4 に変更されている	95
4.49	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 6m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布。Doublet では、トリガーの条件が 2 out of 4 に変更されている	96
4.50	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 12m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布。Doublet では、トリガーの条件が 2 out of 4 に変更されている	97
4.51	アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 18m の点からのミュオンに対する Trigger Module の Doublet/Triplet,Strip/Wire 別のトリガー信号の分布。Doublet では、トリガーの条件が 2 out of 4 に変更されている	98
4.52	Cavern に入射する宇宙線のプロット	100
5.1	トリガーモジュールを配置した際の TGC エレクトロニクスのトリガー信号 (赤)、読み出し信号 (青)、コントロール信号 (緑) の流れ	103
5.2	TGC エレクトロニクスモジュールの、アトラス実験場における配置	104
5.3	トリガーモジュール概念図	105
5.4	Decoder ブロック図	109
5.5	TDL のブロック図	112
5.6	動作テストのセットアップ図	115
5.7	TM の UML 図	116
5.8	CCIHSCAccess クラスの UML 図	116
5.9	導通テストで用いられるオンボードデバイスの論理と信号の流れ	118

5.10 コインシデンステストで用いられるオンボードデバイスの論理	119
5.11 Trigger Module のコインシデンステストにおけるオシロスコープの出力 . .	120

表 目 次

2.1	LHC の基本的なパラメータ	12
2.2	ミューオンシステムの各検出器の特徴と役割	32
2.3	TTC シグナルの概要	40
3.1	TGC エレクトロニクスを構成するボードと搭載 ASIC	46
3.2	TGC システムのコミッショニングスケジュール及び達成すべき項目	52
4.1	TGC Pivot プレーンのチャンネル数	60
4.2	Cavern テストの TOF の確認に必要なミューオントラック数	60
4.3	TGC 検出器のアクセプタンス	60
4.4	TGC Pivot プレーンのチャンネル数	61
4.5	TGC の精度の確認に必要なミューオントラック数	61
4.6	トリガーシミュレーションの為に生成したミューオンのパラメータ	64
4.7	宇宙線シミュレーションの為に生成したミューオンのパラメータ	86
4.8	TGC Wheel の領域における、Triplet/Doublet Wire/Strip でトリガー可能な宇宙線の数	87
4.9	TGC Wheel の領域における、Wire/Strip で全面チェックにかかる時間(分)と、その計算式	101
5.1	Controller の内部レジスタアドレス	106
5.2	Controller の VME アドレス	107
5.3	Controller のリセットレジスタ	107
5.4	Controller のステータスレジスタ	107
5.5	Controller のデータレジスタ	108
5.6	Controller のデバッグレジスタ	108
5.7	Decoder チップの内部レジスタ	110
5.8	Decoder のロックレジスタ	110
5.9	Decoder のディレイレジスタ	110
5.10	Decoder のリセットレジスタ	110
5.11	Decoder の出力マスクレジスタ	111
5.12	Decoder の入力マスクレジスタ	111
5.13	TDL のレジスタ表	113
5.14	TDL(Trigger Decision Logic) の入力マスクレジスタ	113
5.15	TDL(Trigger Decision Logic) の出力延伸レジスタ	113
5.16	TDL(Trigger Decision Logic) のリセットレジスタ	113

5.17 TDL(Trigger Decision Logic) のサブセクター位置情報レジスタ 114

第2章 LHC計画 ATLAS実験

2.1 LHC計画

LHC(Large Hadron Collider)(図 2.1)は、世界最大の大型陽子陽子衝突シンクロトロン加速器であり、現在スイスとフランスの国境に位置する CERN において建設中である。LHCは LEP(Large Electron Collider) で使われていた周長約 27km のトンネルを利用して建設されているが、LEPとは異なりハドロンコライダーであるため、シンクロトロン放射によるエネルギー損失はより少ない。そのエネルギーは重心系で 14TeVにもなり、ルミノシティは最大 $10^{34} \text{cm}^{-2} \text{s}^{-1}$ である。これにより TeV 領域での素粒子実験が可能となり、理論上の上限が 1TeV とされている Higgs 粒子の発見、超対称性粒子の発見、また標準理論の検証、更には未知の事象の発見などさまざまな成果が期待される。表 2.1 に LHC の諸現を示す。LHC 計画には、汎用検出器である ATLAS(図 2.2)、CMS(図 2.3)、b-physics の研究のための LHCb(図 2.4)、重イオン相互作用の研究のための検出器の ALICE(図 2.5) の 4 つの検出器が参加している。

リング周長	26.66km
陽子ビームエネルギー	7.0TeV
重心系エネルギー	14.0TeV
低ルミノシティ	$10^{33} \text{cm}^{-2} \text{s}^{-1}$
高ルミノシティ	$10^{34} \text{cm}^{-2} \text{s}^{-1}$
衝突頻度	40.08MHz
バンチ間隔	24.95ns
バンチ陽子数	1.1×10^{11} 個
ビーム衝突頻度	200 μ rad
衝突点でのビーム半径	16 μ m

表 2.1: LHC の基本的なパラメータ

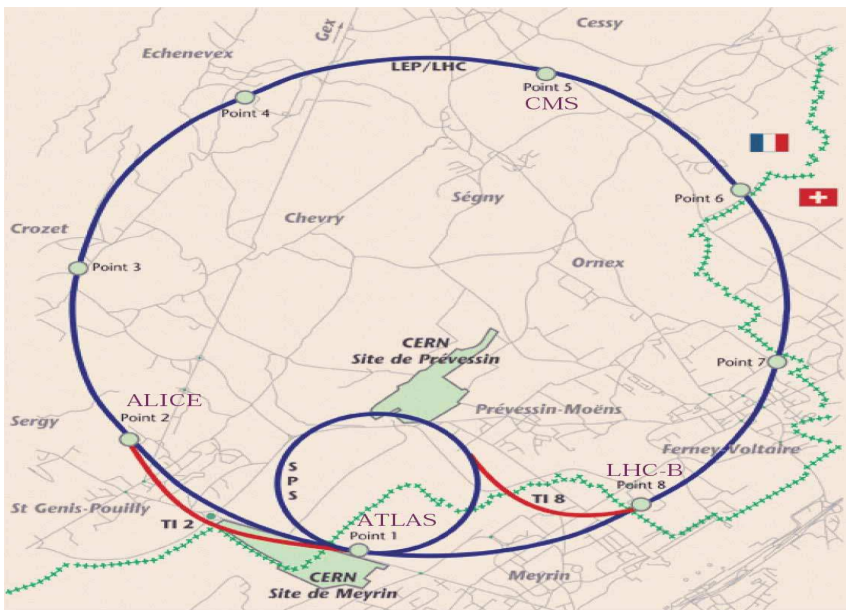


図 2.1: 地図上の LHC(Large Hadron Collider)。直径約 10 キロメートル

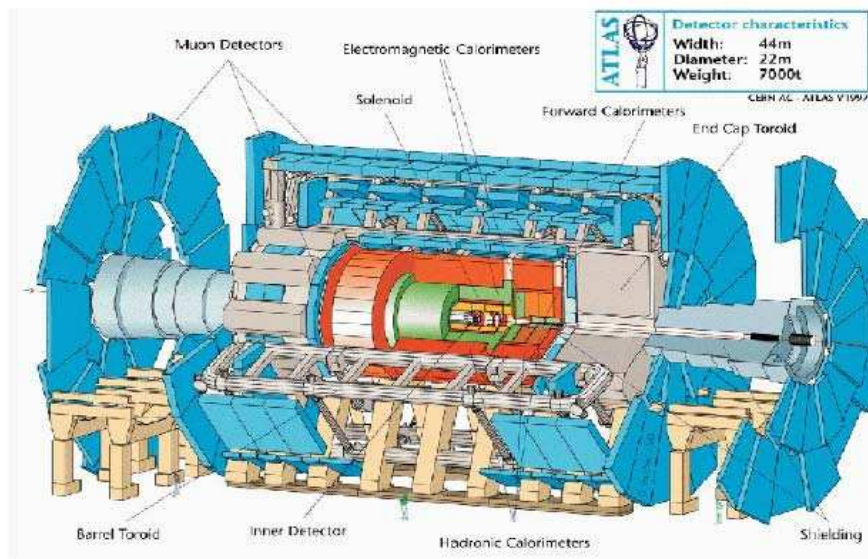


図 2.2: LHC 汎用検出器「ATLAS」の構造図 長さ 44m 直径 22m 重さ 7000t

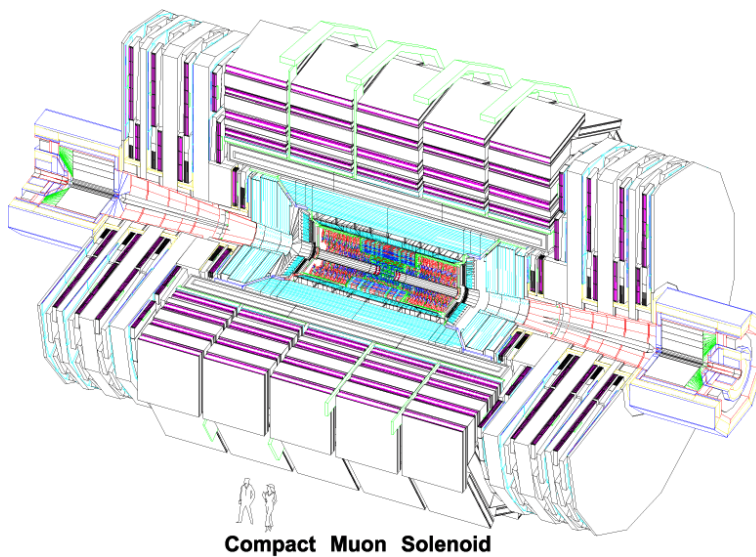


図 2.3: LHC 汎用検出器「CMS」の構造図 長さ 20m 直径 14m
重さ 12000t

2.2 LHC 計画で期待される物理

ここでは、LHC がどのような物理を目的として計画されているか、その目指す物理現象に関して述べる。

2.2.1 ヒッグス粒子の探索

LHC 計画の最大の目的として挙げられるのが Higgs 粒子の発見である。Higgs 粒子は標準理論において電弱対称性の破れのメカニズムを説明する上で不可欠な粒子であり、その存在はスカラー場二重項の寄与により中性スカラー粒子として存在するということが予言されている。

まず Higgs 粒子の生

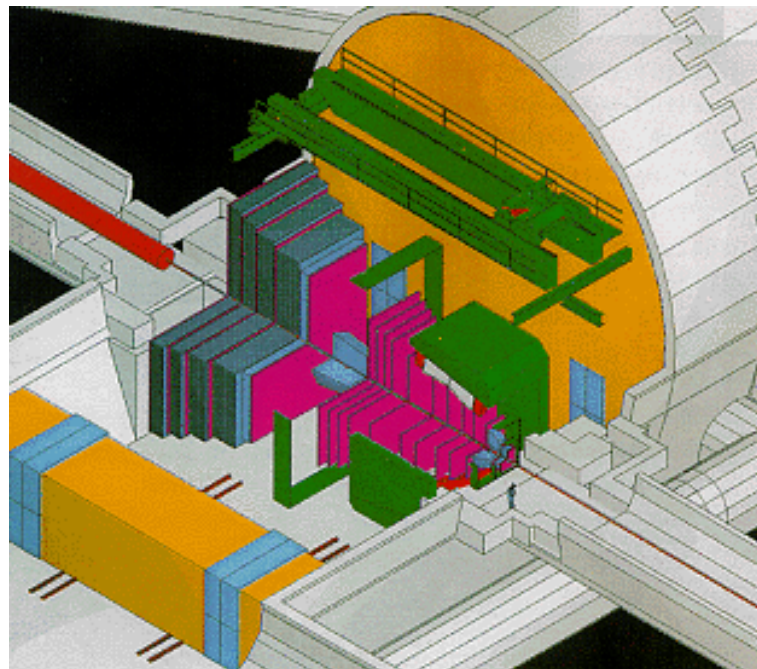


図 2.4: LHC B-physics 研究用検出器「LHCb」の構造図 長さ 21m 直径 10m 重さ 1500t

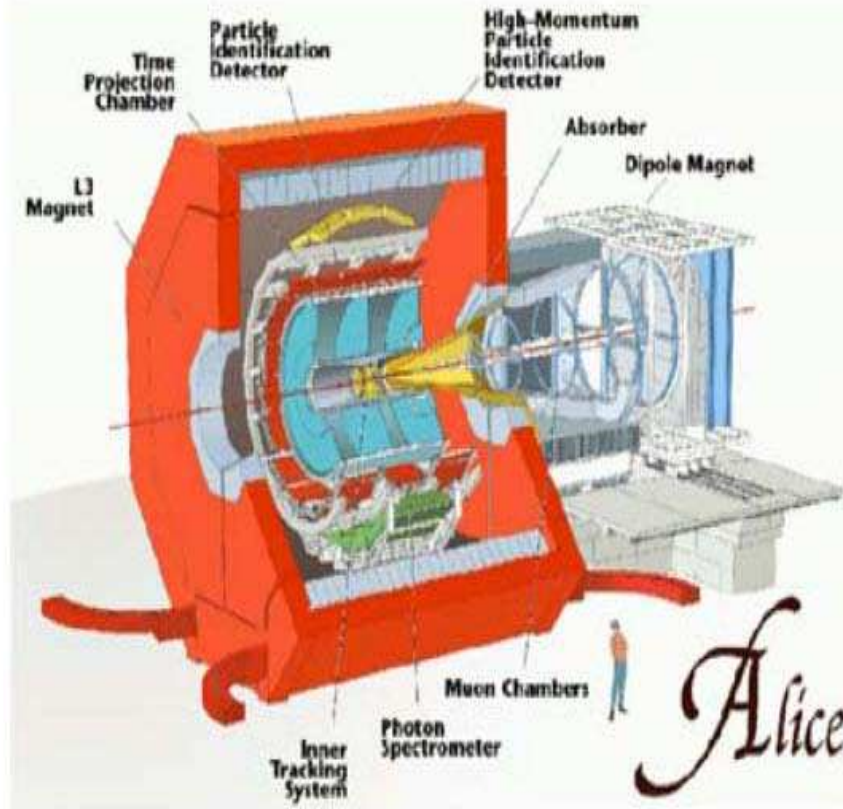


図 2.5: LHC 重イオン相互作用研究用検出器「ALICE」の構造図 長さ 25m 直径 15m 重さ 10000t

成過程に関して述べる。

Higgs 粒子は標準理論のラグランジアンにおいて、質量に比例した相互作用項を持つので、重い粒子と結合しやすく、主に次の四つの生成過程が考えられる。4 種類の Higgs 粒子のファインマンダイアグラムを図 2.6 に、またその生成断面積と質量の関係を図 2.7 に示した。

1. グルーオン融合 (gluon fusion) $gg \rightarrow H_{SM}^0$ トップクォークまたはボトムクォークのループを介した過程で、最も生成断面積が大きい。しかし、Higgs 粒子が崩壊して出来る粒子以外に大きな Transverse 運動量を持つ粒子がなく、バックグラウンドも多いため選別が難しい。

2. W/Z 融合 (W/Z fusion) $qq \rightarrow qqH_{SM}^0$ クォークから放出されたゲージボソンからヒッグス粒子が生成される過程である。ゲージボソンは重いので、放出される二つのジェットは大きな横運動量を持つ。さらにゲージボソンを放出したジェット間で、カラーの交換がないので、二本のジェット間の QCD ジェットが少なく、イベント選定が行いやすい。

3. W/Z 随伴生成 (W/Z associate production) $qq \rightarrow (W/Z)H_{SM}^0$ クォークペアが対消滅して生成されたゲージボソンから、ヒッグス粒子が放出される過程である。 W^\pm 、 Z がレプトンに崩壊した場合に、シグナルとバックグラウンドを容易に識別できる。

4. トップクォーク随伴生成 (top associate production) $gg \rightarrow H_{SM}^0 tt$ 対生成されたトップクォークに伴ってヒッグス粒子が生成される過程である。この過程は、生成断面積が小さいが、特長あるトップクォークを終状態に二つ含むことにより、QCDバックグラウンドを大幅に減らすことができる。また、このモードは、トップクォークの湯川カップリングの情報を含んでいるので、その意味でも重要である。

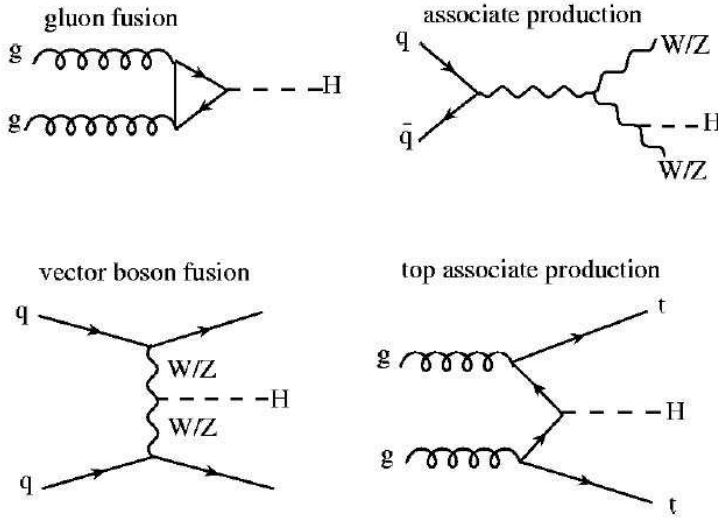


図 2.6: ヒッグス粒子生成のファインマンダイアグラム
次に、標準模型のヒッグス粒子の崩壊過程について述べる。ヒッグス粒子の質量と崩壊分岐比の関係を、図 2.8 に示す。図に示されているように、各質量領域において、特長的な崩壊過程が存在する。以下にそれぞれの崩壊過程について説明する。

$m_H \rightarrow \gamma\gamma$ この崩壊モードは稀崩壊モードであるが、ATLAS 検出器及び CMS 検出器は、光子に対するエネルギー、

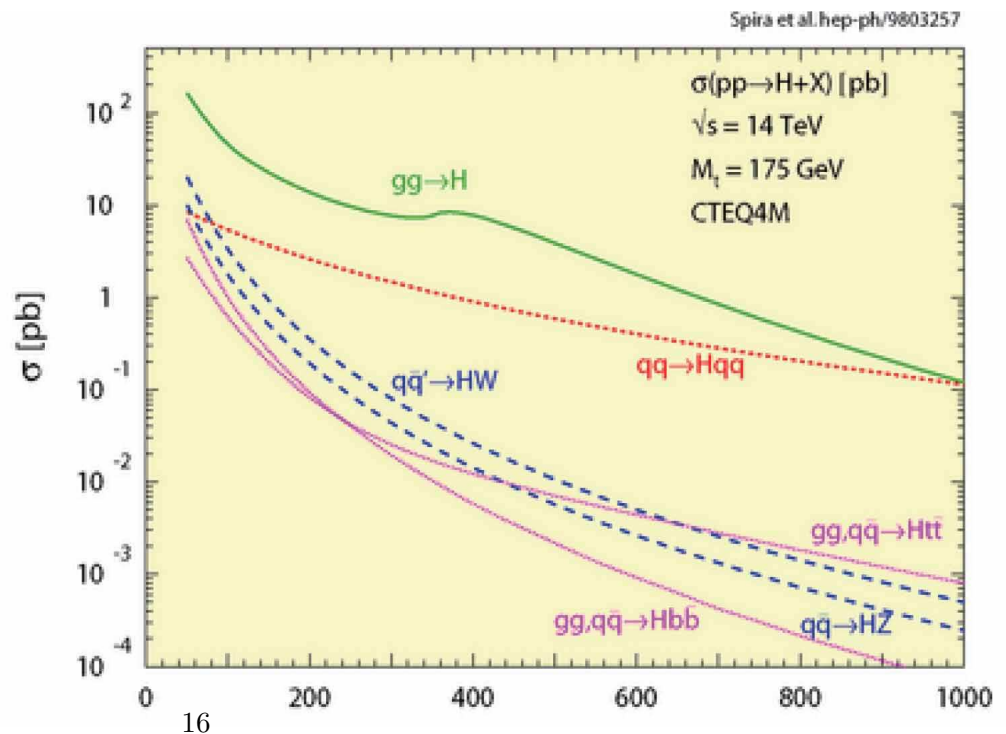


図 2.7: ヒッグス粒子の質量と生成断面積

角度分解能に優れているため、多量のバックグラウンドの中からこの崩壊モードの生成物である光子を選択し、鋭いピークとして測定することが出来る。

$m_H \rightarrow bb$ この崩壊モードは、 $m_H \leq 2m_W$ の質量領域で、分岐比が 90 % を占めるので重要なモードである。しかし、QCD のバックグラウンドが大きいので、W、Z、t を含むような特徴的なイベントでないかぎり有効なトリガーが難しい。

$m_H \rightarrow ZZ^* \rightarrow 4l$ 4つのレプトンのエネルギーを測定することにより、クリアな信号を得られると期待されている。一对のレプトンに対して不変質量が Z の質量に等しくなるという条件を課すことができ、バックグラウンドを減少させることが出来る。

$m_H \rightarrow ZZ \rightarrow 4l$ このモードは、2組のレプトン対の不変質量がともに Z の質量に等しいという条件を課すことで、バックグラウンドを大幅に落すことが出来、信頼性が高い。

$m_H \rightarrow WW \rightarrow ll\nu\nu$ ヒッグス粒子の質量が 500GeV 以上になると、ヒッグス粒子の生成断面積が小さくなり、さらに崩壊幅も 100GeV をこえてしまうため、ヒッグス粒子の質量のピークが広がってしまう。そのため、 $H \rightarrow ZZ \rightarrow 4l$ だけでは統計的に不十分となり、レートが 6 倍高いこのモードを使う必要がある。このモードでは、LHC の汎用検出器では検出できない ν を含むため、横方向エネルギーの保存則を用いて ν のエネルギーを測定する必要がある。

2.2.2 超対称性粒子の探索

超対称性理論は、ヒッグス粒子の質量の補正の発散を押えることが出来、エネルギースケールを高くすると、あるスケールで結合定数が統一される可能性を示す理論である。(図 2.9)

超対称性理論では、全てのフェルミオン、ボソンに対して、スピンの 1/2 だけ異なる、スーパーパートナーの存在を予言している。クォー

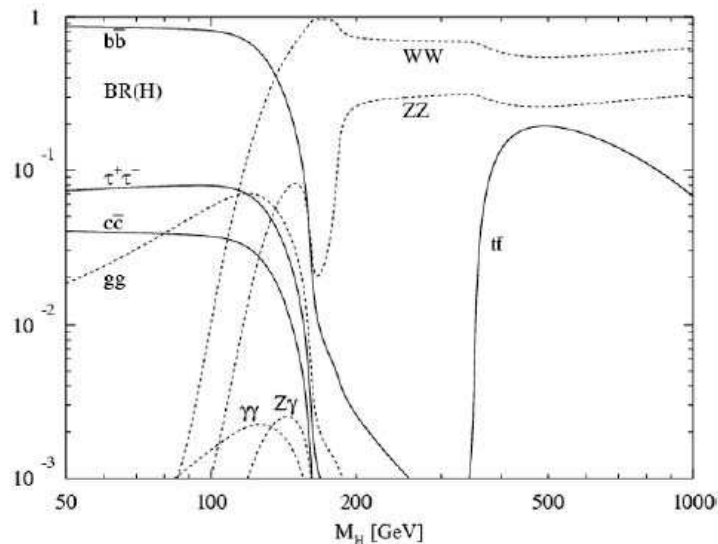


図 2.8: ヒッグス粒子の質量と分岐比

ク、レプトンのスーパー
 パートナーはスクォーク
 (squark, \tilde{q})、スレプトン
 (slepton, \tilde{l}) とよばれ、ゲージボソンに対しては、ゲージノ (gaugino) が予言されてい
 る。R パリティが保存していると、超対称性粒子は必ず対になって生成される。生成され
 た粒子は崩壊して最終的に最も質量の小さな超対称性粒子 LSP (Lightest Supersymmetry
 Particle) になる。この LSP の候補に、ニュートラリーノ $\tilde{\chi}$ がある。ニュートラリーノは直
 接検出できないが、解析において消失横方向エネルギーとして、探索することが出来る。

2.2.3 その他の物理

LHC は、先に紹介し
 た物理の他に、トップク
 ォーク、ボトムクォーク
 の精密測定、QCD の精
 密測定などを目的とし
 ている。トップクォーク
 は実験開始後わずか数
 年 ($30fb^{-1}$) で 2.5×10^7
 もの大量のトップクォ
 ークの対生成イベントが
 生じる。トップクォーク
 が大量に生成すること
 により、その質量を精
 密測定することができる。
 またこれにより、ヒッ
 グス粒子の質量を予
 言することが可能 (図
 2.11) となり、ヒッ
 グス粒子の発見、研
 究につながり、標準
 理論の精密測定の検
 証を行うことが出来る。

また、LHC では、宇宙における物質と反物質の対称性の破れを説明する手がかりとな
 ると期待されている CP の破れを、B メソンを用いて精密に測定することができる。さら
 に、ボトムクォークの稀崩壊現象を探索することにより、標準模型を超える新しい物理を
 探ることができると期待されている。

QCD の精密測定では、高い運動量を持ったジェットイベントの生成断面積を測定する
 ことにより、超微細なスケールでクォークを観察することが可能になり、現在「素粒子」
 と考えられているクォークに内部構造がないか探ることが出来る。

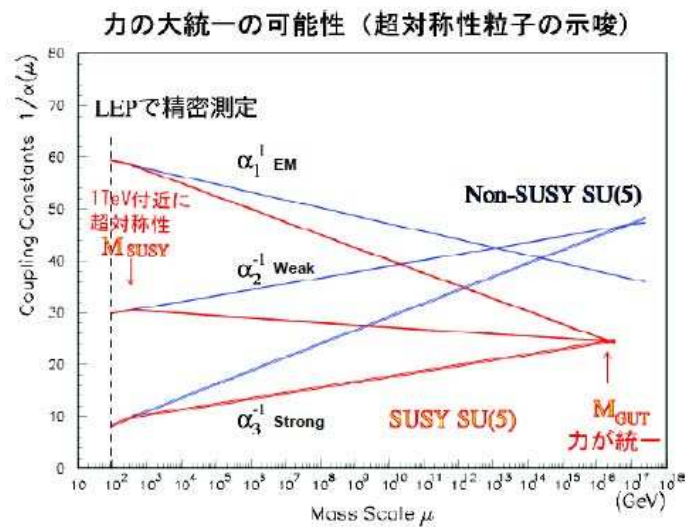


図 2.9: 超対称性理論における結合定数の統一

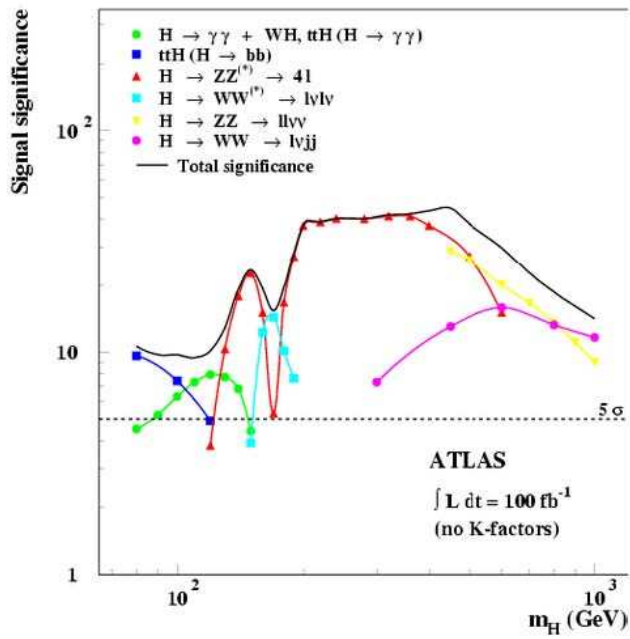


図 2.10: ヒッグス粒子の発見ポテンシャル

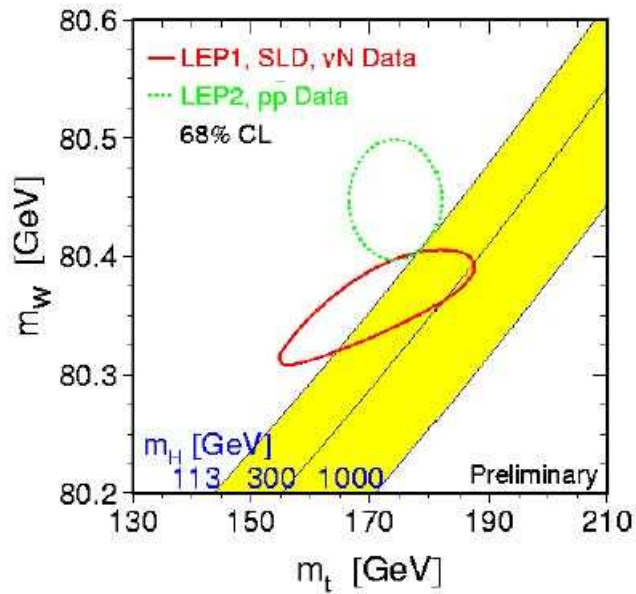


図 2.11: トップクォークの質量と W の質量からのヒッグス粒子の質量の予言

2.3 ATLAS 検出器

2.3.1 ATLAS 検出器の概要

ATLAS 検出器は、LHC の衝突点の一つ、LSS1(図 2.12) に設置され、直径 22m、長さ 44m の円筒形で、総重量は、7000t にもなる大型汎用検出器である。(図 2.13) ATLAS 検出器は内側から内部検出器、カロリメータ、ミュオンスペクトロメータで構成されている。内部検出器、カロリメータの間にはソレノイドマグネット、カロリメータの外側にはトロイダルマグネットが設置される。また、LHC では高いルミノシティのため、イベントレートが高く、バックグラウンドイベントも多いため、ATLAS 検出器は高速かつ正確なデータ収集、データ処理が必要となる。

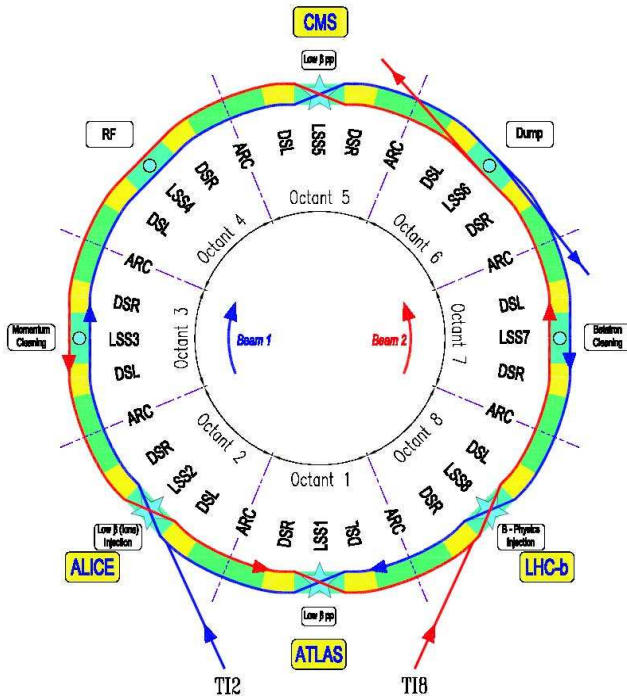


図 2.12: LHC リングのレイアウト

ATLAS 検出器は以下のような要求を満たすよう設計されている。

- 電子、光子のエネルギー、位置、角度をバランスよく測定できる電磁カロリメータ
- ハドロンカロリメータによるジェットと消失横方向エネルギーの高精度測定
- 効率の良いトラッキングと電子識別を行う内部飛跡検出器
- スタンドアロンでも高精度でミュオンの運動量を測定できるミュオンスペクトロメータ
- 広いラピディティ η と完全な方位角 ϕ のカバー

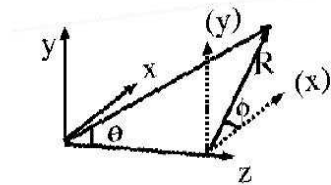
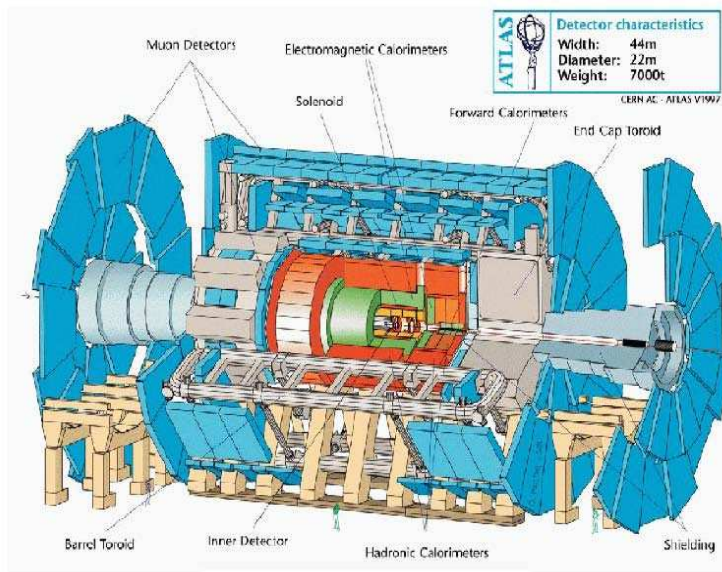


図 2.13: ATLAS 検出器

- 高レートのイベントを逃すこと無く処理するシステム
- 大量のバックグラウンドに耐える放射線耐性

2.4 アトラス検出器のコミッショニングスケジュール

2.4.1 Cavernにおける線源とトリガーコミッショニングスケジュール

Cavernにおけるコミッショニングスケジュールは次の四つのフェーズから成る。([1])

コミッショニングスケジュール

Phase 1:宇宙線ラン LHC加速器の超電導電磁石のためのクールダウンの期間。2006年末にはじまり、2007年秋ごろまで続く。この段階では、線源として宇宙線を使用する。カロリメータは検出器やエレクトロニクスの組み込みの時期が早いので、宇宙線ランは2005年末から始めることが可能。

Phase 2:シングルビームラン 現状のLHC加速器の計画ではクールダウンのあと、加速器はおおよそ二ヵ月、シングルビームを走らせて調整を行う。2007年9月から11月ごろになると思われる。この段階では、線源として、宇宙線に加えて、ビームハローのミュオンと、ビームガスのミュオンが得られると思われる。

Phase 3:陽子陽子衝突開始 この段階では、緊急で重要な仕事は、トリガーと検出器を、クライダーからの最初の実際の物理イベントを使って研究することになる。トリガーは、できるだけ、バイアスのかかっていない状態に調整しておく必要がある。

測定器についても、 $Z \rightarrow ll$ 、 $Z \rightarrow t\bar{t}$ などのクリーンなイベントを使って、b-taggingなどの重要なパフォーマンスを確かめることが求められる。

Phase 4:物理コミッショニング この段階では、検出器のコミッショニングを継続しつつ、14TeVでの主要な物理プロセスを研究することを目的として、活動を始める。特に主な発見チャンネルのバックグラウンドを測定することは重要である。

宇宙線環境

アトラス実験のCavernの深さ(75m)にも関わらず、宇宙線は、Cavern内にも、ミュオントリガーに検出される程度に降っている。

Cavern内の宇宙線のレートは、二本のアクセスシャフトの部分で高くなっている。(図2.16)それぞれのシャフトの直径は9mと12.5mで、シャフトの軸はビームラインの真上に位置し、両者の間隔は25mである。

シミュレーション[1]によれば、ATLAS Cavern内での宇宙線ミュオンは、Cavern全体で4.9kHz程度の割合で降り注いでいる。

以下に、Cavern内での宇宙線の、エネルギー分布(図2.14)

天頂角 θ 分布(図2.15) z軸分布(図2.16)をそれぞれ示す。

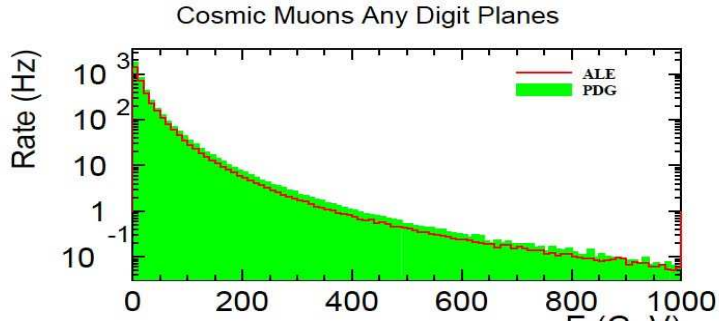


図 2.14: 宇宙線のエネルギー分布

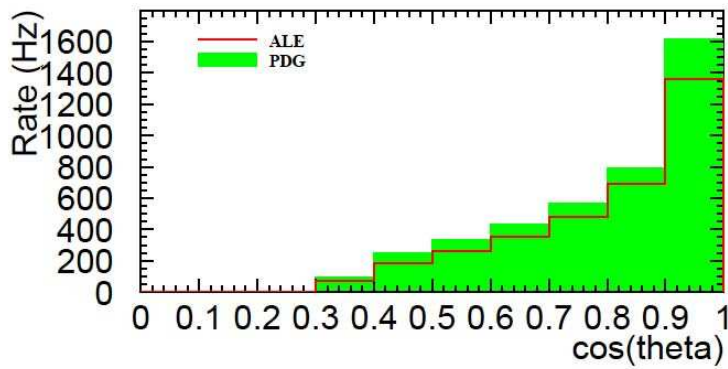


図 2.15: 宇宙線の天頂角分布

ビームハロー

phase2の段階のビームハローについて、先行する研究によれば、ATLAS Cavern 内に入射するビームハローミュオンは、phase2の二カ月間で、約 10^8 個入射するとされる。以下に、Cavern 内のビームハローミュオンの、エネルギー分布 (図 2.17)、xy 分布 (図 2.18) を示す。

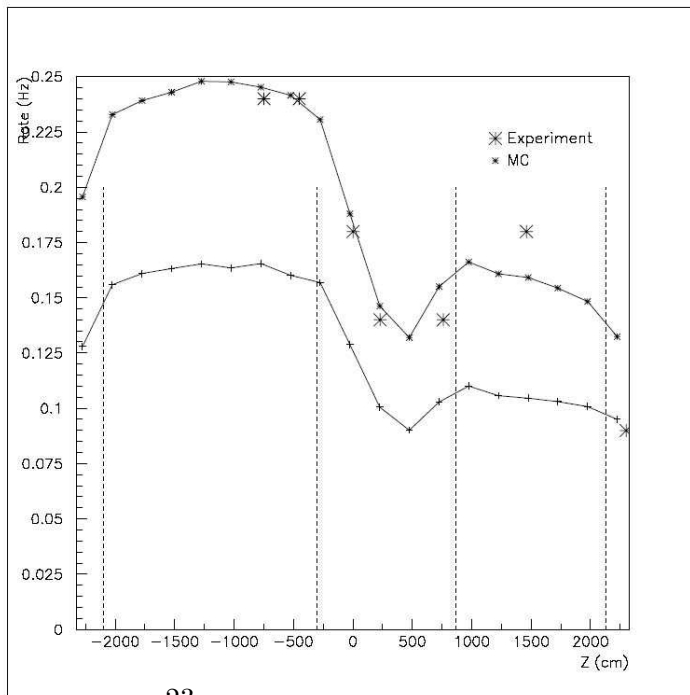


図 2.16: 宇宙線の z 軸方向分布

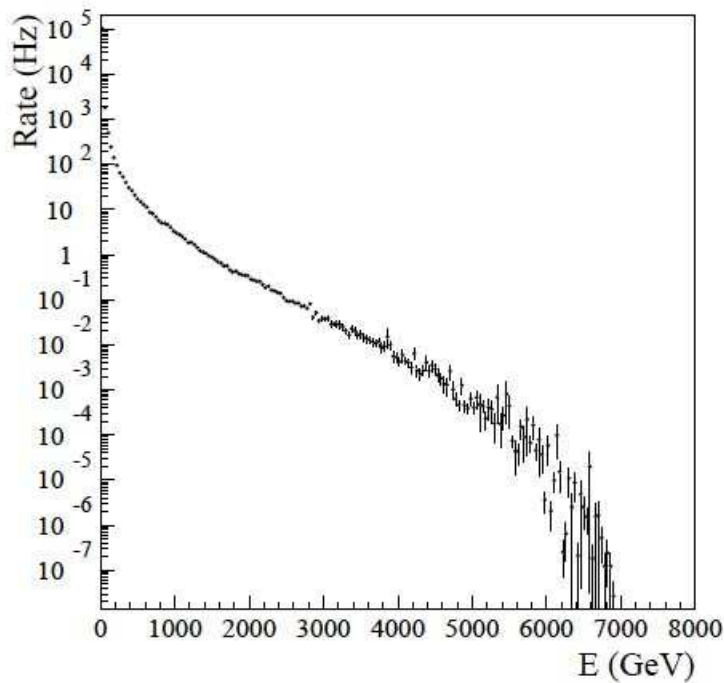


図 2.17: ビームハローミュオンエネルギー分布

2.4.2 内部検出器

内部飛跡検出器の目的は、荷電粒子の飛跡認識と運動量測定である。運動量測定はソレノイド磁場と組み合わせることにより行う。内部飛跡検出器は、図2.19に示すように、3種類の検出器で構成されている。3種類の全てが中心磁場2Tの超伝導ソレノイドの内側に設置されている。以下に内部飛跡検出器の説明を行う。

- Pixel Detector 一つの感知単位が $50\mu\text{m} \times 300\mu\text{m}$ の半導体検出器。相互作用点付近であるため、

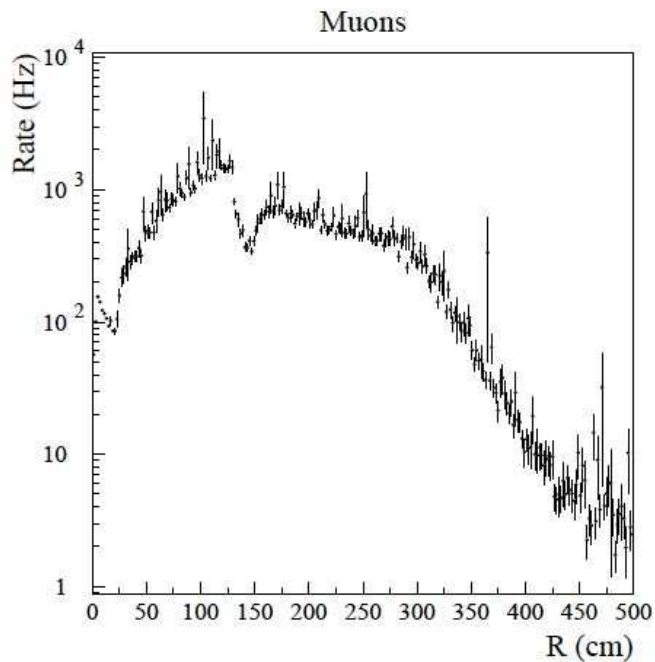


図 2.18: ビームハローミュオンの xy 分布

このような高い位置分解能が必要とされている。

- Semiconductor Tracker シリコンマイクロストリップと呼ばれ、 $80\mu\text{m}$ ピッチの細長い有感領域を持った半導体検出器。ソレノイドマグネットの磁場を用いて荷電粒子の運動量を計測することから、横方向に対して高い分解能を持たせるため。
- Transition Radiation Tracker 経4mmのストローチューブを束ねた検出器で、トラッキングのほかに遷移放射を利用した電子の同定を行うことができる。

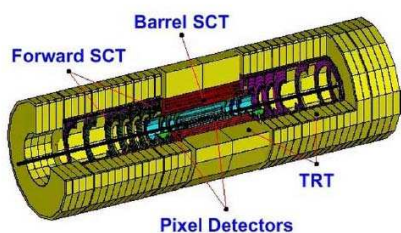


図 2.19: 内部飛跡検出器

2.4.3 内部検出器のコミッショニング

検出器のセットアップ

内部検出器のうち、バレル部分の TRT は、2005 年 10 月から 11 月に、エンドキャップ部の TRT は、2005 年 11 月から 12 月に、SCT は 2006 年 1 月に、それぞれアトラス検出器に組み込まれた。2005 年には TRT 単独の宇宙線テストが、2006 年 1 月には SCT, TRT 合同の宇宙線テストが行われた。

内部検出器の宇宙線テストにおいては、図 2.21, 2.22 の 2 つのセットアップが使用された。

第1セットアップ 上に $30 \times 0.5 \times 60\text{cm}$ のシンチレータを設置し、下に $50 \times 0.5 \times 60\text{cm}$ のシンチレータを設置する。TRT のみの宇宙線ランに用いられた。

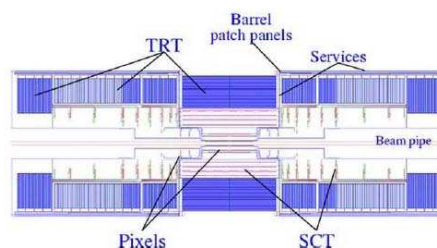


図 2.20: 内部飛跡検出器の断面図

第2セットアップ 上下に $30 \times 0.5 \times 150 \text{ cm}$ のシンチレータを設置する。これは、2006年1月に行われた TRT と SCT の宇宙線テストで用いられた。図 2.23 に、第2セットアップにおける検出器の配置を示す。外側が TRT, 内側が SCT である。

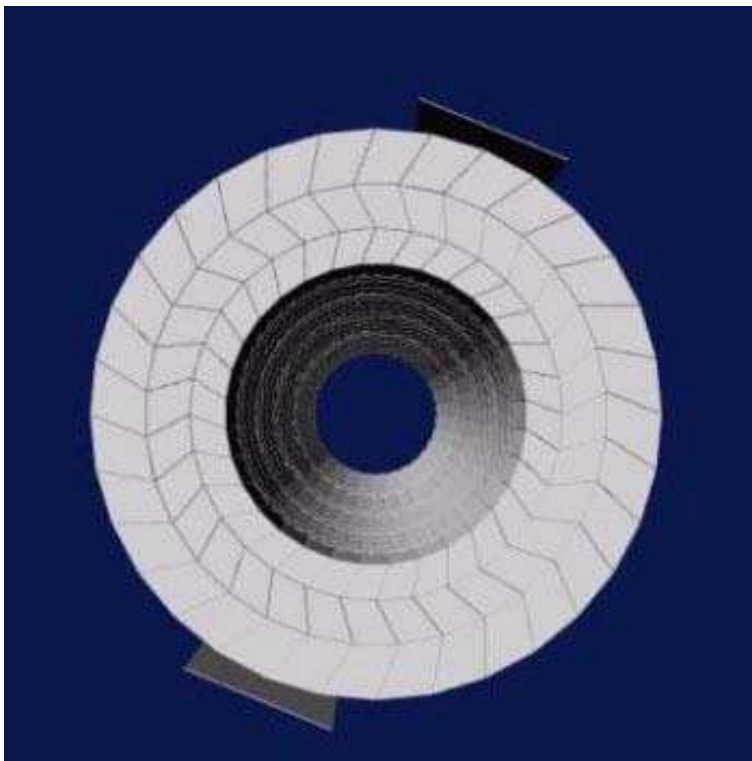


図 2.21: Inner Detector のコミッショニングにおける宇宙線ラン時のシンチレータの配置/TRT 単独テスト時

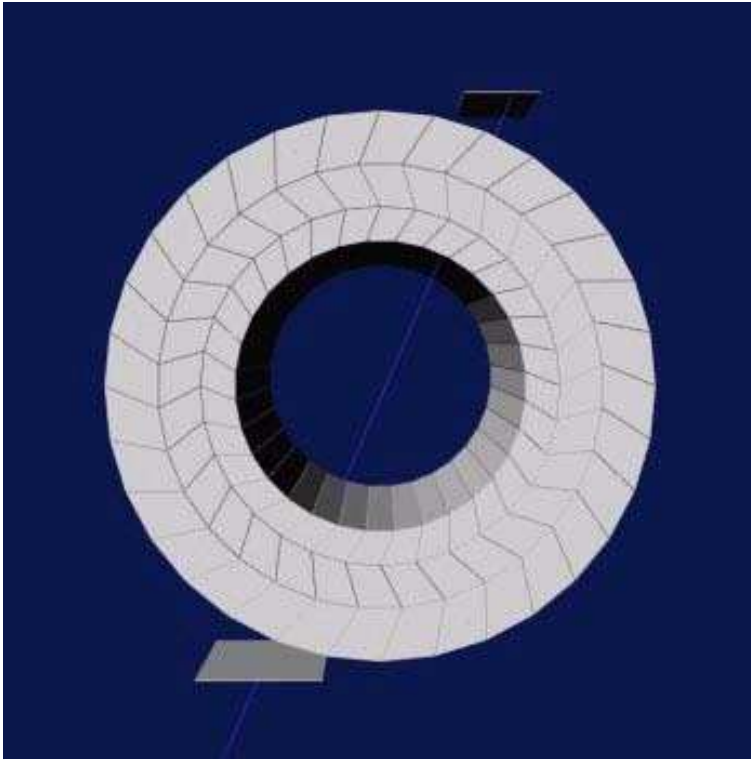


図 2.22: Inner Detector のコミッショニングにおける宇宙線ラン時のシンチレータの配置/TRT,SCT 合同テスト時

2.4.4 カロリメータ

カロリメータの主な役割は、電子、光子やジェットについて、高い位置分解能、高いエネルギー分解能に基づいた情報から、粒子のエネルギーを測定することである。ATLAS実験に使用されるカロリメータは電磁カロリメータとハドロンカロリメータがあり、広い η 領域をカバーするように設置される。図2.24に構造を示し、以下にそれぞれのカロリメータについて述べる。

- 電磁カロリメータ:

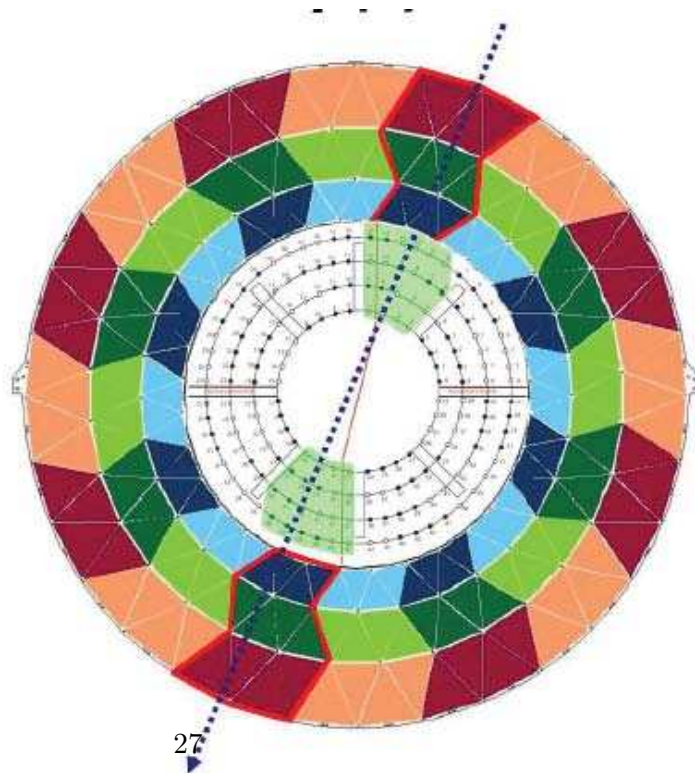


図 2.23: Inner Detector のコミッショニングにおける宇宙線ランで、一度のランで検査される検出器の部分

電磁カロリメータ
は、耐放射線性に
優れ、安定性のよ
い液体アルゴンカ
ロリメータである。
電極および鉛吸収
体を入射粒子に対

して、横方向にジグザグさせるアコーディオン型になっている。ジェットと電子の識別のため、横方向 (η, ϕ) にセルが細かく分かれている。(電子に比べジェットは横方向に広がりやすい)

- ハドロンカロリメータ: ハドロンカロリメータは、カバーする領域によって、タイプが3種類に分かれる。バレル部では、鉄の吸収体とタイル状のシンチレータ及び、波長変換ファイバーから成るタイル型カロリメータを用いる。エンドキャップ領域では放射線量が多いので、銅吸収体と、液体アルゴンの組み合わせを用いる。超前方領域では粒子のフラックスが高いことから、ハドロンシャワーの横方向の広がりを最小にするため、吸収体にタンゲステンを用いる。これらのハドロンカロリメータは電磁カロリメータの外側に設置され、ハドロン同定、エネルギー測定、ジェットの再構成を行う。

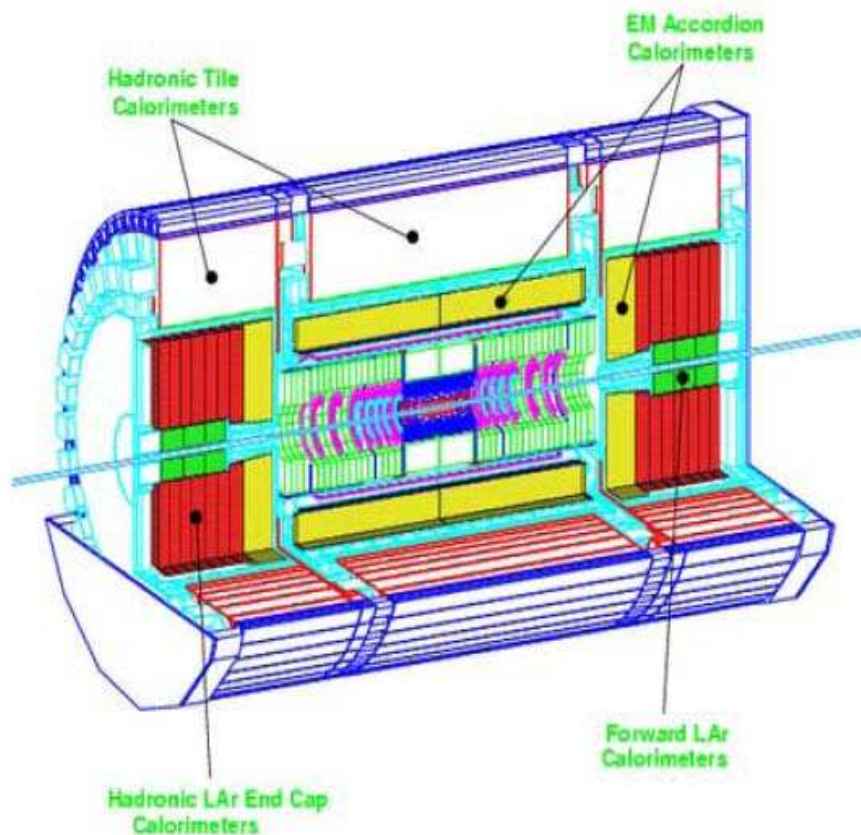


図 2.24: ATLAS カロリメータの概念図

2.4.5 電磁カロリメータのコミッショニング

データベース

検出器に用いられるデータベースには2種類あり、それぞれ、「Condition Data Base」「Configuration Data Base」と呼ぶ。([9])

「Condition Data Base」はオフライン上で、その時点での検出器の状態を記録するが、一方で「Configuration Data Base」はデータ取得システムの枠組で運用され、ケーブルの長さなどの小数の例外を除き、時間とともに変化しない検出器情報を記録している。

コミッショニング時の検出器データの取得に備え、に備え、検出器の較正のデータベースと「Condition Data Base」は運用の準備が進められている。

宇宙線の見積もり

宇宙線は、Cavern 内コミッショニングの第一段階の唯一の物理イベント源である。宇宙線レートをシミュレーション(図 2.25)によって見積もり、レートを向上させる為の方

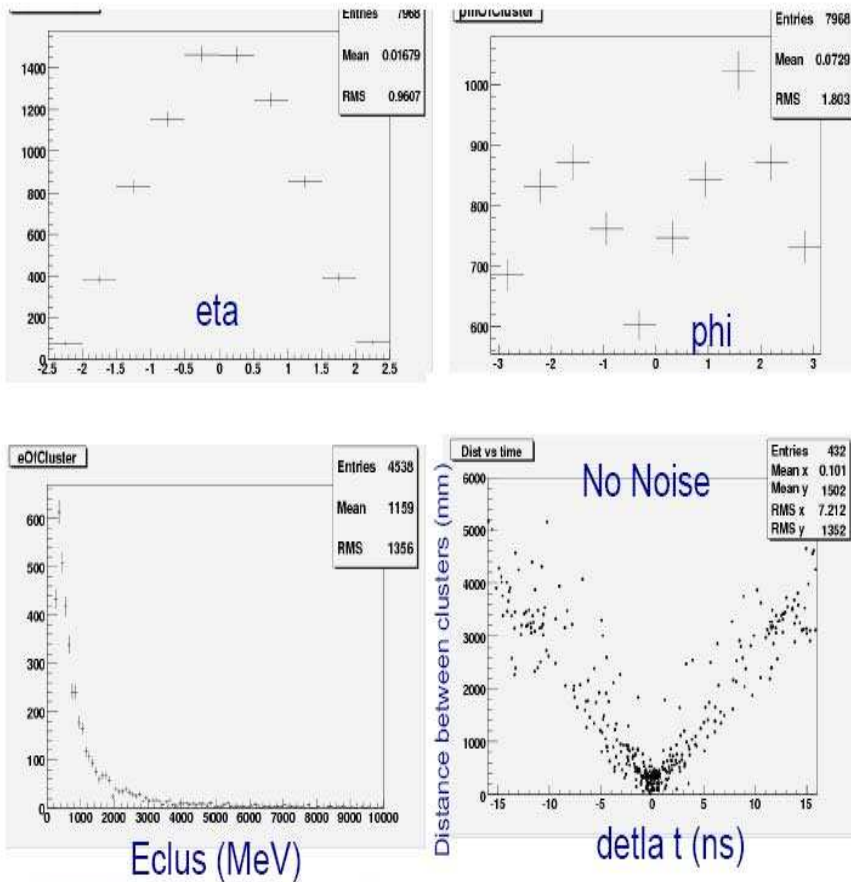


図 2.25: 電磁カロリメータの宇宙線シミュレーション。eta,phi 方向のヒット分布、エネルギー分布、時間分布が示されている

法が考慮されている。

宇宙線の幾何学的な配置から、バレル部とエンドキャップ部の宇宙線ランは分けて考えられている。バレル部においては豊富な「projective」な宇宙線が期待できるが、エンドキャップ部では大きな角度の宇宙線に対処する必要がある。

バレル部の宇宙線ラン バレル部宇宙線ランの目的は、検出器の全面検出器の検出効率較正、物理シグナルのモニタリング、 η 方向での較正、時間方向での較正などが挙げられる。

エンドキャップ部の宇宙線ラン エンドキャップ部においては、既存の方法でトリガーできる「Projective」なトラックが期待できないため、ビームテストの結果や Monte Carlo シミュレーションを参考にしつつ、垂直に近い宇宙線ミューオンのトリガーの可能性が考察されている。

モニタリング

コミッショニング時にモニターするパラメータを決定するには、コミッショニングへの要求を理解しなければならない。

較正の為の検出器の理解 (Cell-level, Readout integrity)、物理的イベントの測定の観点から、図 2.26 に示されるようなパラメータのモニタリングが予定されている。

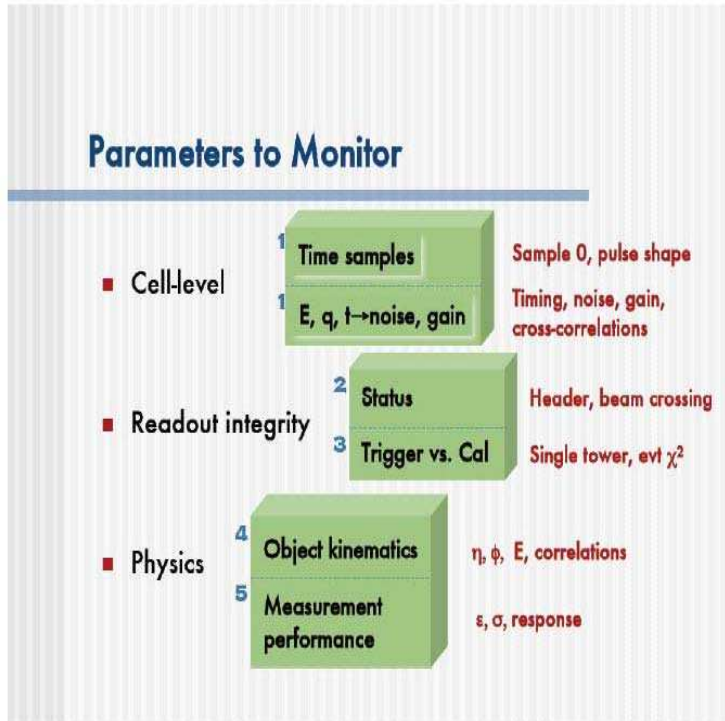


図 2.26: 電磁カロリメータのコミッショニング宇宙線ランでモニターするパラメータ

2.4.6 ミューオンシステム

ATLAS 実験において、ミューオンは多くの重要な物理に際して観測されることが知られており、大量のバックグラウンドがある環境で、重要な物理イベントのデータ取得をトリガーする役割を期待されている。また、空芯の超電導トロイダル磁石のお蔭で、ミューオンシステム単体で精度よくミューオンの運動量を測定できる。ミューオン検出器は運動量精密測定を MDT (Monitor Drift Chamber)、CSC (Cathode Strip Chamber) で行い、トリガーを RPC (Resistive Plate Chamber)、TGC (Thin Gap Chamber) で行う。トリガーチェンバーの主な働きは、トリガー信号の出力以外に、バンチ識別を行うことである。MDT の時間分解能は 500ns 程度であり、MDT だけでは信号がどのバンチに属するのか判断することが出来ない。時間分解能が 25ns 以下であるトリガーチェンバーの情報を用いることにより、それを知ることができる。また MDT が測定しない第 2 座標の読みだしを行う。測定器の配置を図 2.27 に示す。また、表 2.2 には、ミューオンシステムの構成

種類	役割	$ \eta $ 領域	特徴	チャンネル数
MDT	トラッキング (R-Z) 横方向運動量測定	0~0.3	30mm ϕ のドリフトチューブ $\sigma_x = 60\mu m$ 位置分解能	300,000
CSC	トラッキング (3-dim) 横方向運動量測定	2.0~3.0	カソードストリップ読みだし MWPC $\sigma_x = 50\mu m$ 位置分解能	100,000
RPC	トリガー 第2座標測定 (z)	0~1.05	平行平板ガス検出器 $\sigma_t = 1ns$ 時間分解能	400,000
TGC	トリガー 第2座標測定 (ϕ)	0~1.05	ワイヤーチェンバー $\sigma_t = 4ns$ 時間分解能	320,000

表 2.2: ミューオンシステムの各検出器の特徴と役割

及び各構成要素の特徴を示す。ミューオンシステム及びミューオンシステムのコミッションについては、3章で詳細に述べる。

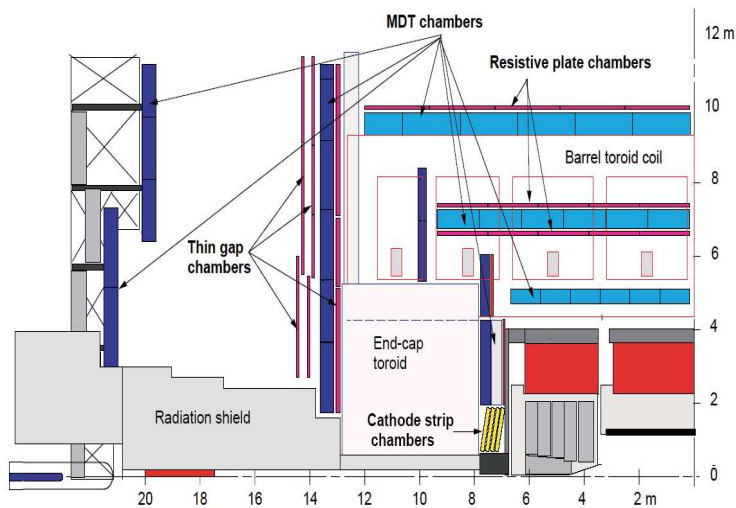


図 2.27: ミューオンシステムを構成する各測定器:MDT,CSC,RPC,TGC の配置

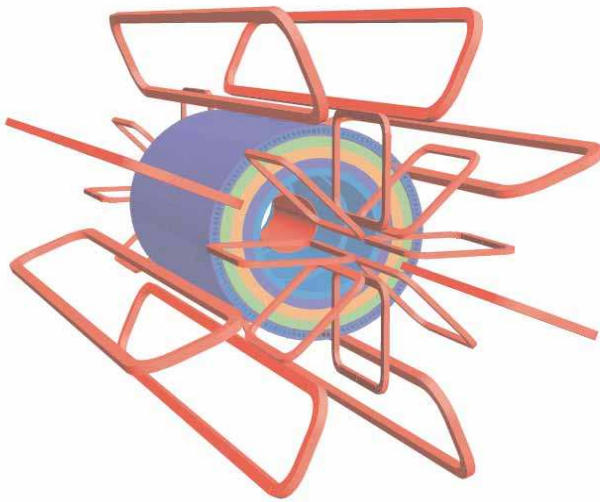


図 2.28: ATLAS マグネットシステム

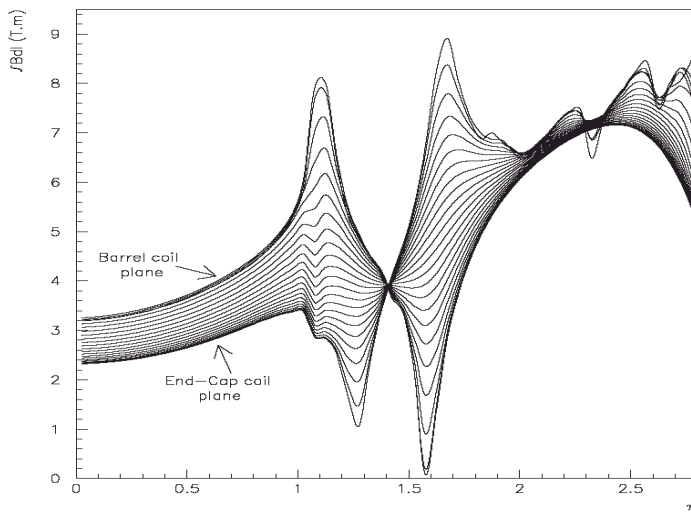


図 2.29: η 方向の積分磁場強度の分布

2.4.7 マグネットシステム

ATLAS 検出器のマグネットシステムは、2つの超伝導マグネットから構成されている。一つは内部検出器とカロリメータの間にあるソレノイドマグネットであり、もう一つはその外側にあるトロイダルマグネットである。図 2.28 にソレノイドマグネット及びトロイダルマグネットの配置を示す。トロイダルマグネットは、エンドキャップ部、バレル部それぞれに異なる種類のものが使用され、図 2.29 に示す、積分磁場強度

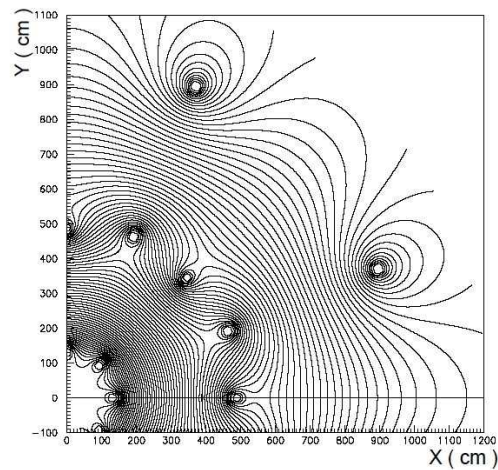


図 2.30: R- ϕ 平面の積分磁場強度の分布

はバレル部 ($\eta = 0 \sim 1.3$) で 2~6Tm、エンドキャップ部 ($\eta = 1.6 \sim 2.7$) で 4~8Tm になる。図 2.30 にトロイダルマグネットの R- ϕ 平面での磁束を示す。ここで、トロイダル磁場はその不均一性のため、R 方向の磁場を持ってしまい、ミューオンは通過時に ϕ 方向へ曲がってしまう。そのため、ミューオン運動量の測定には ϕ 方向の測定も考慮する必要がある。

2.5 ATLAS 実験のトリガー及びデータ収集システム

LHC では 40.08MHz の頻度でバンチ衝突が起こり、高ルミノシティでは陽子、陽子反応頻度は約 1GHz になる。しかしながら、この 1GHz のデータには、興味有る物理のデータは僅かしか含まれていない。そして、1 イベントを記録するのに必要とされるデータ量は、約 1MByte と見積もられている。計算機、記憶装置の制限により、記録され得るデータ頻度の上限は、100Hz であり、この頻度まで落すことが、必要となる。このデータリダクションを行うために、各検出器からの情報を効率よく高速かつ正確に選別するシステムとして、ATLAS 検出器は高度なトリガーシステム及びデータ収集システムを備えている。ここでは、これらのトリガーシステム及びデータ収集システムについて述べる。

2.5.1 トリガーシステム

ATLAS 実験におけるトリガーシステムは、図 2.31 に示すように、レベル 1、レベル 2、イベントフィルタ (レベル 3) という 3 段階のトリガーに分かれている。データは各システムで段階的に処理され、興味あるイベントだけが最後に記録され、その頻度は平均約 100Hz になると見積もられている。

- レベル 1 (LVL1) レベル 1 トリガーは、カロリメータとミューオン検出器の情報をもとに、40.08MHz の各バンチ衝突に対してトリガー判定を行う。カロリメータからは電子、光子、ジェット、エネルギー情報、ミューオンシステムからはミューオンの位置と運動量の情報を得て、トリガー判定の為に利用される。これらの情報は、CTP(Central Trigger Processor) に集められ、CTP において、レベル 1 トリガー判定が行われる。トリガー判定に伴い、L1A(Level 1 Accept) と呼ばれる信号が各検出器に送られる。このレベル 1 の判定を出すまでのレイテンシーは約 $2.5\mu\text{s}$ で、イベントレートは 100kHz まで落すことが必要となる。
- レベル 2 (LVL2) レベル 2 トリガーはレベル 1 トリガーの情報の中から ROI(Region Of Interest) と呼ばれる領域の情報を用いる。ROI は、高い横運動量を持つジェット、電子、ミューオンなどの粒子の候補が検出された領域である。レベル 2 ではミューオンの情報、内部検出器、カロリメータの情報を用いて判定を行うため、測定の精度が上がり、より重要なイベントを選定することができる。レベル 2 トリガーの判

定を出すまでのレイテンシーは約10msで、イベントレートで約1kHzまで落すことが必要となる。

- イベントフィルタ (EF) イベントフィルタでは、全ての検出器の完全なヒット情報を用いてトリガー判定が行われる。ここでは、通常オフラインで行うアルゴリズムをオンラインで採用している。イベントフィルタのレイテンシーは1sで、イベントレートは100Hzまで落す必要がある。

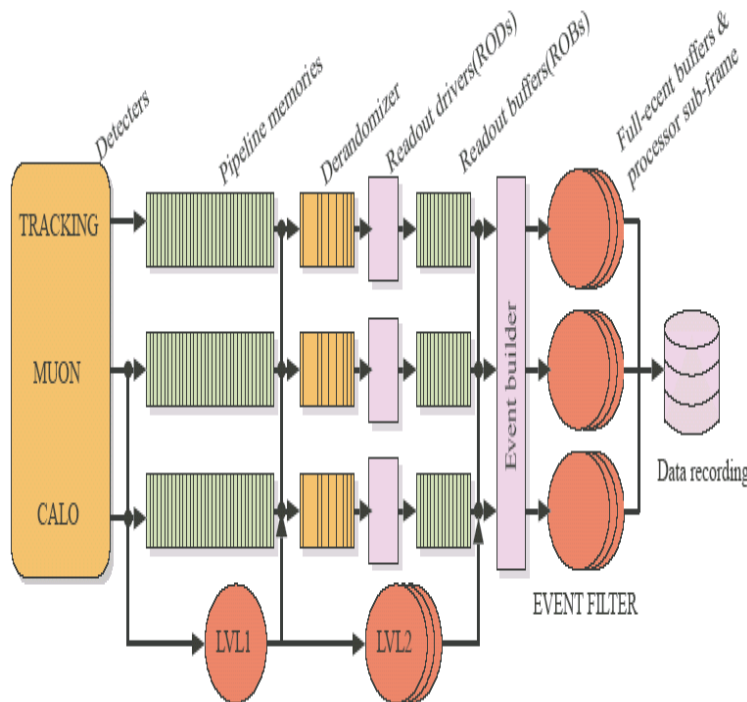


図 2.31: トリガーシステムの概要

2.5.2 データ収集システム

データ収集システムは、図 2.31 に示すように、まず各検出器からの信号を、レベル 1 の判定が下されるまで各検出器のパipelineメモリに保存させる。レベル 1 の処理時間の $2.5\mu\text{s}$ の間保持するため、これらの pipelineメモリには、100 バンチ分のバッファが必要となる。レベル 1 アクセプトが与えられると、pipelineメモリのデータは、デランダムライザーに送られ、ROD(Read Out Driver) で読み出される。この ROD には、信号がどのバンチに属するかを示す BCID、どのレベル 1 アクセプトに属するかを示す L1ID の情報も合わせて送られてくる。ROD は集めたデータの BCID、L1ID の整合性を確認し、最終的なフォーマットに変換する。変換されたデータは ROB(Read Out Buffer) に送られ、レベル 2 判定が行われるまでデータを保持する。レベル 2 では ROB に蓄えられた情報の中で、ROI のデータを使って処理を行う。レベル 2 トリガーが与えられると、ROB

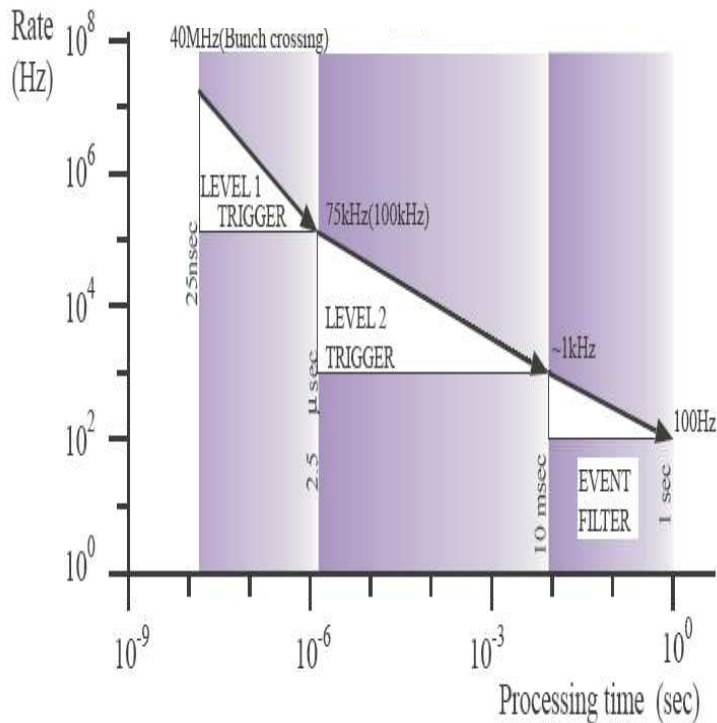


図 2.32: データリダクション

データはイベントビルダを通して、イベントフィルタに送られる。イベントフィルタで処理をおこなった後、最終的にイベントレートは 100Hz になる。1 イベントあたりのデータ量は平均 1 MB なので、最終的に 100MB/s の記録が行われる。

2.5.3 検出器の制御

ATLAS 実験では、検出器の制御と監視のために、DCS(Detector Control System) とよばれるシステムを導入している。DCS はフロントエンドエレクトロニクス の閾値電圧等の各パラメータを設定し、電源系統の監視、温度測定、ガス系の圧力、流量などの情報を、検出器の安全を確保するためにモニターする。DCS がモニターする各パラメータを図 2.33 に、各エレクトロニクスにおいてコントロールとモニターを行うパラメータを図 2.34 に、それぞれ示す。

2.5.4 レベル 1 トリガーシステム

ここでは、先に述べたレベル 1 トリガーシステムについて、更に詳細に説明する。

図 2.35 に示すように、レベル 1 トリガーシステムはカロリメータ、トリガー用ミュオン検出器、CTP、TTC(Timing Trigger Control) から構成される。まずカロリメータは、 e/γ 、ジェット、横方向消失エネルギーの情報を用いて、また、ミュオン検出器はミュオンの横運動量を用いて、検出器毎に処理する。CTP でカロリメータ、トリガー用ミュ

Table 12-7 Operating and environmental parameters monitored by the TGC DCS.

Item	Multiplicity	Total channels	Item	Multiplicity	Total channels		
Chamber			HV				
ASD temperature	1/ASD board	25968	HV voltage	1/chamber	3600		
Faraday cage temp.	2/unit	3168	HV current	1/chamber	3600		
Patch Panel			HV trip recovery				
-3.0V power OK	1/Patch-Panel	1376	HV trip recovery	1/chamber	3600		
+3.0V power OK	1/Patch-Panel	1376	Gas				
+3.3V power OK	1/Patch-Panel	1376	Diff. gas pressure	1/gas channel	288		
Temperature	2/Patch-Panel	2752	Mass flow	2/gas channel	576		
Slave Board			Gas pressure				
Temperature	1/Slave board	3936	Gas pressure	2/gas rack	16		
Hi-p_T Crate			Mass flow				
Temperature	3/Hi-p _T crate, 3 crates / octant	144	Mass flow	2/gas rack	16		
			Mixture monitor				
			Mixture monitor			2 / gas rack	2
			Oxygen monitor				
			Oxygen monitor			1 / end-cap	2
			Alignment				
			Linear potentiometer				
			Linear potentiometer			2 / unit	3168
			Position measure				
			Position measure			9 / octant	144

図 2.33: DCS がモニターするパラメータ

オン検出器の情報を統合して、レベル1トリガー判定が行われる。トリガー判定が下されると、CTP より L 1 A 信号が TTC を経由して、フロントエンドエレクトロニクスに分配され、必要なデータの読みだしが行われる。

ミュオントリガーシステム 図 2.36 にミュオントリガーシステムのデータの流れ RPC と TGC は各々セクタと呼ばれる単位毎に P_T の大きなミュオンの候補を挙げて、MUCTPI(Muon Central Trigger Processor Interface) に送る。MUCTPIは、これらのトラックの候補を受け取り、境界部分での処理を行ってから、ミュオン候補についての情報を、CTP、レベル2トリ

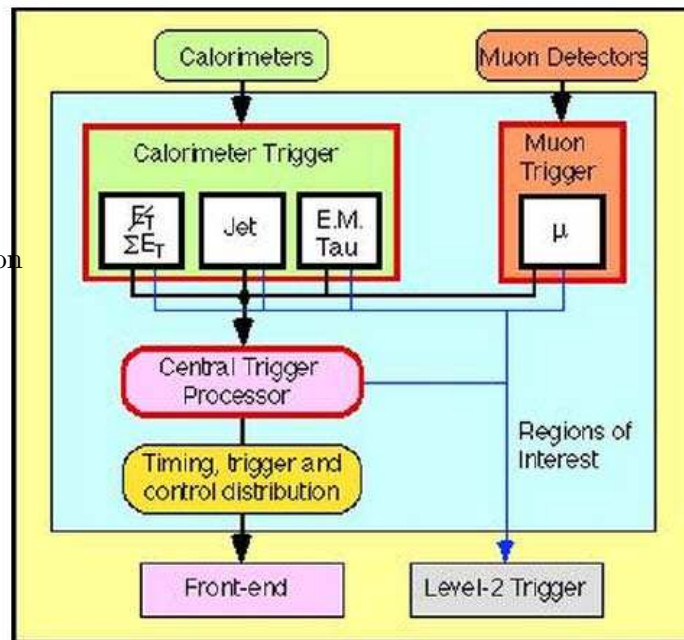


図 2.35: Level-1 トリガー処理の流れ

	channels	purpose	R/W
ASD chip			
Discriminator threshold set	7200	configure	RW
Analog test-pulse pulse-height	3600	calibrate, diagnose	RW
Analog test-pulse trigger	3600	calibrate, diagnose	W
Wire analog output from ASD	3600	calibrate, diagnose	R
BCID chip			
Mask register	11008	configure	RW
Test strobe	11008	diagnose	W
BCID phase	~25000	configure	RW
BCID gate width	~25000	configure	RW
Patch Panel			
Patch panel ID	1376	set up	R
Analog test-pulse trigger for ASD	1376	calibrate, diagnose	W
TTCrx chip	1376	configure	RW
Slave Boards			
Mask/set register	3744	configure	RW
Read-out span: 1 or trigger $\pm 1BC$	3744	configure	RW
Slave and Hi-pT Boards			
Input delay length	29808	calibrate	RW
Matrix input snap shot registers	3744	monitor, diagnose	RW
Matrix output snap shot registers	3744	monitor, diagnose	RW
Snap shot mode: load/OR/AND	3744	configure	RW
LS-link output enable	3744	configure	RW
L1 data pipeline length register	3744	set up	RW
LVL1 matrix output pipeline offset from LVL1 data pipeline	3744	set up	RW
Star Switch concentrator			
Port enable register	240	set up, diagnose	RW
Other concentrator registers	240	set up, diagnose	

図 2.34: 各エレクトロニクスにおいて、DCSがモニター、コントロールするパラメータ

ガー、読みだし部分などに送る役割を負う。

CTP CTP の役割はカロリメータ、ミュオンのトリガー情報を統合して、最終的なレベル1判定を行うことである。CTPでは入力情報が同一バンチに揃えられ、予め用意されているトリガー判定条件と比較することにより、最終的なレベル1トリガー判定が行われ、TTCに対してL1A信号とトリガー情報を表す8ビットの信号を送る。またL1Aはフロントエンドの読み出しを容易にするため、一度L1Aを出力したら、それ以降4バンチ

TTC TTC システムはフロントエンドエレクトロニクスの同期を取るため、BCクロックやL1Aなどの信号を分配するシステムである。表3.1に主なTTC信号を示す。TTCは図2.37に示すように、TTCviと呼ばれるVMEインターフェースでLHCからの40.08MHzのBCクロック、周期88.92 μ SecのORBIT信号を受信し、CTPからはL1A信号を受信する。これらの情報はTTCクレートに送信され、TTCクレートで受信した情報を加工し、フロントエンドに設置されるTTCrxに送付される同期コマンド

とTTCrxに送信する非同期コマンドを扱うことができる。同期コマンドはテストパルスの発生に用いられ、非同期コマンドはパラメータの設定などに用いることができる。TTCrxでは受信した信号をフロントエンドエレクトロニクスに分配する。

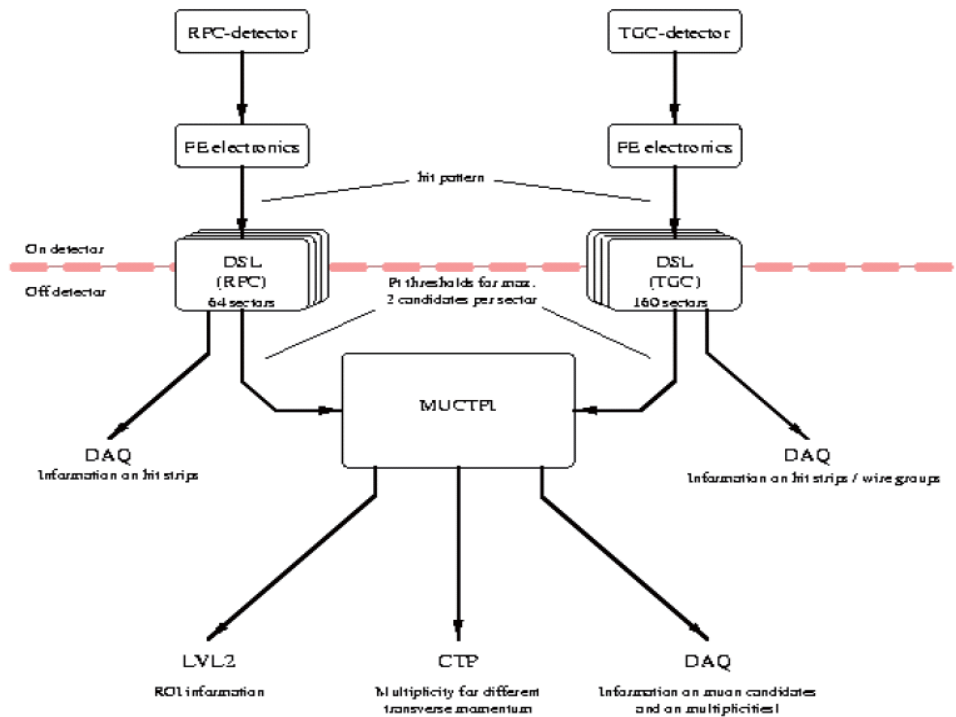


図 2.36: ミューオントリガーシステムのデータの流れ

信号	内容
BC Clock(Bunch Crossing Clock)	LHC のビーム衝突頻度 に同期させるためのクロック
L1A (Level 1 Accept)	CTP から送られて来る
BCR (Bunch Counter Reset)	BCID(データがどのバンチに属するかを示す) がリセットされる。LHC の ORBIT 信号に同期して 出力されるが任意に出力することも可能
ECR (Event Counter Reset)	L1ID(データがどの L 1 A に属するか を示す) のリセットに使用
BCID (Bunch Crossing Identifier)	ROD、 ROB でのバンチクロッ キングのチェックに使用
EVID (Event Identifier)	ROD、 ROB での L 1ID のチェックに使用

表 2.3: TTC シグナルの概要

第3章 TGC ミューオントリガーシステム

この章では、本論文の主題である TGC ミューオントリガーシステムについて概要を述べる

3.1 TGCの構造と特徴

ミューオントリガー検出器は、バレル部とエンドキャップ部から構成されるが、エンドキャップ部に設置されるのが、図 3.1 に示す TGC (Thin Gap Chamber) である。TGC は二次元の位置読み出しが可能な MWPC で、ワイヤーで R 方向、ストリップで ϕ 方向の位置を検出することが可能である。TGC の形状は、エンドキャップ部を円盤状にカバーするため、台形になっている。その大きさは設置場所により異なるが、縦長のもので、下底が 1.8m、高さ 2.4m になる。ワイヤーは、台形の底辺と平行、ストリップは直角に配置されている。

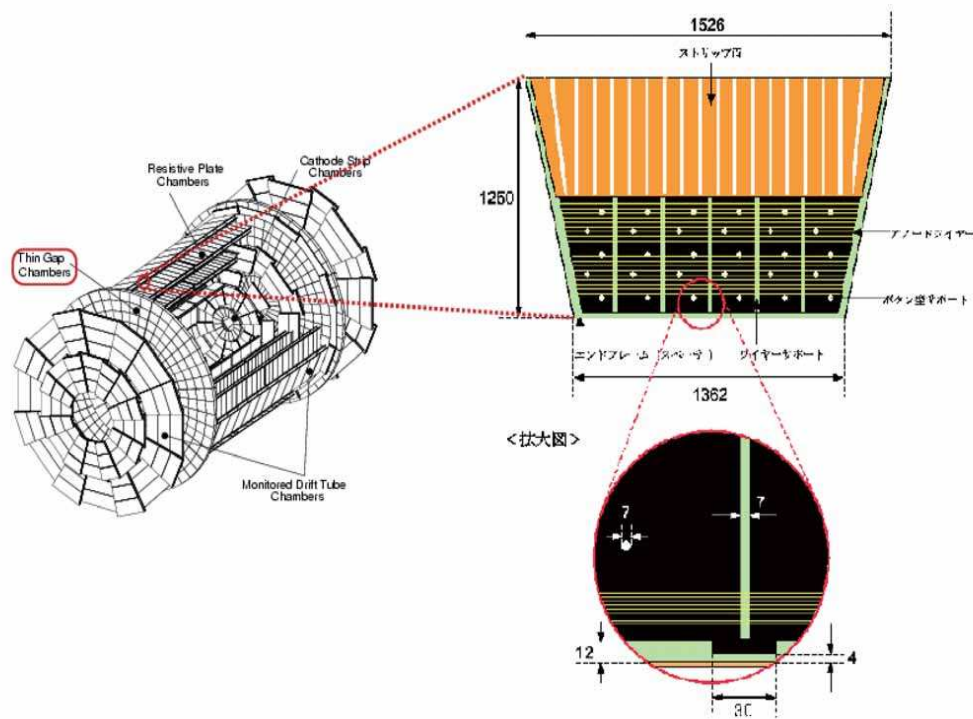


図 3.1: TGC の構造と配置

図 3.2 に示すように、TGC の特徴は、アノードとカソードの間隔が 1.4mm と狭いことである。これは陽イオンのドリフト距離を短縮し、LHC のバンチ衝突間隔 25ns という速度において、正しくバンチ識別を行うためである。このチェンバーの中には、 CO_2 と n-pentane が、55:45 の比率の混合ガスで満たされ、3.1kV の高電圧を印加している。TGC 内を荷電粒子が通過すると、それに伴い混合ガス分子がイオン化され、電子が、アノード-カソード間の高電圧の電場によりアノードへ向かう。直径 $50\mu\text{m}$ の細いワイヤー付近の電場は大きくなっているため、アノードへ向かってきた電子が、その周辺のガスと相互作用し、二次電子を生成する。これを繰り返して電子雪崩が起こり増幅されることで、信号と

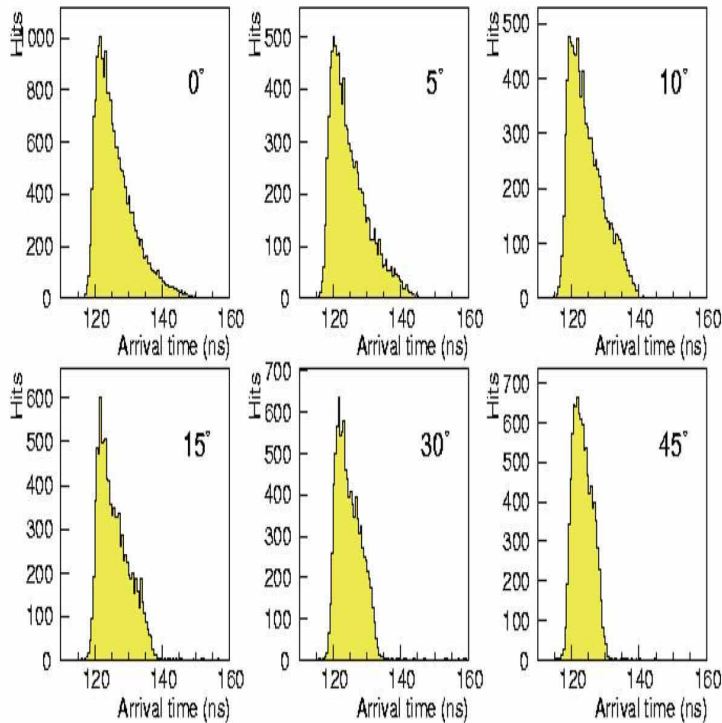


図 3.3: TGC のタイムジッターの角度依存性

して読み出される。TGCでは、 CO_2 に混ぜられた n-pentane により、紫外線を吸収して放電を抑制している。(クエンチ効果)。また、カソード面には高抵抗のカーボンが塗装されており、その外側でストリップに誘起された誘導電荷を読み出す構造となっている。

アノードワイヤからの信号は、6~20本を束ねて1グループとして、読み出される。また、ストリップは1TGCあたり32本である。実際の実験ではTGC単体として用いず、2層(ダブルレット)や、3層(トリプレット)にしたモジュール構造にする。ダブルレットの場合は2層のワイヤ、2層のストリップから読み出しが行われる。ATLAS実験で使用されるTGCの総数は約3,700枚で、全チャンネル数はR方向で約22万チャンネル、 ϕ 方向で約10万チャンネルになる。また図3.3に粒子がTGCを通過してから信号を出すまでの時間のばらつきを入射角毎に示した。図を見ればわかるとおり、タイムジッターはほぼ25ns以内におさまっている。このことは、TGCを通過した粒子がどのバンチに属しているかを識別するときに重要である。

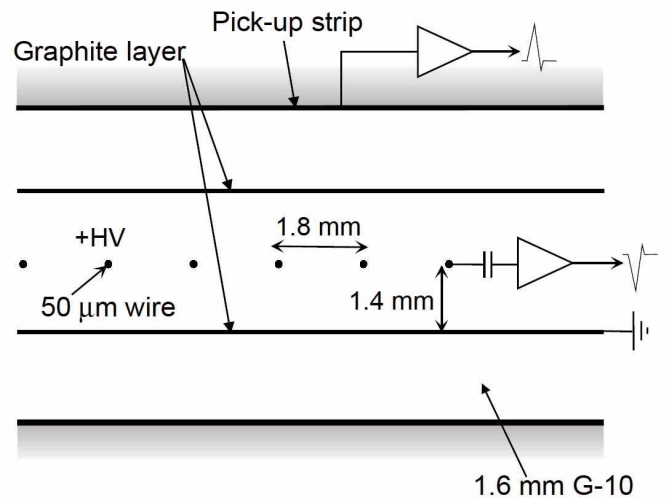


図 3.2: TGC の構造と配置

3.2 TGCの配置

Endcap部のミュオントリガー検出器であるTGCは、組み合わされると円形の構造となる。これをTGCホイールと呼ぶ。TGCホイールは、は図3.4のように、M1(triplet)、M2(middle)、M3(pivot)、EI(Endcap Inner)、FI(Forward Inner)の各層から構成されている。M2、M3はダブレット、M1はトリプレットで構成されていて、トリガーの判定にはこの7層が使われる。EI/FIについてはトリガーの補助の役割をする。EI/FIは、 $z=7\text{m}$ に設置されていて、M1、M2、M3は $z=13\sim 15\text{m}$ の領域に設置される。 $1.9 \leq |\eta|$ の領域をフォワードと呼ぶ。TGCは図3.5に示す円形を ϕ 方向に12分割したものが一つの大きな単位になる。データ処理はこの12分の1の単位で行われる。この12分の1を、フォワード領域で ϕ 方向に2分割し、エンドキャップ領域で ϕ 方向に4分割したものを、トリガーセクターと呼ぶ。このトリガーセクターの ϕ 方向の幅は、TGC1枚の幅と一致している。このトリガーセクターを更にエンドキャップ部では、 η 方向に37分割、 ϕ 方向に4分割、フォワード領域では η 方向に16分割、 ϕ 方向に4分割したものを、サブセクターと呼ぶ。このサブセクターは、8ワイヤグループ、8ストリップに対応して、これがトリガー処理の最小単位であり、一つのROIである。また、TGCの境界に不感領域を作らないために、TGC同士が少しオーバーラップする配慮がなされている。トリガーセクター単位でも、オーバーラップは行われている。

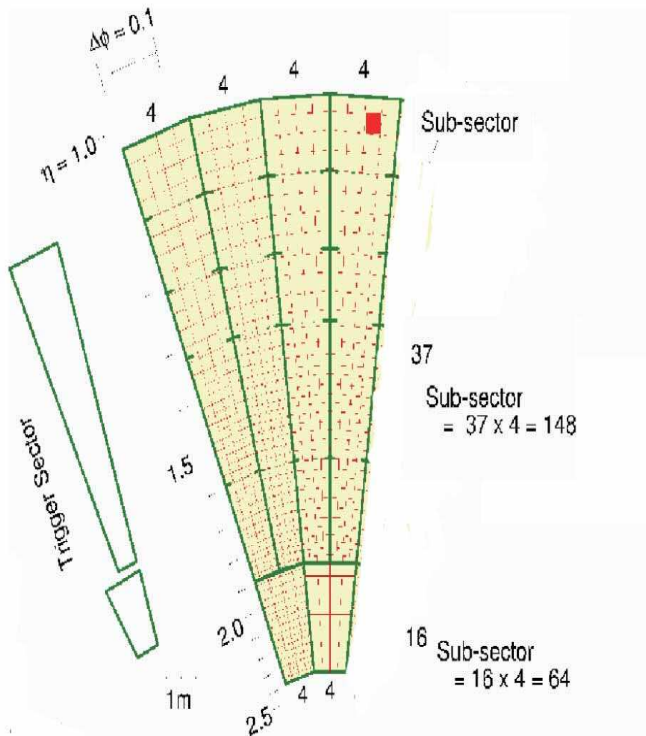


図 3.5: TGC ホイール

3.3 トリガー処理の方法

次にトリガーの処理について述べる。TGCのトリガーは、各層のチェンバーの信号のコインシデンスをとり、バックグラウンドによる偶発的なトリガーを抑えることができる。コインシデンスの方法として、M2、M3のダブレットを用いて、ワイヤ及びストリップの場合、3-out-of-4の条件を要求する。また、トリプレットではワイヤの場合、2-out-of-3、ストリップの場合、1-out-of-2の条件を要求する。こうしてコインシデンスが得られたあとに、ミューオンの横方向運動量 P_T が求められる。以下、 P_T の判定方法について述べる。

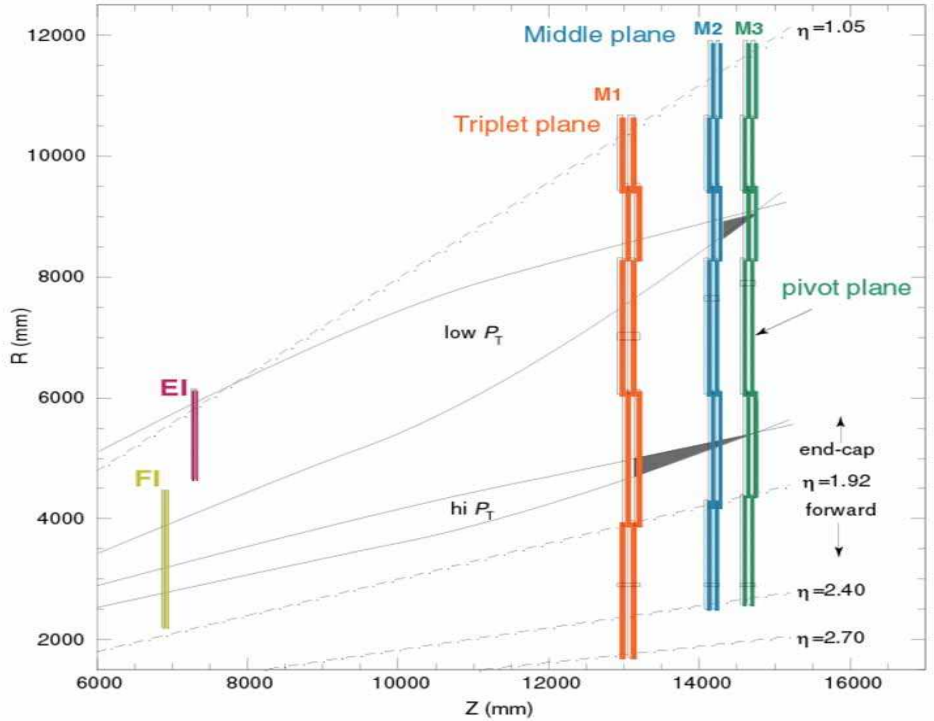


図 3.4: TGC のレイアウト

図 3.6において Pivot と衝突点を結ぶ直線は、ミューオンの運動量が無限大であると仮定して、磁場の影響をまったく受けずに直進してきた仮想なトラックである。この直線が、Middle および Triplet で交差する点と、実際のミューオントラックが通過した点の位置の差 δR 、 $\delta\phi$ により、ミューオンの P_T が測定される。Middle、Triplet では、それぞれ δR 、 $\delta\phi$ の上限の設定があり、上限の δR 、 $\delta\phi$ で形成される領域をウィンドウと呼ぶ。ミューオンのトリガーには、ハードウェア上では、2種類の P_T に関する閾値があり、その閾値によって Low- p_T 、High- p_T に分かれる。また、ソフトウェアでは更に 6 段階の閾値がある。これについては Sector Logic の項で述べる。閾値の値は、Low- p_T で 6GeV、High- p_T で 20GeV 以上である。Low- p_T のトリガーでは、Middle、Pivot の情報を用いて、ある一定の幅のウィンドウに入った時、Low- p_T のミューオンの候補として扱われる。また、High- p_T トリガーの場合には、Low- p_T の条件に加えて、Triplet の情報を用いて、ある一定の幅のウィンドウに入った時のみ、High- p_T ミューオンの候補として扱われる。ここまではワイヤ、ストリップ独立に処理されていて、次にワイヤ、ストリップを結合した R- ϕ コインシデンスをとることによりトリガー判定が下される。(図 3.7)

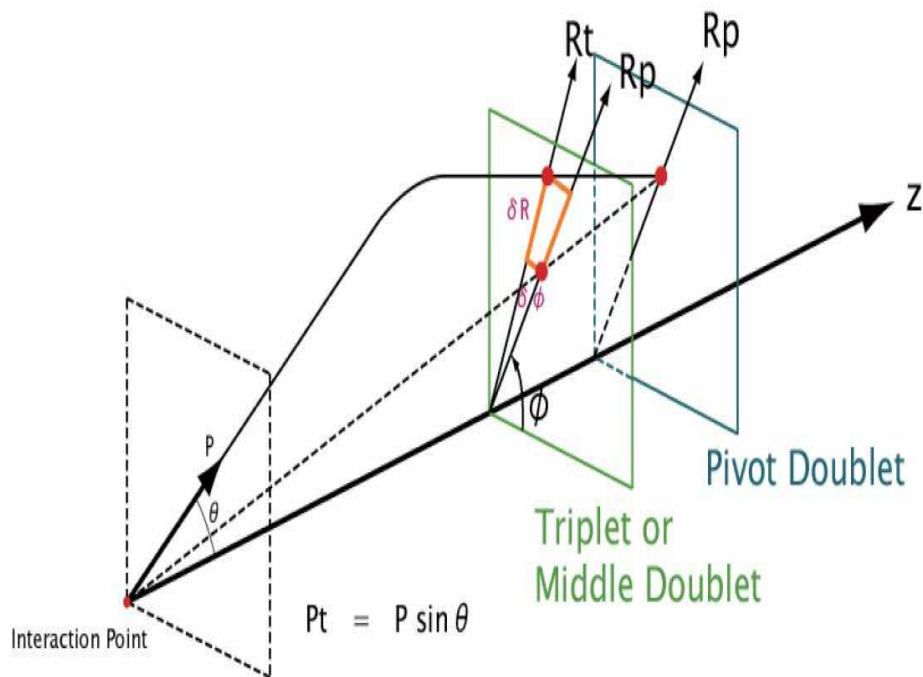


図 3.6: $\delta R \delta \phi$ の定義

3.4 TGC エレクトロニクス

TGC のデータを読み出す電子モジュールを総称して TGC エレクトロニクスと呼ぶ。TGC エレクトロニクスで 사용되는ボードと、それに搭載される ASIC を表 3.1 に示す。

TGC エレクトロニクスは、8 種類のボードおよび、4 種類の ASIC を使用している。データの流れを図 3.10 に示す。データ処理の流れはトリガー、リードアウト、コントロールの三つに分かれている。まず、トリガーの流れは、図 3.11

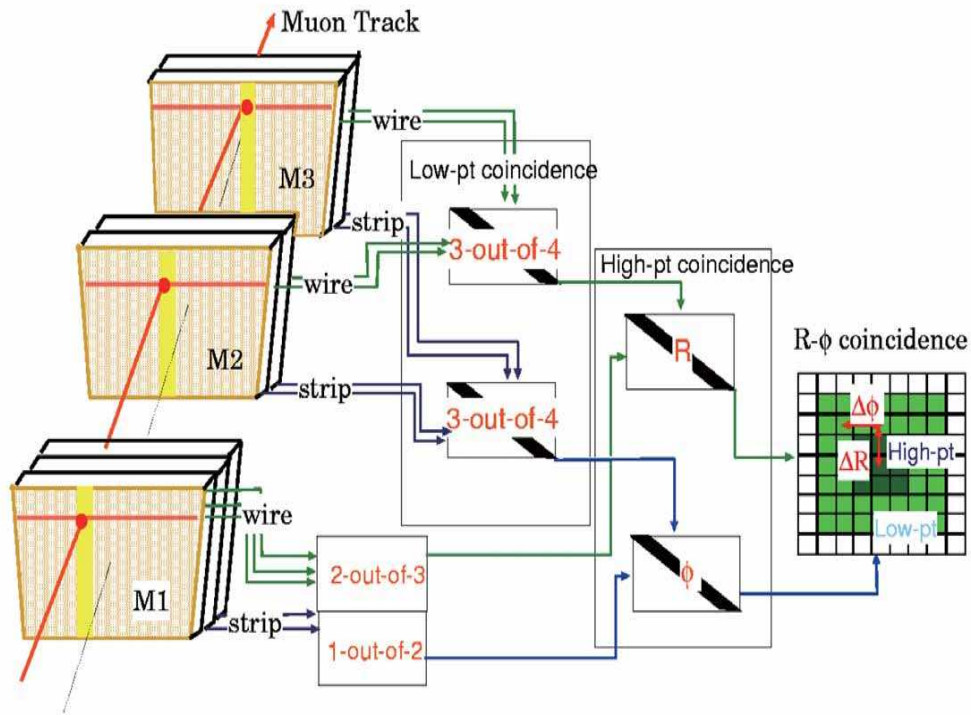


図 3.7: TGC トリガーの判定方法

表 3.1: TGC エレクトロニクスを構成するボードと搭載 ASIC

ボード名	搭載 ASIC
ASD Board	ASD ASIC
PS Board	Patch Panel ASIC, Slave Board ASIC
High- p_T Board(HPT)	HPT ASIC
Sector Logic(SL)	SL ASIC
Star Switch(SSW)	VME protocol ASIC
ReadOut Driver(ROD)	-
Crate Control Interface(CCI)	-
Service Patch Panel(SPP)	-
High- p_T -Board Service Crate (HSC)	-

に示すように、チェンバーのアナログ信号が、ASD(Amplifier Shaper Discriminator) ボードで増幅、整形され、デジタル信号で PP(Patch Panel)ASIC に送られる。PP では、TOF やケーブル遅延からなるタイミングのずれを調整し、どのバンチに属しているかを識別する。SLB(Slave Board) ASIC は、PP からの信号を受け取り、4 層からなる Pivot,Middle のダブレットからの信号をもとにコインシデンス処理を行い、Low- p_T 判定を行う。また、トリプレットに関してはコインシデンス処理のみを行う。HPT(High- p_T Board) では、SLB で測定した情報をもとに 20GeV 以上の横方向運動量を持つミューオンの有無を判定する。SL(Sector Logic) では、独立に行われていた R, ϕ の情報が統合され、コインシデンス処理される。最終的に、 p_T が大きい二つのトラックをセクタごとに選び出す。SL の結果は MUCTPI(Muon CTP Interface) に送られ、RPC の結果とあわせ、ミューオンの最終的なトリガー判定が下される。

リードアウトは図 3.12 に示すように、SLB ASIC で PP から送られてきたデータが、レベル 1 バッファに蓄えられる。レベル 1 トリガー判定を受けたデータは、デランダムマイザに記録され、SSW(Star Switch) へ送られる。SSW ではデータの圧縮を行い、要求されたフォーマットに変換する。変換されたデータは ROD(Read Out Driver) に送られる。ROD は最大 13 個の SSW の情報を収集できる。ROD は異なる SSW からきたデータを各イベント毎にまとめて ROB(Read Out Buffer) に送信する。

コントロールは図 3.13 に示すように、データの流れとは逆で、CCI(Crate Control Interface) により実験室にある HSC (High- p_T Star Switch Controller) をリモートコントロールし、SSW、HPT を操作する。さらに SSW から PP、SLB の制御を行うことができる。また、eLMB(embedded Local Monitor Box) から PP、SLB の設定も行える。

ここから、TGC エレクトロニクスに使用するモジュールについて説明する。

- ASD(Amplifier Shaper Discriminator)

ASD ボードは ASD ASIC が 4 チップ搭載されて、1 ボードあたり 16 チャンネルの処理を行うことができる。ASD ASIC の機能は TGC からのアナログ信号を増幅し

て、ある閾値を超えたパルスのみを LVDS 信号に変換して PP に送ることである。ASD ボードは PS ボードから $\pm 3V$ の電源電圧を供給され、回路の診断やタイミング調整のためのテストパルス信号を受ける機能がある。

- Patch Panel

ASD ボードから送られて着た信号は、TOF、ケーブル遅延により、到達時間が必ず合うとは限らない。Patch Panel ではタイミング調整とバンチ識別を行う。ASD ボードから LVDS 信号で送られてきた信号は CMOS レベルに変換され、ケーブル遅延による位相差をなくすため、ディレイ回路によりタイミング調整を行う。タイミング調整をしたあとに、BCID 回路にて LHC クロックと同期をとる。また、ASD ボードへアナログのテストパルスを送ることが出来る。このテストパルス信号の設定は、JTAG プロトコルで行う。

- Slave Board ASIC

Patch Panel でタイミング調整、バンチ識別をされたあと、信号は SLB(Slave Board)ASIC により、コインシデンスが取られる。ここでは、ワイヤ、ストリップ、ダブレットペア、トリプレットは、それぞれ独立にコインシデンスを取る。そのため、SLB ASIC はワイヤダブレット、ストリップダブレット、ワイヤトリプレット、ストリップトリプレット、EI/FI の 5 種類に分かれている。ダブレットについては TGC のダブレットのペアからの信号をとって 3-out-of-4 の信号を取り、Low- p_T 判定を行う。また、トリプレットではストリップについては 1-out-of-2、ワイヤについては 2-out-of-3 のコインシデンス処理のみ行う。このコインシデンスの結果は LVDS 信号に変換されて、High- p_T ボードへ送られる。

- JRC(JTAG Routing Controller)

JRC の役割は PP ASIC、SLB ASIC の設定を行う時のインターフェースである。JRC は、二つの入力ポート、7つの出力ポートを備えている。一つの入力ポートは SSW からで、もう一つは DCS からのものである。出力ポートは 4つが PP、2つが SLB へつながっている。

- eLMB

eLMB は DCS の中で TGC を扱うサブシステムである。温度モニターやエレクトロニクスの DC 電源の電流と電圧をモニターする。また、TGC の内部ガスの流れや圧力などもモニターしている。こうした eLMB の動作は CAN バスによって制御されている。

- SPP(Service Patch Panel)

SPP には TTCrx が搭載されたメザニンボードがあり、TTC からの信号を受け取りそれらの信号を各 PS ボードに分配する。

- PS Board

図 3.8 に示すように、PP、SLB、JRC、ASIC は、PS Board に搭載される。PS Board は 1 ボードあたり 256~320 チャンネルの入力を持ち、Patch Panel ASIC を出た信

号は TGC のオーバーラップ領域でのダブルカウントを防ぐため、OR 論理回路を通過し、SLB ASIC に送られる。SLB ASIC ではトリガー用データは High- p_T 、読みだし用データは SSW へ LVDS 信号で送られる。SSW、eLMB から PP、SLB ASIC の設定を行う信号は、JRC ASIC を経由して各 PS Board 上の各 ASIC に分配される。さらに、ASD ボードに $\pm 3V$ の電源電圧を供給する。PS Board と SPP は、PS-Pack にまとめられ、トリプレットの側面、Pivot の側面に設置される。PS-Pack は、12 分の 1 に 2 つずつ設置され、1 枚の SPP と複数の PS-Board (トリプレットは 10 枚、ダブレットは 17 枚) から構成される。

- HPT(High- p_T Board)

HPT と後述する SSW、HSC は、TGC を支える構造体である Big Wheel (図 3.9) の外縁に設置される 9U の VME クレート (HSC クレート) に納められる。このクレータは 12 分の 1 それぞれに 2 つ設置される。HPT では、コインシデンス処理されたトリプレット、ダブレットの位置情報と横方向運動量をもとに、20GeV 以上の p_T を持つミューオンが存在したとき、High- p_T 判定を出す。High- p_T 判定が出されたものは、新たに HPT で測定された運動量情報をエンコードし、G-link でシリアル化し、光信号に変換し、SectorLogic へ送る。また、20GeV 以上のミューオンがなかった場合は、Slave Board Low- p_T の情報をそのまま SL に送る。

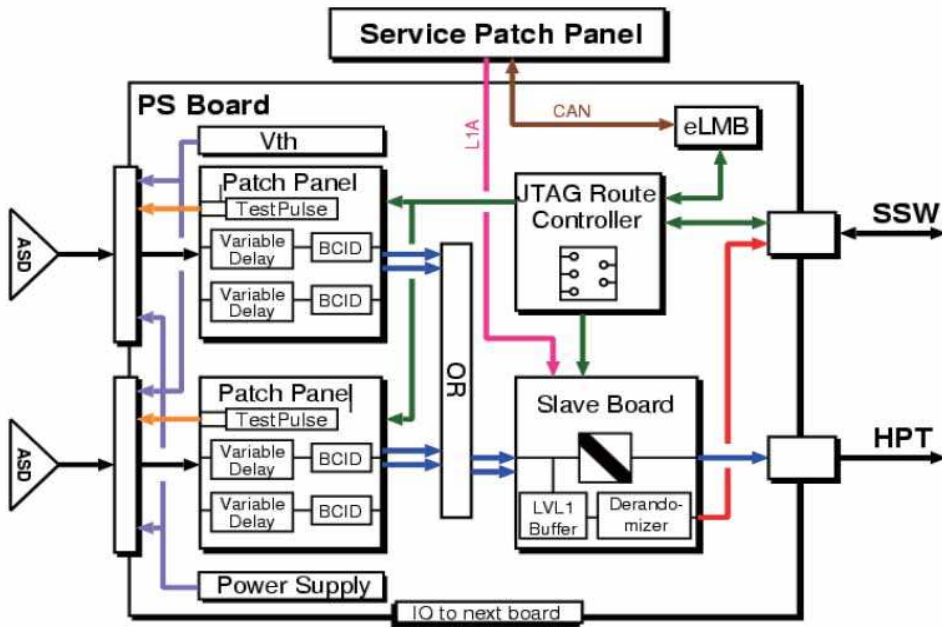


図 3.8: PS ボード上の ASIC の構成と配置

- SL(Sector Logic)

Sector Logicと後述する ROD¹は HSC クレートから、ケーブル長約 90m 離れたエレクトロニクスハットに設置されている。Sector Logic は主に R- ϕ コインシデンス、トラックプレセクタ、トラックセクタから構成されている。まず、今まで独立に処理されていたワイヤ、ストリップのデータを統合し、R(Wire)- ϕ (Strip) コインシデンスを取る。それにより、ミューオンのトラックを再構成し、そのトラックを 6 段階の p_T の閾値によって分類する。この閾値は探索する物理、実験状況によって変更することが可能である。トラックプレセクタは 6 段階の範囲で p_T の大きいトラックが二つ選ばれ、最大 12 トラックがトラックセクタに送られる。トラックプレセクタで選ばれたトラックのうち p_T が高い二つのトラックがトラックセクタによって選ばれ、位置情報とともに MUCTPI に送られる。また、Sector Logic にはレベル 1 バッファ、デランダムマイザが設置されていて、HPT、Sector Logic 双方の出力を読み出すことができる。

- SSW(Star Switch):

SLB からの読み出しで送られて来るデータは、膨大になる。これを集約し、データ圧縮を行うモジュールが、SSW である。SSW からデータを受け取り、最終的に読みだしのデータをまとめる ROD まで、SSW は効率よくデータを転送することができる。SSW は SSWtx、SSWrx で構成され、SSWrx はデータ圧縮のほかに、JTAG プロトコルで PS Board の設定を行う機能も有る。

- ROD(Read Out Driver):

ROD は、TGC エレクトロニクスの読み出しデータが、最終的に集められるモジュールである。ROD は SSW から送られて来るデータを FIFO に納め、搭載された TTCrx を通して TTC 信号を受信し、これを用いて SSW からのデータをトリガー情報などとともにイベント毎にまとめ、S-link というリンクモジュールによって ROB(Read Out Buffer) へ送信する。

- HSC:

HSC は、HSC クレートに搭載する VME マスターモジュールである。次に述べる CCI と光ケーブルでつながれていて、CCI から HPT、SSW に対する命令を経由する。

- CCI:

CCI はローカルホストからの命令を受け取り、命令専用レジスタに格納したあと、HSC へ送信する。HSC からの返信は一旦レジスタに格納され、後にローカルホストによって読み出される。

¹Read Out Driver:後述

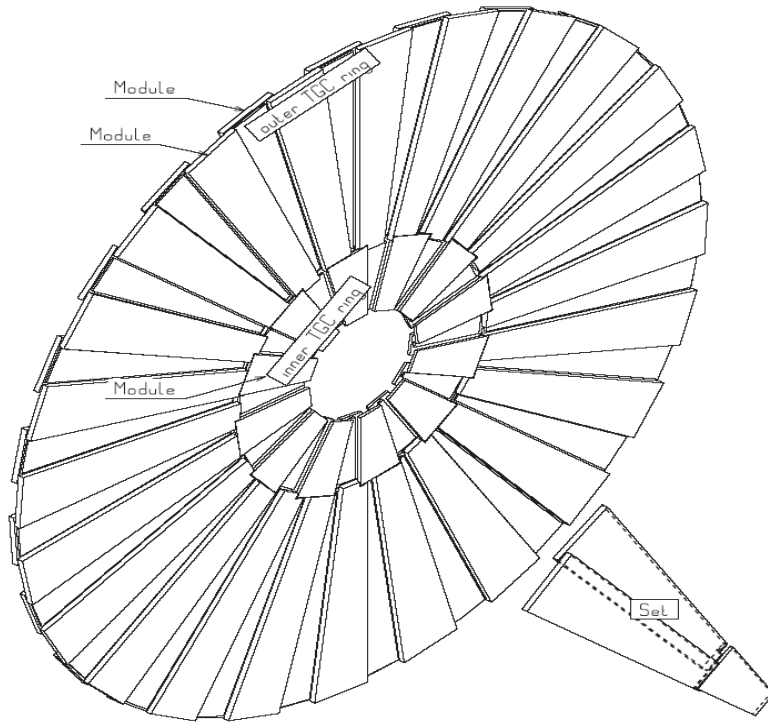


図 3.9: TGC BIG WHEEL

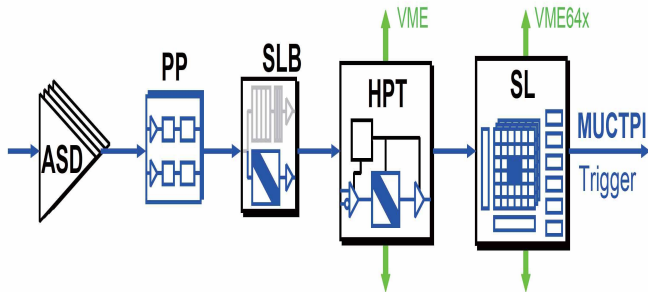


図 3.11: トリガーデータの流れ

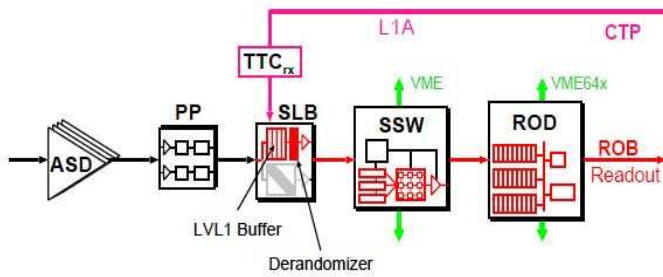


図 3.12: リードアウトデータの流れ

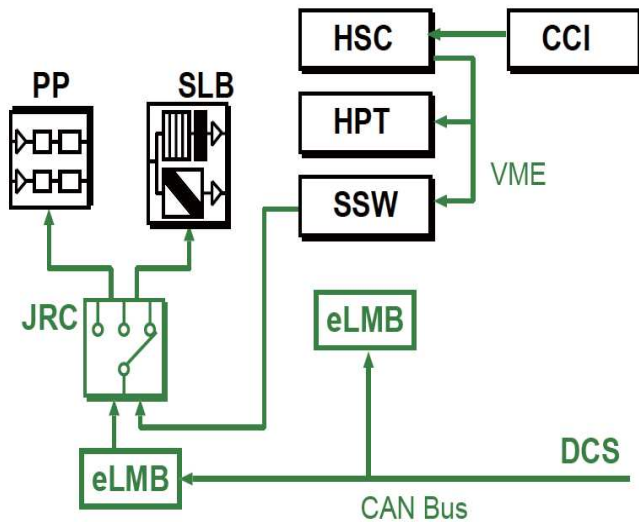


図 3.13: コントロールデータの流れ

3.5 TGCシステムのコミッショニング

3.5.1 概要

TGC エレクトロニクスシステムのコミッショニングには、以下の目的がある。

- ナノレベル以下の時間調整: ケーブルの長さ、粒子の TOF(Time of Flight) は計算されている。コミッショニングにおいては、実際のミュオンソースを用いてナノ秒以下のレベルで時間調整を行い、実験に備える。
- システムの同期: 遅延時間を半クロックの単位でずらしていくなどして、エレクトロニクス

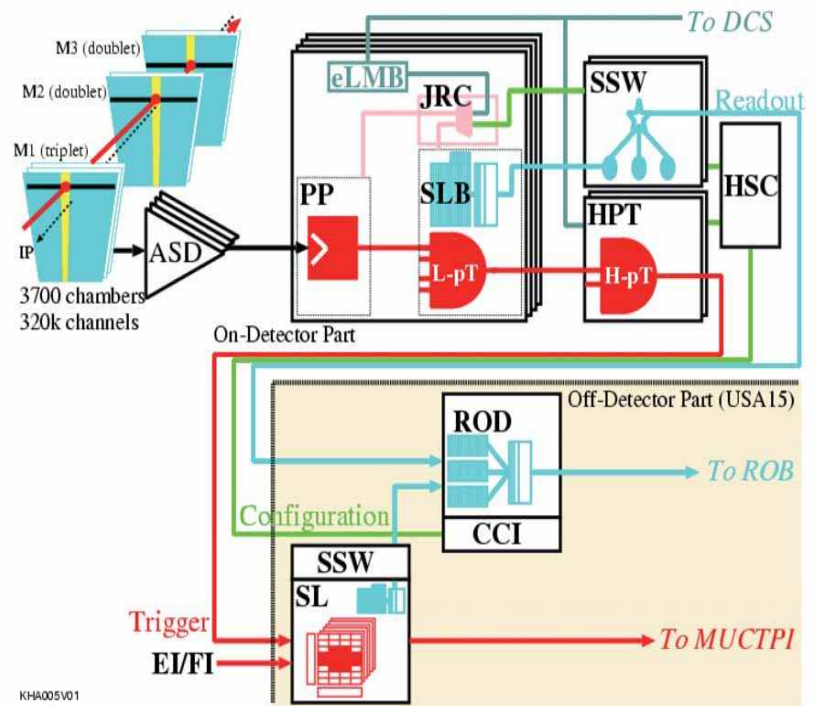


図 3.10: TGC エレクトロニクスの流れ

Period	program	items
during 2005 Mas production electronics	Bench test	Crucial check of circuit performance
From Feb. 2005 commissioning for 1/12 slice	test pulse and cosmic-ray	Fine delay for time calibration
After installation: Feb. 07 for C-side. Jan. 07 for A-side	Cosmic-ray	Overall check Trigger for other detectors
2007 single beam operation	beam halo beam gas	Overall check, clock phase Trigger for other detectors

表 3.2: TGC システムのコミッショニングスケジュール及び達成すべき項目

システムが同期するよう調整し、実験に備えて信頼性を確保する。

- ビームとの同期: シングルビームの段階では、ビームとシステムのクロックが同期するよう調整する。

また、TGC システムの要求として、

- 全面にわたる検出効率の把握。

さらに、アトラス全体の要求として、

- 他の検出器への LVL1 トリガーの供給

がある。これらの目標を、コミッショニングの期間中に達成する。

3.5.2 スケジュール

TGC のコミッショニングスケジュールを表 3.2 に示す。

3.5.3 問題点

TGC のようにエンドキャップに配置された検出器は、宇宙線が「Projective」に通過しないため、コミッショニングの宇宙線ランではトリガーレートが必要数を確保できない懸念が有る。ビームハロー、ビームガスを用いれば Projective なミュオンソースは確保できるが、この期間はビームとの同期、他の検出器へのトリガー供給など、優先すべき項目がある。このため、宇宙線ラン時に必要な量のトリガーレートを確保するソフトウェア的、ハードウェア的方法を考察しなければならない。

第4章 前後方ミュオントリガーコミッショニング戦略

4.1 コミッショニング戦略研究の概要

トリガーコミッショニングとは、検出器の組み立て、組み込みだけではなく、利用できる線源を用いた、各検出器についての研究も含まれる。

本節では、前後方ミュオントリガー検出器である TGC の、コミッショニング期間中に行うべき測定と、そのスケジュールについて考察する。

一般的に、コミッショニングにおける検出器を用いた研究には、主に、以下に挙げる目的がある。

1. タイミング調整 検出器の配置やケーブルの長さ等に基づく検出器とエレクトロニクス、検出器同士のタイミングの差は、実際に検出器を組み立てて初めて分かる情報である。この情報を把握しなければ、トリガーシステムをオペレーション可能な状態にすることはできない。また、シングルビームの段階では、ビームとの同期も求められる。

2. 全面に亘る TGC の動作チェック アトラスのような大規模で複雑な汎用検出器においては幾何学的なトリガーアクセプタンスの研究はより重要になる。[4]

アトラスミュオントリガーの、磁場と検出器の物質を計算に入れた場合のミュオンに対するアクセプタンスはシミュレーションにより見積もられているが、([2],Chapter 14) 各検出器の感知領域の検出効率の情報についてはシミュレーションに入っていない。

本実験の前に、各検出器の検出効率の情報を加え、現実の検出器の正確なトリガーアクセプタンスを確認することが、検出器の較正にとって必要である。

各検出器の検出率は、検出器製造国における宇宙線検査 ([5]) などにより把握されているが、輸送や吊り下ろしなどの作業を経たあとの各検出器が

宇宙線検査時と同じ動作が可能であることを確認することが必要であり、これは Cavern 内での測定を通じて行われる。

3. バックグラウンドミュオンの測定 アトラス実験が行われる地下実験場「Cavern」は、地表から 75m の深さにあることで、宇宙線などのバックグラウンド源を抑制しているが、一定量の宇宙線は Cavern に入射してくる。

また、ビームと加速管内のビーム残留ガス、マシーン物質との相互作用の結果生成されるビームハローと呼ばれるバックグラウンド源も Cavern 内には入ってくる。

これらはシミュレーションに依れば、実験に影響を与えない程度と見積もられているが、

本実験前に実際にバックグラウンド源を測定し、実際に影響がないことを確認しておくことは、コミッショニングにおける重要な研究である。

4. 他の検出器に対するトリガー信号の供給 他の検出器 (内部検出器、カロリメータ) の較正などのコミッショニング研究の為、トリガー信号を供給する。

本論での戦略 前記の、アトラスコミッショニングにおける4つのTGCの役割、すなわち、1. タイミング調整、2. 全面に亘るTGCの動作チェック、3. バックグラウンドミュオン源の測定、4. 他の検出器へのトリガーの供給、のうち、3.、4. は、正規のトリガーを用いた検査でなければならない。

なぜなら、3. は、本実験でのトリガーと同じトリガーを用いた時のバックグラウンドを測定しなければならないからであり、4. では、本実験と同じ条件のトリガーを供給しなければならないからである。

だが、1.、2. に関しては、正規のトリガーでなくてもよい。

1. は、R、 z の関数として、チェンバー間のTOFを計算した後、それを確かめる為に行う。Patch Panelを経由し、各チェンバーの信号を受け取ることができるトリガーシステムであることだけが条件になる。

2. は、チェンバーの各チャンネルがミュオンの通過に対して信号を出していることが確認できるトリガーシステムであることが条件になる。できるだけ多くのミュオンに対してトリガーし、全てのTGCチャンネルについてチェックしなければならないので、本実験で使用するトリガーシステムでは不十分である。

よって、まず2. について、ハードウェア的、ソフトウェア的に、より多くのトリガーが得られるトリガーシステムを考える必要が有る。

また、線源について、トリガー信号の供給やバックグラウンドの研究については勿論、検出器の較正の研究の際にも、研究におけるミュオン源として宇宙線とビームハローが用いられる。

ここで、3.、4. については、正規のトリガーシステムを用いなければならない、正規のトリガーは、宇宙線に対しては殆んどトリガーできないため、ビームハローを線源に用いなければならない。

よって、コミッショニングのスケジュールを考えると、正規のトリガーシステムでなくても構わない1. と2. は宇宙線を線源として行うことが望ましい。

よって、本章では以降、1. と4. について、宇宙線を線源としての実験を考察する。

本章ではまず、タイミングの補正 (4.2) TGCの全面に亘る動作チェック (4.3) について概観したのち、

これらの測定に必要なトリガーレート向上の為のハードウェア的、ソフトウェア的手段について考察する。(4.4)

その後、これらに対するシミュレーション環境を構築して(??)、

必要とされるトリガーレートの達成について議論する。(4.5)

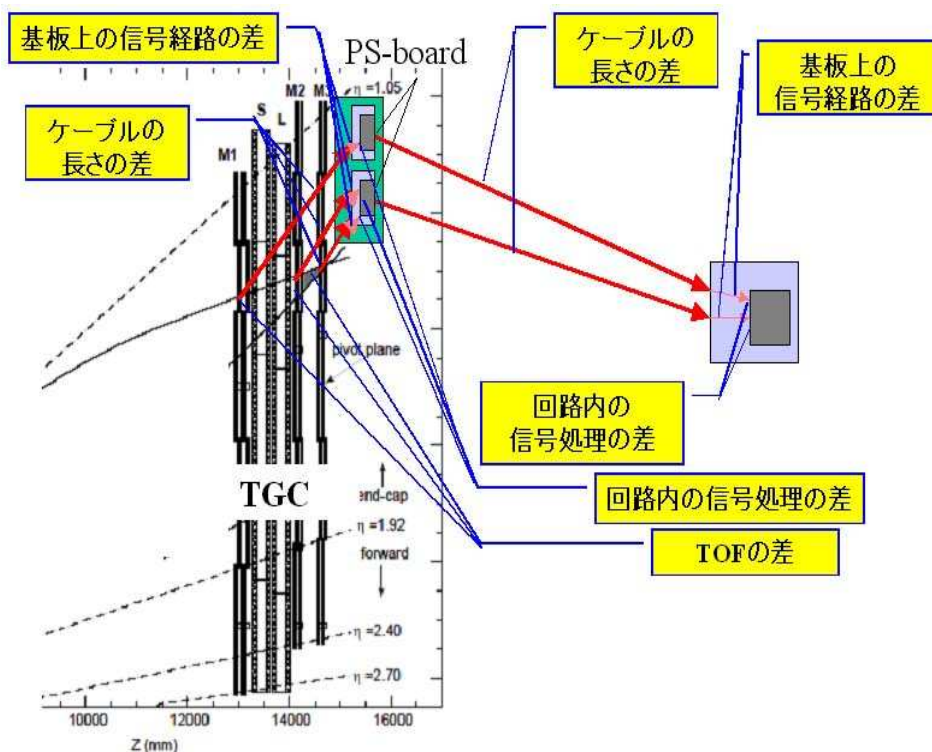


図 4.1: コインシデンスマトリックスまでの間にタイミングがずれる要因

4.2 タイミングの較正

4.2.1 概要

アトラス検出器の相互作用点から TGC エレクトロニクスのコインシデンスマトリックスへの入力の間で、タイミングがずれるいくつかの原因がある。これらは、TOF、ケーブルの長さ、回路上の信号経路の差である。(図 4.1)

Patch-Panel では、ナノ秒以下 (25/32 nsec) の単位で、これらの原因によるタイミングのずれを調整することができ、コインシデンスマトリックスへの入力が、同時になることを保証する。

TGC エレクトロニクスのコミッショニングにおいて、このタイミング調整は行われ、これには、以下の 3 つの段階がある。

4.2.2 タイミング調整の各段階

テストパルスタイミングの調整 この段階の目標は、トリガー論理の調整のために、(12 分の 1 セクターの全ての) ASD から同時出力のテストパルスを生成することである。

各々の Patch-Panel は、このパルスを ASD ボードに伝達するために、プログラム可能な遅れでテストパルストリガー入力を ASD に発信する。

テストパルストリガー信号を受け取った ASD ボードは、このテストパルスを全てのチャンネルに配布し、これを受け取った全 16 個のデジタルチャンネルが疑似チェンバーパル

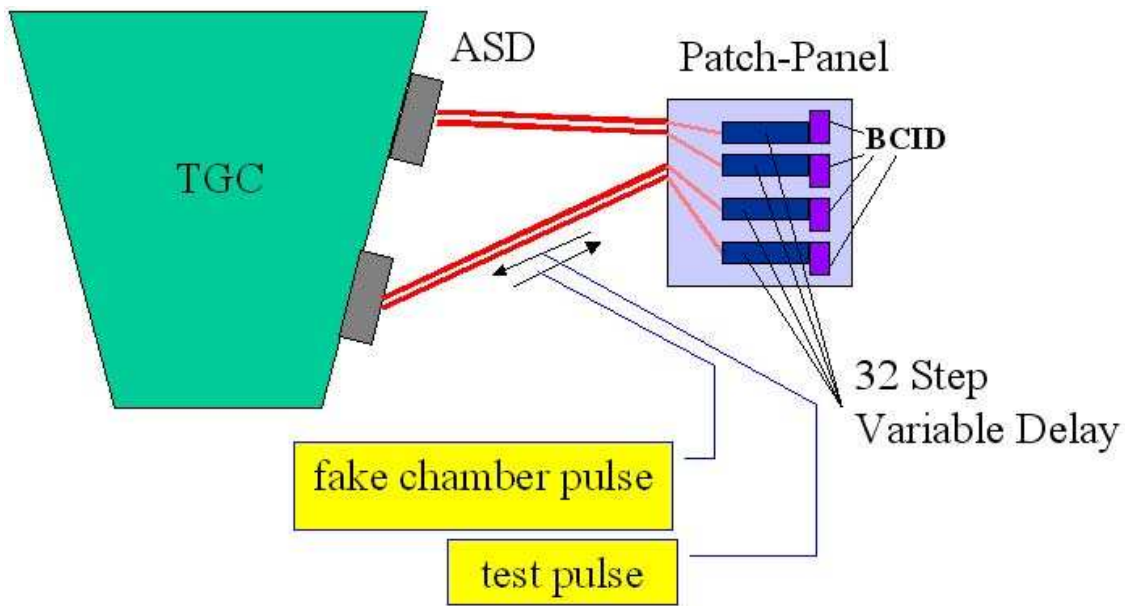


図 4.2: テストパルスタイミングの調整のセットアップ図

スを出力する。

タイミング調整においては、複数のパッチパネルに対してテストパルストリガー信号を送り、それぞれの ASD からの出力を TDC によって観測して、出力が全て同時になるよう、Patch-Panel のディレイを調整する。(図 4.2 参照)

こうして調整され、同時に出力されるようになった ASD テストパルスがエレクトロニクスシステムの論理タイミングを調整するのに用いられる。

この段階のタイミング調整は、Cavern に降ろされる前に地上で行われる。

BCID クロックの位相調整 この段階では、Patch-Panel から ASD ボードの間のケーブルの長さ、Patch-Panel 上の BCID 回路までの回路の長さによるタイミングのずれを補正することが目標となる。(Patch-Panel とその中の BCID 回路については図 4.3 参照)

SLB 内のマスクレジスタをセットすることによって、1 枚のチェンバーレイヤーの ASD を一度に読み出すことができる。

それぞれのチェンバーレイヤーの為に、テストパルスタイミングを 25/32nsec のステップでディレイを与えて変化させ、ASD ボードからの出力を、40MHz のクロックと比較し、それぞれの ASD ボードについて、テストパルス出力が 40MHz クロックの位相と一致するときのディレイの値を記録する。(図 4.4 参照)

このディレイの値を使ってそれぞれの ASD に対応する Patch-Panel の BCID を調整する。

この段階のタイミング調整は、Cavern に降ろされる前に地上で行われる。

TOF によるタイミングのずれの調整 この段階の目標は、TOF によるタイミングのずれを、対応する Patch-Panel の BCID の位相によって調整することである。一般にチェンバーから ASD への信号経路の長さは一定だが、異なる場合、信号経路の違いによるタイミングのずれもこの段階で調整される。

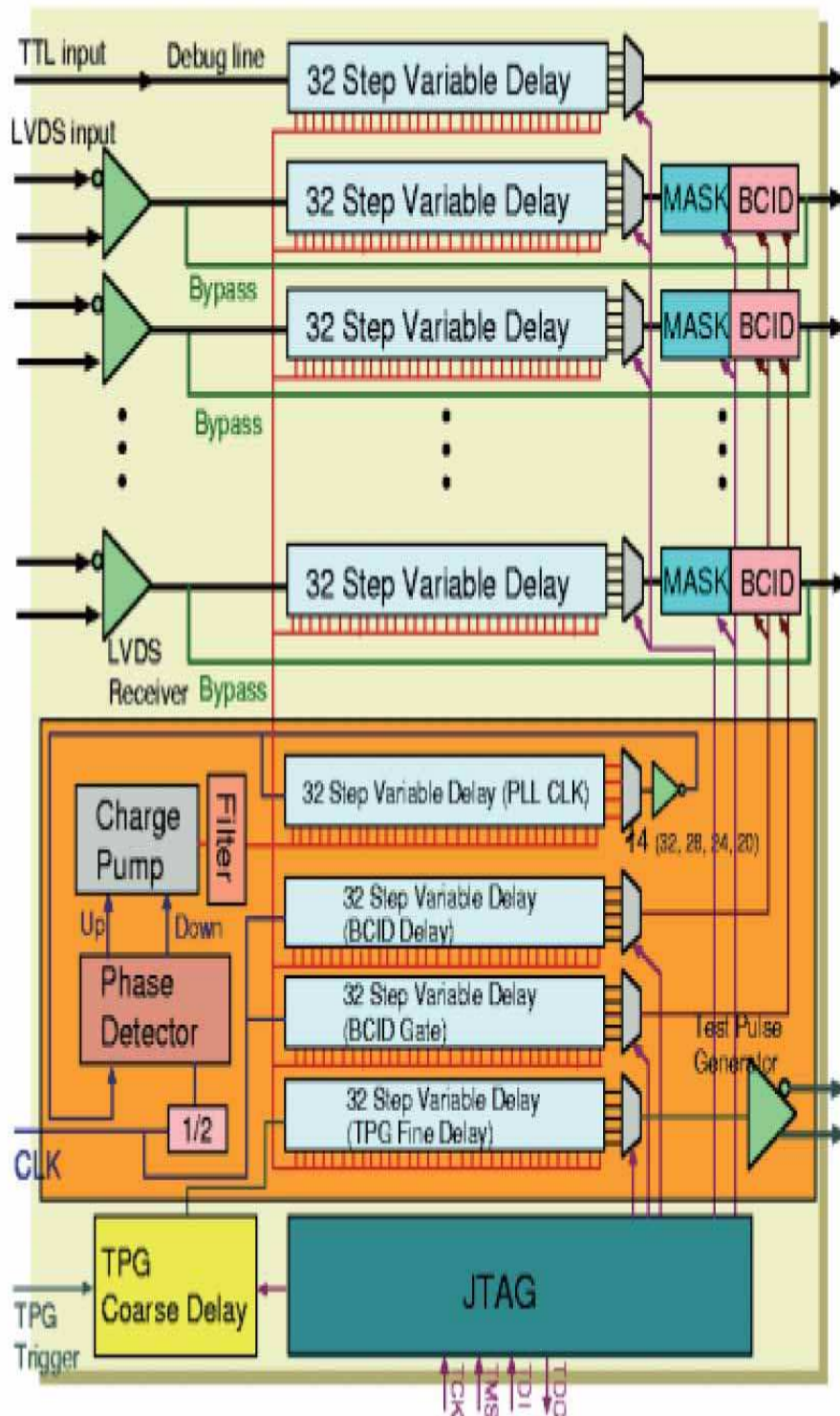


図 4.3: Patch-Panel ASIC のブロック図

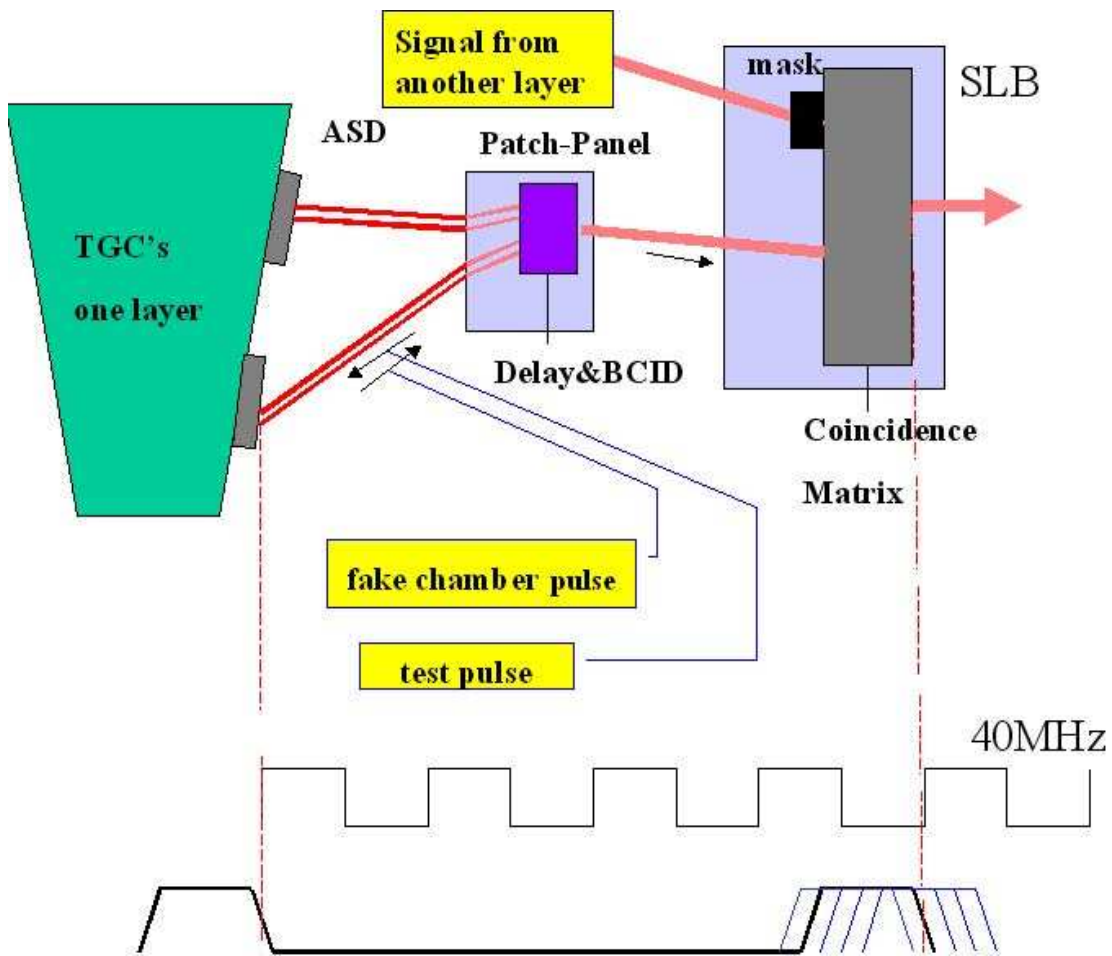
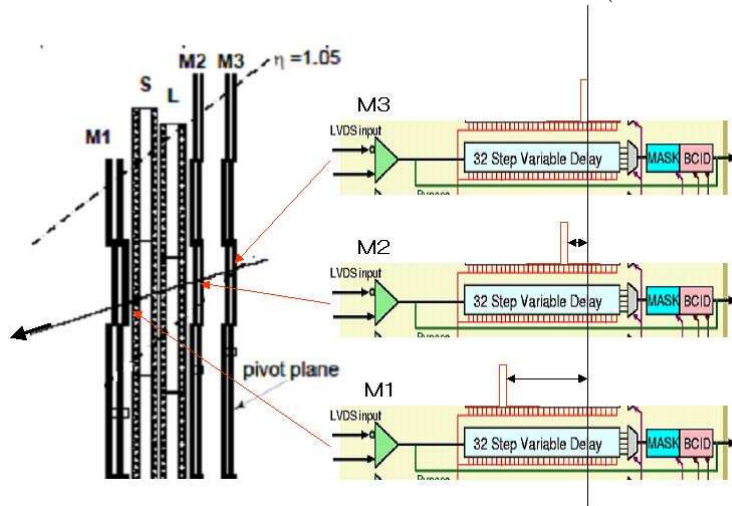


図 4.4: BCID クロックの位相調整のセットアップ及び位相調整の概念図

TOF の調整は、まず、半径 R , 位置 z の関数として計算によって行われ、その後実際のミュオン測定によって、一致していることが確認される。この測定は、Cavern に降ろされた後に行われる。

ミュオン源としては、宇宙線、ビームハローが考えられる。比較的相互作用点に近い角度のビームハローミュオンの場合はそのまま TOF 調整に使えるが、上から降り注ぐ宇宙線の場合は、アトラス検出器上部については TOF は実験時と逆になる。(図 4.5, 図 4.6) によって、TGC ホイール上部においては、実際に記録した値と逆にディレイを設定する。例えば、図 4.5 では、M3, M2, M1 の順に信号が到達しているが、M3 に対する M2 の遅延を、本実験では逆に M2 に対する M3 の遅延とし、M2 に対する M1 の遅延を、逆に M1 に対する M2 の遅延とする。

図 4.5: 宇宙線ランの際の TOF タイミング調整 (検出器上部)



4.2.3 必要とされるトリガー数/レート

本論の主題は Cavern 内でのコミッショニングであるので、TOF 等によるタイミング調整の場合のみ考える。

まず、それぞれのプレーンの全てのチャンネルの組み合わせで、図 4.5, 図 4.6 のような構成で、ミューオンを測定する。

まず、Pivot だけでトリガーし、M2 からの信号が同時であることを確認し (第 1 段階)、

次にダブレットペア (M2,M3) でトリガーし、M1 からの信号が同時であることを確認する (第 2 段階)。

一つの Pivot チャンネルに対し M2 プレーンには ± 7 チャンネル、M1 プレーンには ± 15 チャンネルの範囲でコインシデンスが行われるので、第 1 段階では最低 15 トラック、第 2 段階では最低 31 トラックのミューオンが、1 つの Pivot チャンネルに対し必要である。

ここで、Pivot チャンネル数は、Wire,Strip についてそれぞれ、表 4.1 のようになっているので、必要とされるトラック数は、最低で、表 4.2 となる。

図 4.6: 宇宙線ランの際の TOF タイミング調整 (検出器下部)

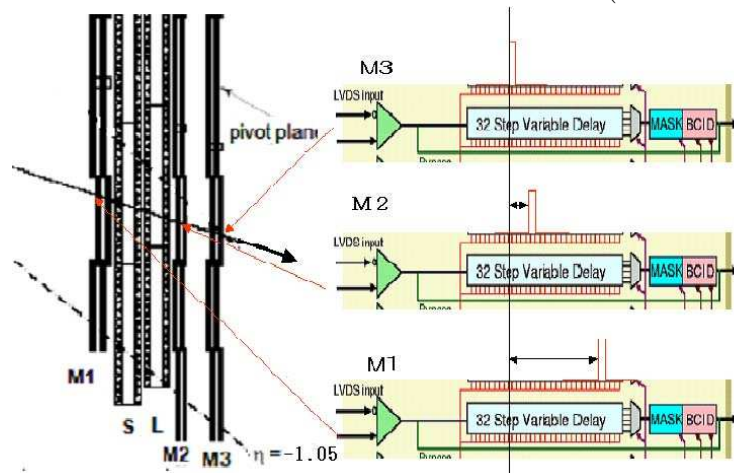


表 4.1: TGC Pivot プレーンのチャンネル数

WireGroup/Strip	チャンネル数
WireGroup	21696
Strip	8448

表 4.2: Cavern テストの TOF の確認に必要なミュオントラック数

WireGroup/Strip	第 1 段階	第 2 段階
WireGroup	325440	672576
Strip	126720	261888

4.3 TGC の全面に亘る動作チェック

図 4.7, 図 4.8 は、シミュレーションによる ([2]Chapter 14) high- p_T , low- p_T の幾何学的なアクセプタンスを示している。

ここでいう、「アクセプタンス」は、ある領域を通過したミュオンがトリガーされる割合を示す。図 4.7 では、実線で high- p_T (20GeV 以上の運動エネルギーを持つ) ミュオン、点線で low- p_T (6GeV 以上の運動エネルギーを持つ) ミュオンに対するアクセプタンスを示している。

また図 4.8 では、high- p_T と low- p_T ミュオンを区別していない。

このシミュレーション ([2]) では、各検出器の検出効率と不感領域については無視しているが、実際の実験では個々の検出器の情報も必要となる。

そこで、宇宙線検査 [5] の時点での検出効率をコミッショニング時にも変化していないことを確認する必要がある。

4.3.1 必要とされるトリガーの割合

TGC 検出器の精度は、表 4.3 のように、1%の精度で求められている。よって、コミッショニング時の計測でも、 δ を誤差として、 $\delta < 0.01$ で求めることが望ましい。

カウント数を n 、計測時間を t とおくと、アクセプタンス R は

$$R = \frac{t}{n}$$

であり、

$$\delta = \sqrt{\frac{1}{n}}$$

なので、理想的には、一チャンネルあたりあたり最低 10000 個のミュオンが通過することが望ましい。

よって、表 [?] より、表 [?] の数のミュオントラックが必要になる。

表 4.3: TGC 検出器のアクセプタンス

	TGC
low- p_T	0.976
high- p_T	0.974

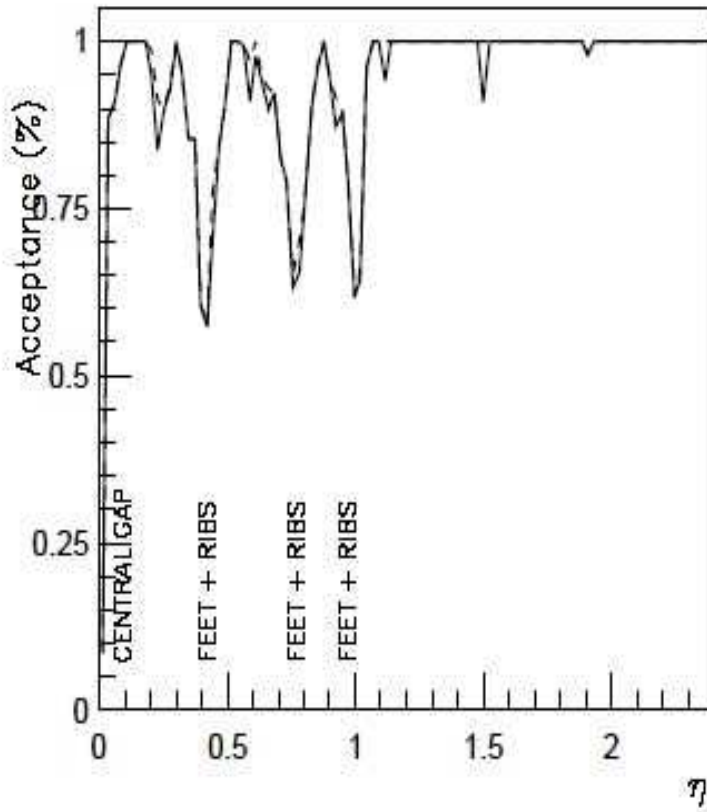


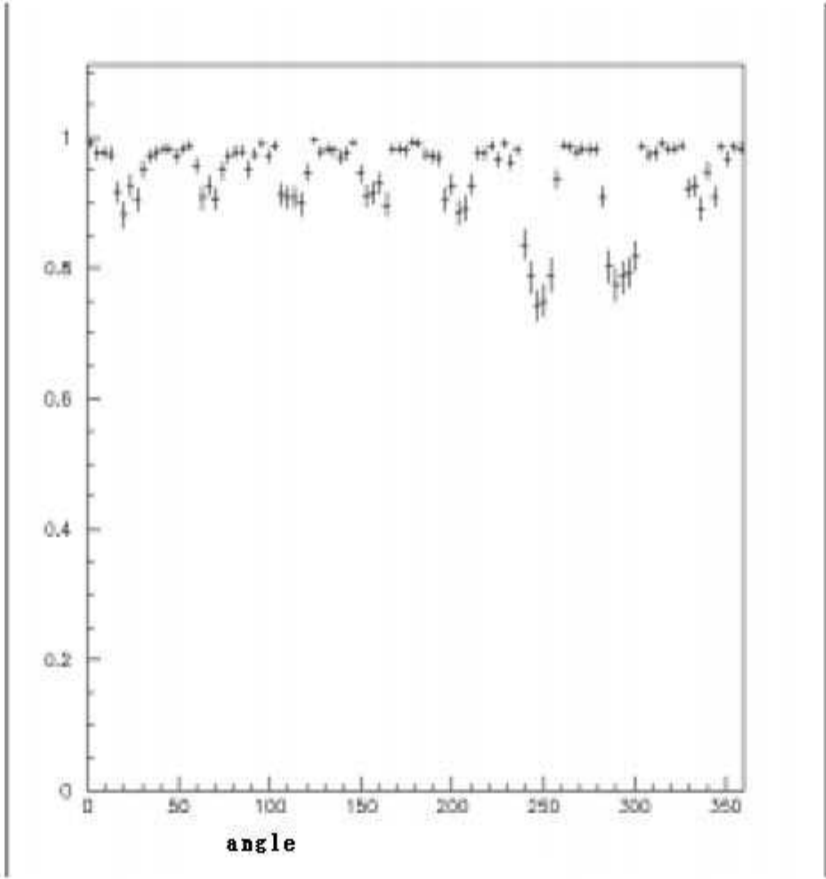
図 4.7: η acceptance of for muon triggers

表 4.4: TGC Pivot プレーンのチャンネル数

WireGroup/Strip	チャンネル数
WireGtoup	21696
Strip	8448

表 4.5: TGC の精度の確認に必要なミュオントラック数

WireGroup/Strip	トラック数
WireGtoup	216960000
Strip	84480000



⊠ 4.8: ϕ acceptance of for muon triggers

4.4 トリガーの割合の向上の為の戦略

タイミング調整と、各検出器の検出効率の確認においては、検出器を通過するミュオンをできるだけ多くトリガーした方が有為なデータが得られるため、

ここでは相互作用点からのミュオンに特化した既存のトリガーシステムをコミッショニング時のミュオン源に対応できるように改造する方法を、ソフトウェア的、ハードウェア的なアプローチで考察する。

4.4.1 ソフトウェア的な方法

図 4.9 のように、TGCトリガーエレクトロニクスは、

Patch Panel(PP) → Slave Board(SLB) → High- p_T Board(HPB) → Sector Logic(SL) の順にトリガーデータが流れる。

これを単純化すると、図 3.11 のようになる。

SLB、HPB の内部ロジックは、それぞれ、図 4.10、図 4.13 のようになっており、いずれもトリガーマトリックスで無限運動量トラックからのズレを算出している。(図 4.11, 図 4.12, 図 4.14, 図 4.15)

これらにおいては、ソフトウェア的な自由度は、それぞれのチャンネルのマスク (mask) の on/off しかない。(図 4.10, 図 4.13)

4.4.2 ハードウェア的な方法

HPB は、SLB から Low- p_T ミュオンのトラック情報と、

トリプレットプレーンからのトラック情報を受け取り、

両者を合わせて High- p_T トラックが構成できればこれを SL(Sector Logic) に渡し、できなければ Low- p_T トラック情報だけを SL に渡す。

よって、トリプレットプレーン単独のトラック情報は無視される。

ここで、High- p_T Board の代わりに、トリプレットプレーンからの情報を単独でも受け取るモジュールを配置すれば、トリガーレートを向上させることが期待できる。(図 4.16)

このコミッショニング時にのみ用いられるモジュールを仮に「トリガーモジュール (Trigger Module ,TM)」とする。トリガーモジュールでは L1A 信号を供給する必要から、レイテンシーは High- p_T Board と同じに保つ。また、High- p_T Board とは異なり、強い放射線環境下での長時間の使用が想定されていないので、プログラマブルな IC を使うことができる。

本研究の為に TM は試作され、動作テストも行われている。(5 章)

4.5 トリガーシミュレーション及び考察

4.5.1 トリガーシミュレーション

第 4.4 節で考察した方法の有効性を確かめるため、ATLAS 検出器の相互作用点と、相互作用点から 6m, 12m, 18m, 24m の高さの点から、TGC に向けてミュオンを射出しこ

表 4.6: トリガーシミュレーションの為に生成したミューオンのパラメータ

Energy	10000 MeV で固定
Px	0 で固定
Py	0 で固定
Pz	1 で固定
vertexX	0m で固定
vertexZ	0m で固定
vertexY	0, 6, 12, 18, 24m でプロット
targetX	0m~12m
targetY	-12m~12m
targetZ	15m で固定

の5つの場合について、Trigger Module のトリガー特性をシミュレーションにより調べた。図 4.17 の緑の線の間の範囲が、5つ全ての場合において、x-z 平面でのミューオンの射出された範囲を示す。図 4.18、図 4.19、図 4.20、図 4.21、図 4.22 の緑の線の間の範囲は、射出点が高さ 0m,6m,12m,18m,24m の各場合における、y-z 平面上で、ミューオンが射出された範囲を示す。

この5つのシミュレーションで、生成したミューオンのパラメータを 4.6 に示す。以下、座表系は 2.13 に示された x-y-z 座標 (z 軸はビームラインに沿って定義され、y 軸が高さである座標系) とし、原点は ATLAS 検出器の相互作用点におく。

結果を図 4.23、図 4.24、図 4.25、図 4.26、図 4.27 に示す。これらの図において、緑のヒストグラムは生成されたミューオンの分布を示し、青のヒストグラムは、生成されたミューオンの中で、トリガーモジュールによってトリガーをかけられたミューオンを示す。

これらの図から、トリガーモジュールについて、

図 4.27 より、

$Y = 2\text{m}$ を境にトリガーが減少し、 $Y = -5\text{m}$ より下では、トリガーができていない。

射出点は、アトラス検出器の相互作用点、つまり、水平方向で 15m 離れ、高さ 24m だから、 $\tan\theta_v^1 = 15/(24-2)$ でトリガーが減り始め、 $\tan\theta_v = 15/(24+5)$ で、トリガーが不可能になることを示している。このトリガーは、ダブレットとトリプレット、ワイヤとストリップでそれぞれ OR を取っているので、更に詳細に原因を見る為に、別々にプロットする。

¹ θ_v は、鉛直方向からの角度。図 4.28 参照

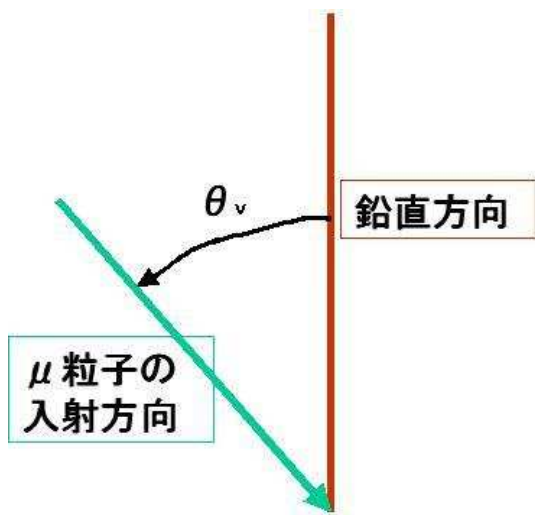


図 4.28: 角度 θ_v の定義

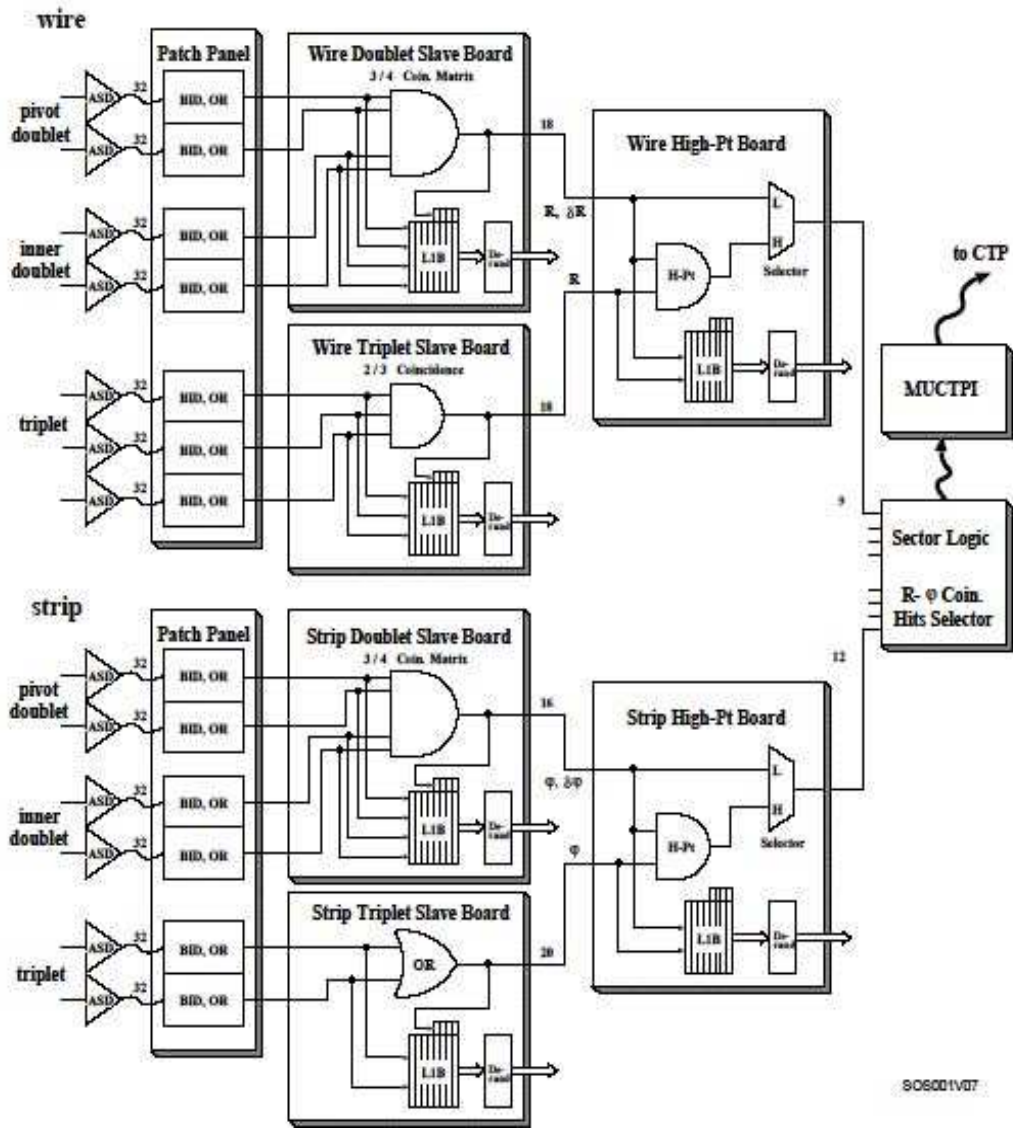


図 4.9: トリガー エレクトロニクス モジュール

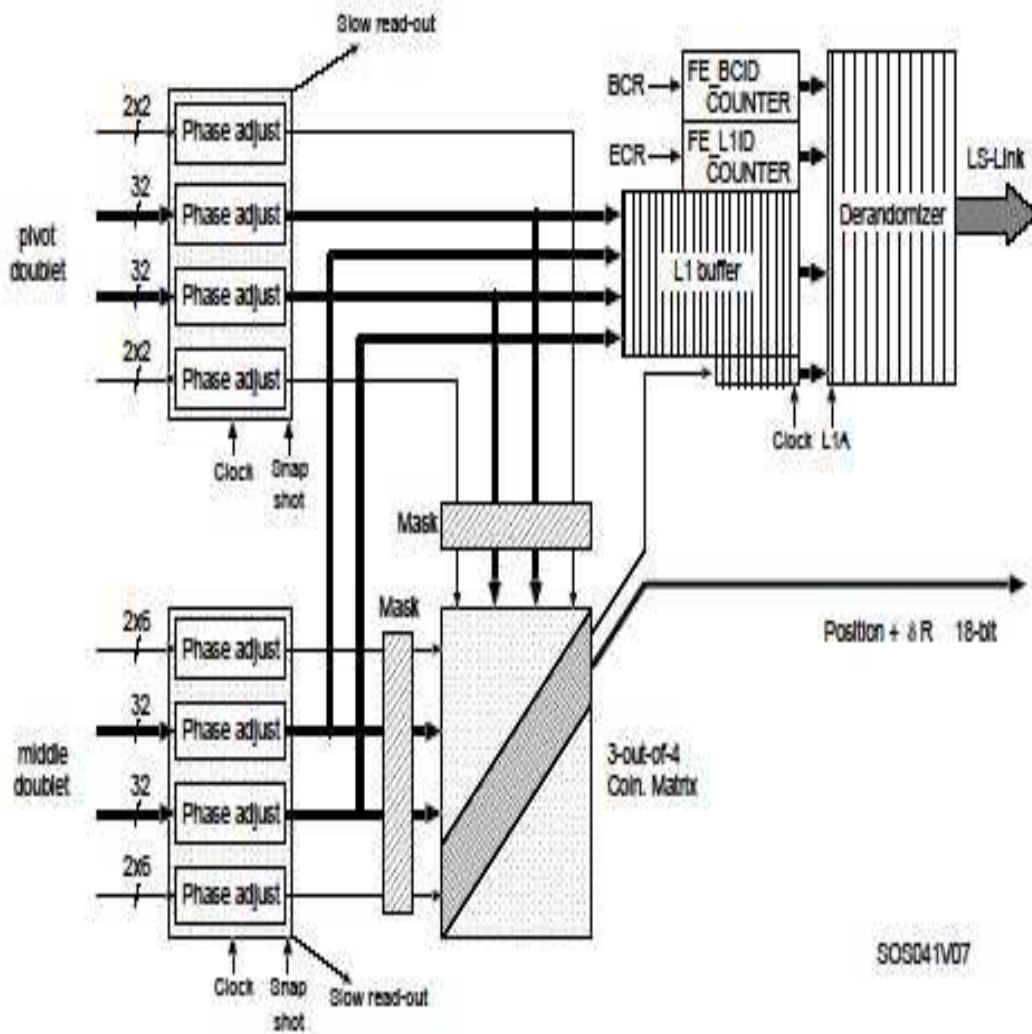


图 4.10: SLB Logic (whole module)

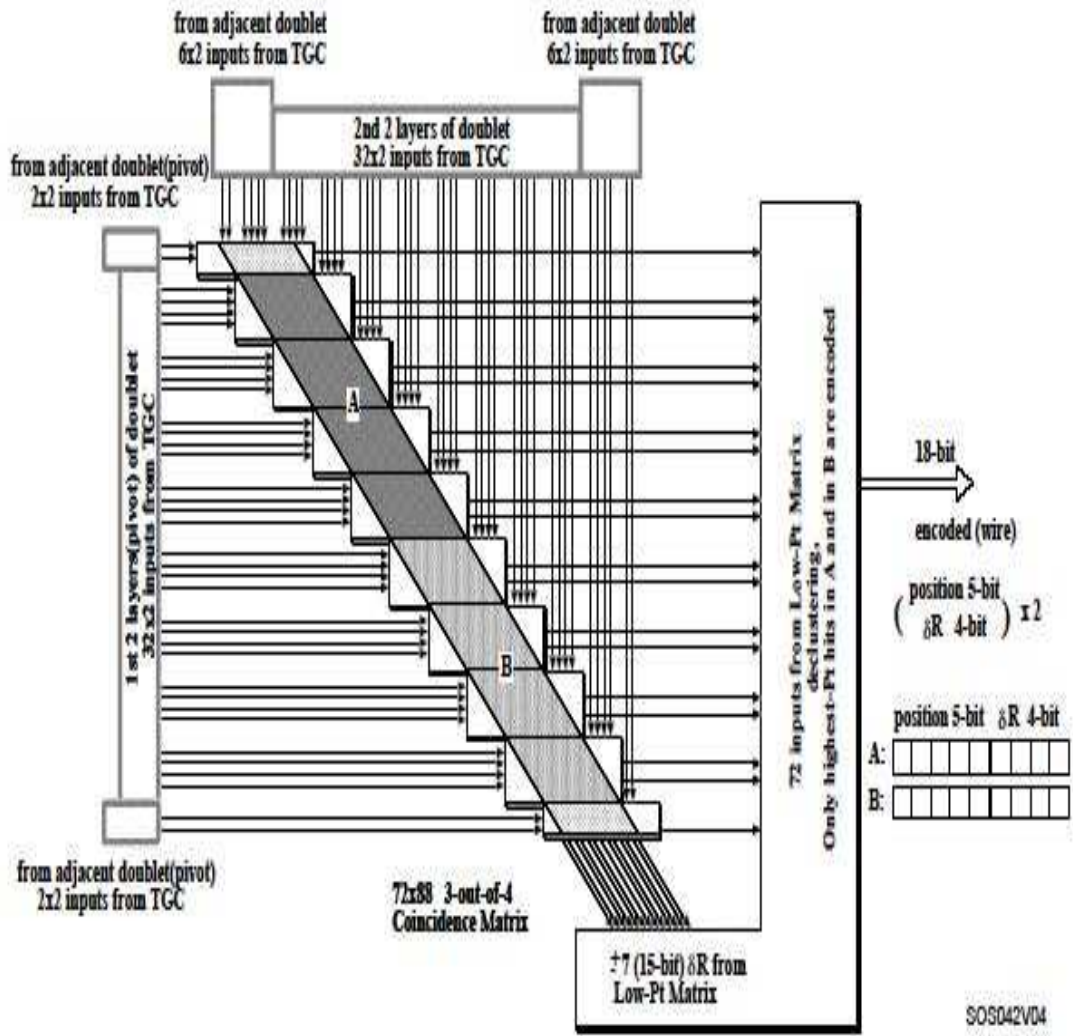


图 4.11: SLB Logic (Trigger Matrix Architecture)

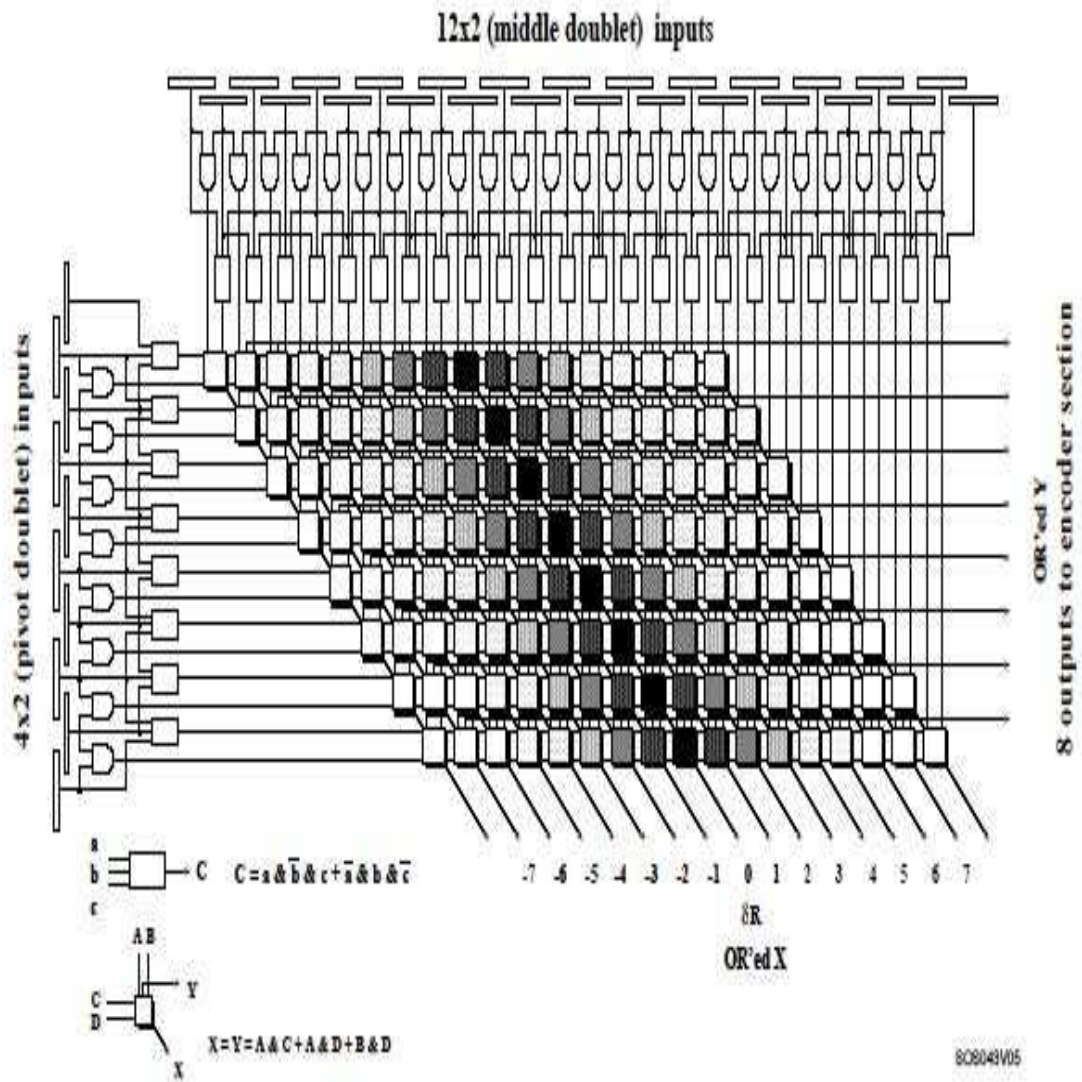
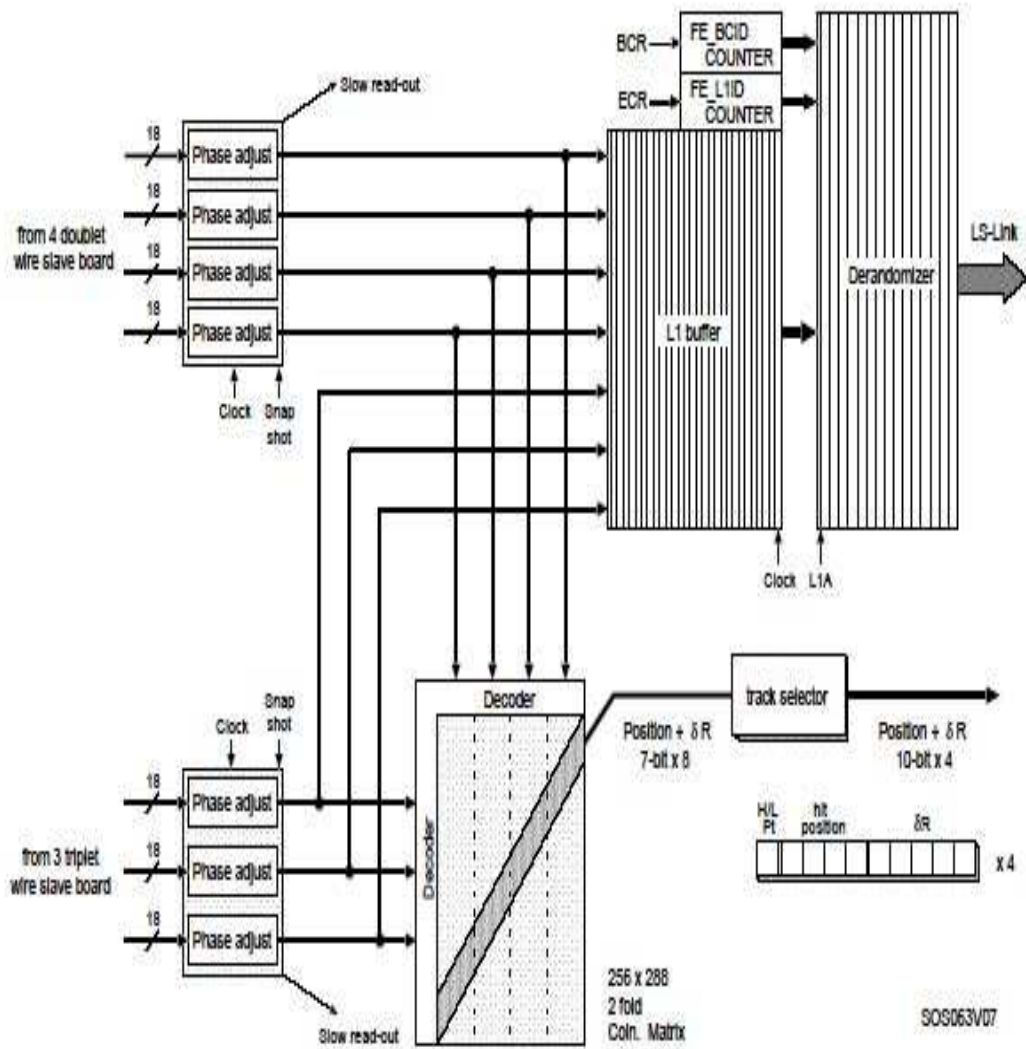


图 4.12: SLB Logic (Trigger Matrix Logic)



⊠ 4.13: HPB Logic (whole module)

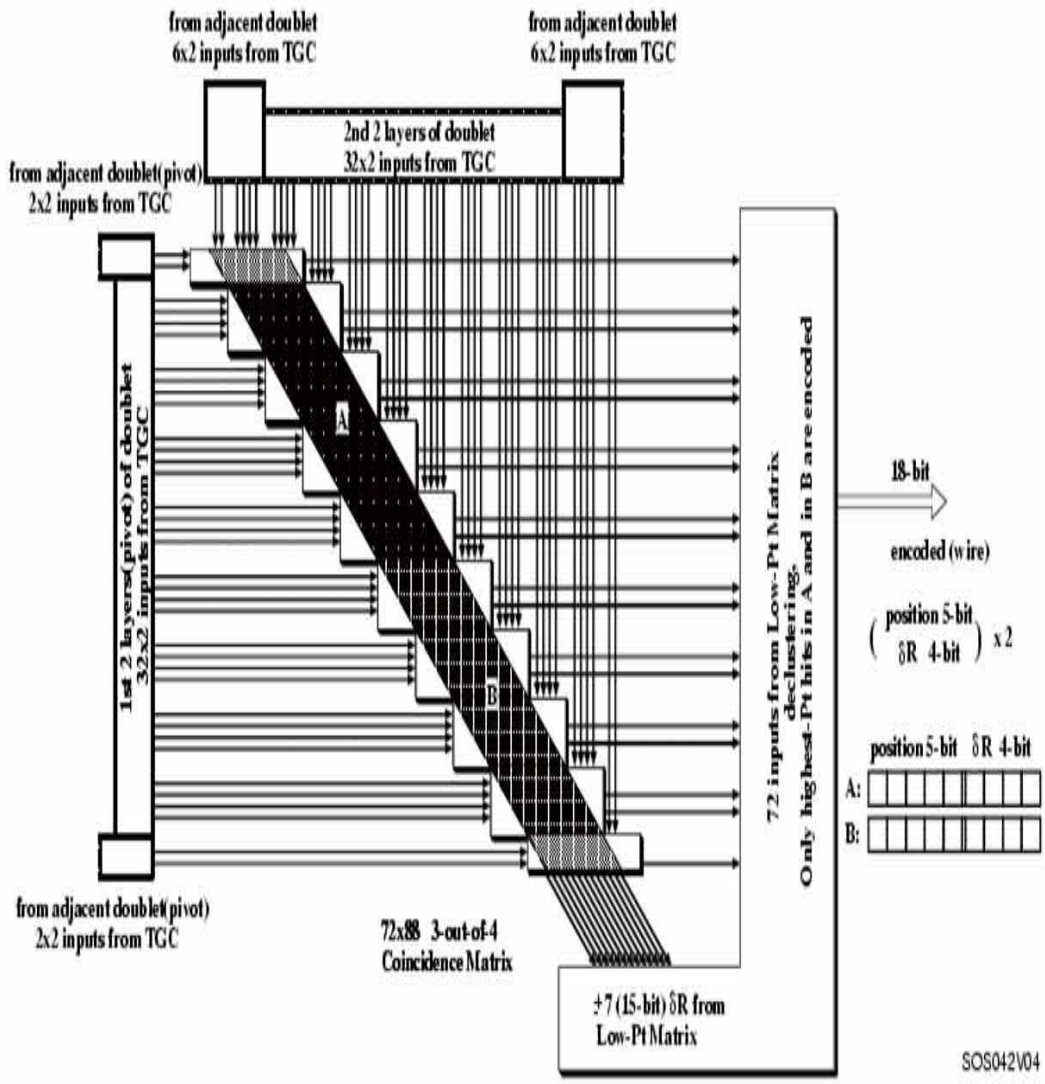


图 4.14: HPB Logic (Trigger Matrix Architecture)

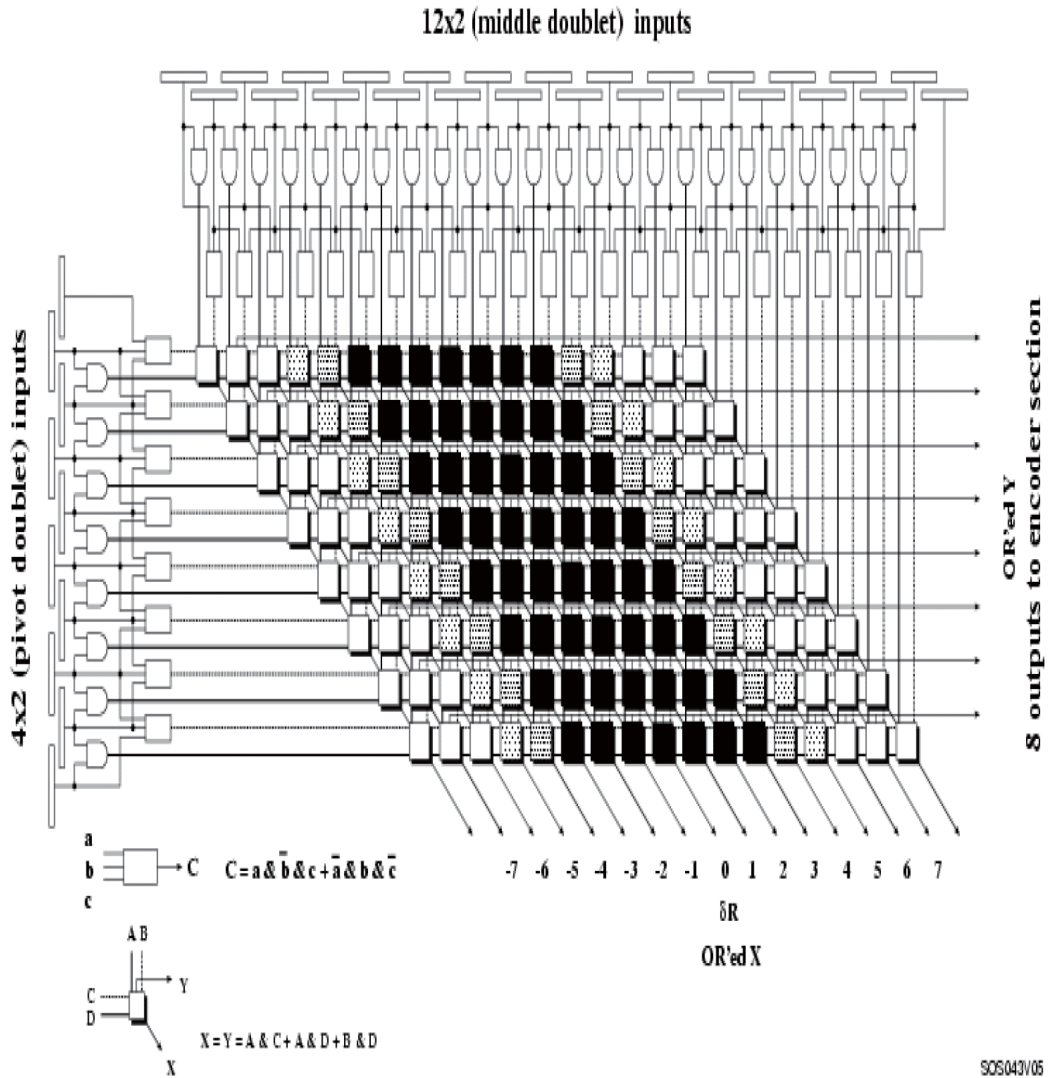


図 4.15: HPB Logic (Trigger Matrix Logic)

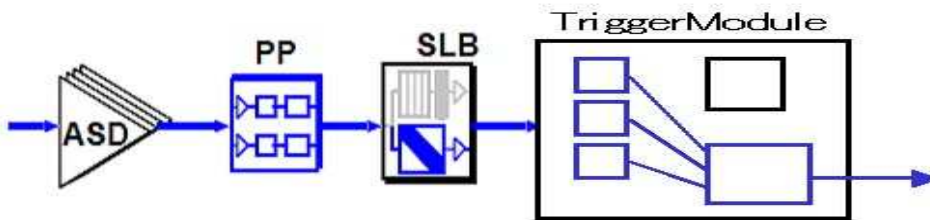


図 4.16: Trigger Module の配置

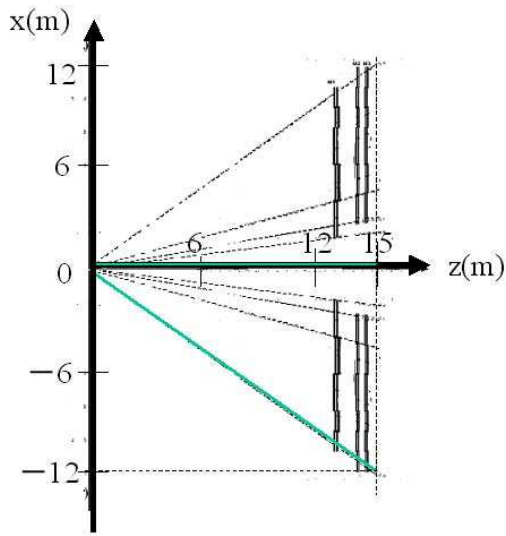


図 4.17: xz 平面において、トリガーシミュレーションにおけるミューオンの射出点 (vertex) と、ターゲットとされた範囲 (target) を示す

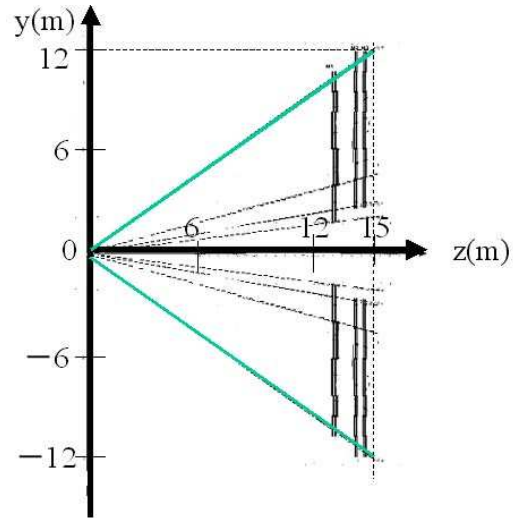


図 4.18: yz 平面において、相互作用点から高さ 0m からミューオンを射出した際のトリガーシミュレーションにおけるミューオンの射出点 (vertex) と、ターゲットとされた範囲 (target) を示す

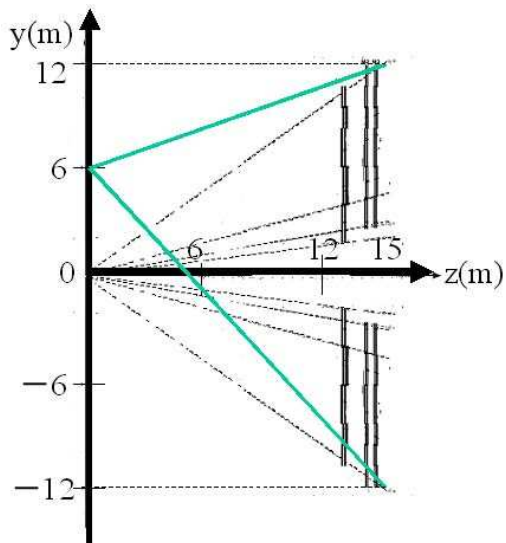


図 4.19: yz 平面において、相互作用点から高さ 6m からミューオンを射出した際のトリガーシミュレーションにおけるミューオンの射出点 (vertex) と、ターゲットとされた範囲 (target) を示す

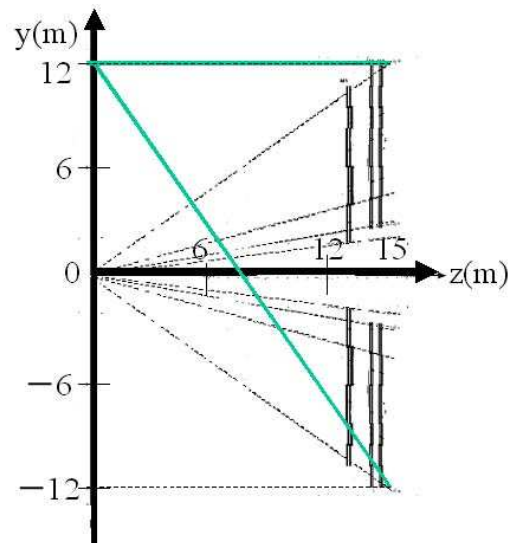


図 4.20: yz 平面において、相互作用点から高さ 12m からミューオンを射出した際のトリガーシミュレーションにおけるミューオンの射出点 (vertex) と、ターゲットとされた範囲 (target) を示す

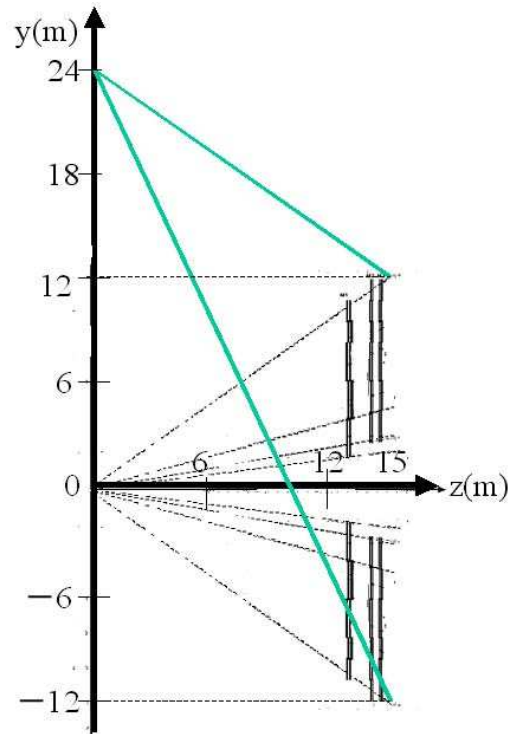
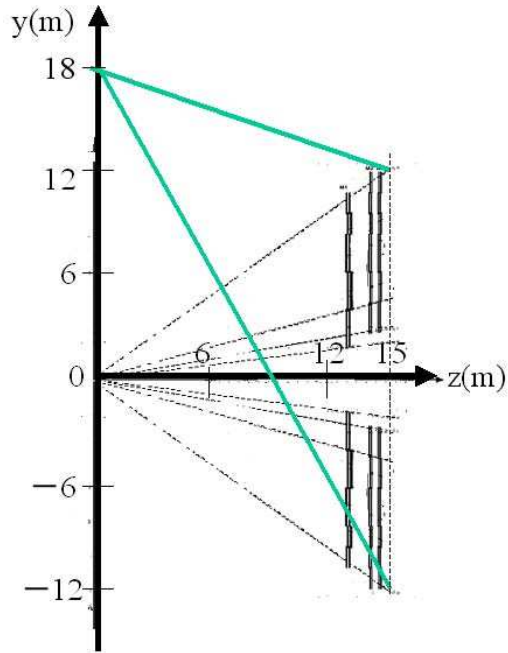


図 4.21: yz 平面において、相互作用点から

高さ 18m からミュオンを射出した際のトリ
 ガーシミュレーションにおけるミュオンの
 射出点 (vertex) と、ターゲットとされた範囲
 (target) を示す

図 4.22: yz 平面において、相互作用点から
 高さ 24m からミュオンを射出した際のトリ
 ガーシミュレーションにおけるミュオンの
 射出点 (vertex) と、ターゲットとされた範囲
 (target) を示す

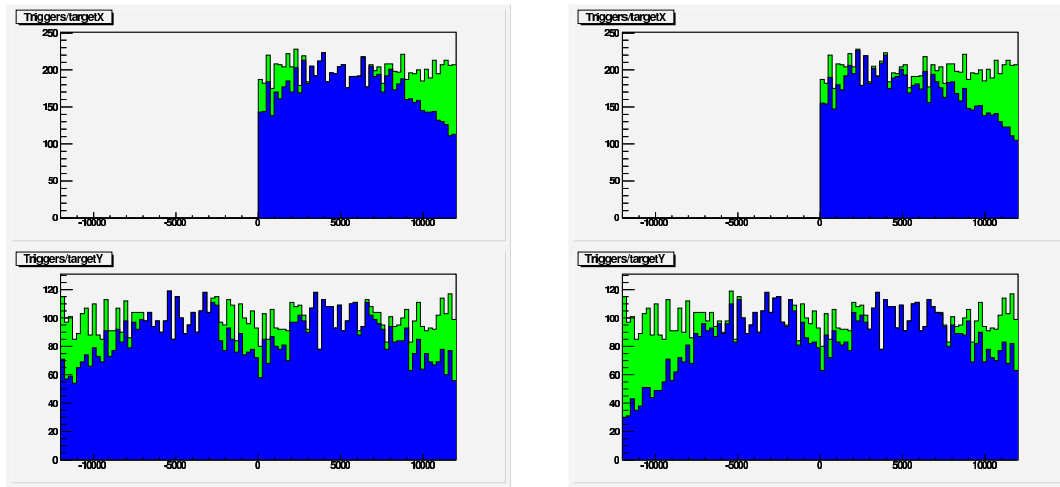


図 4.23: アトラス検出器の相互作用点から、図 4.24: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の、高さ 0m の点からのミュオンに対する Trigger Module のトリガー信号の分布

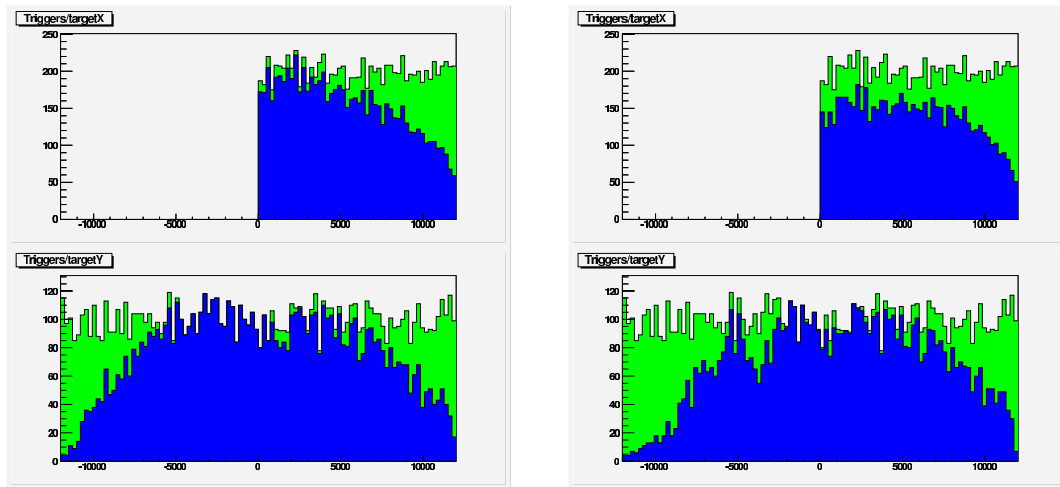


図 4.25: アトラス検出器の相互作用点から、図 4.26: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の、高さ 12m の点からのミュオンに対する Trigger Module のトリガー信号の分布

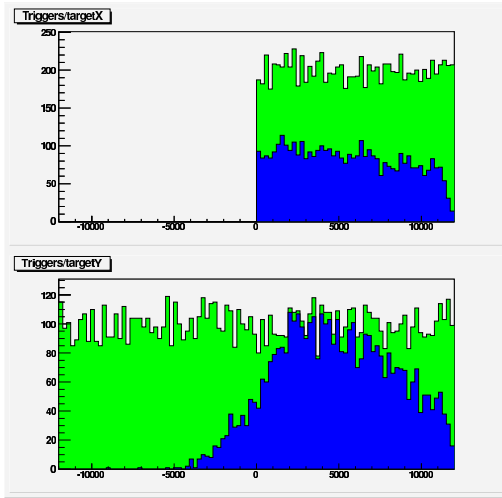


図 4.27: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 24m の点からのミュオンに対する Trigger Module のトリガー信号の分布

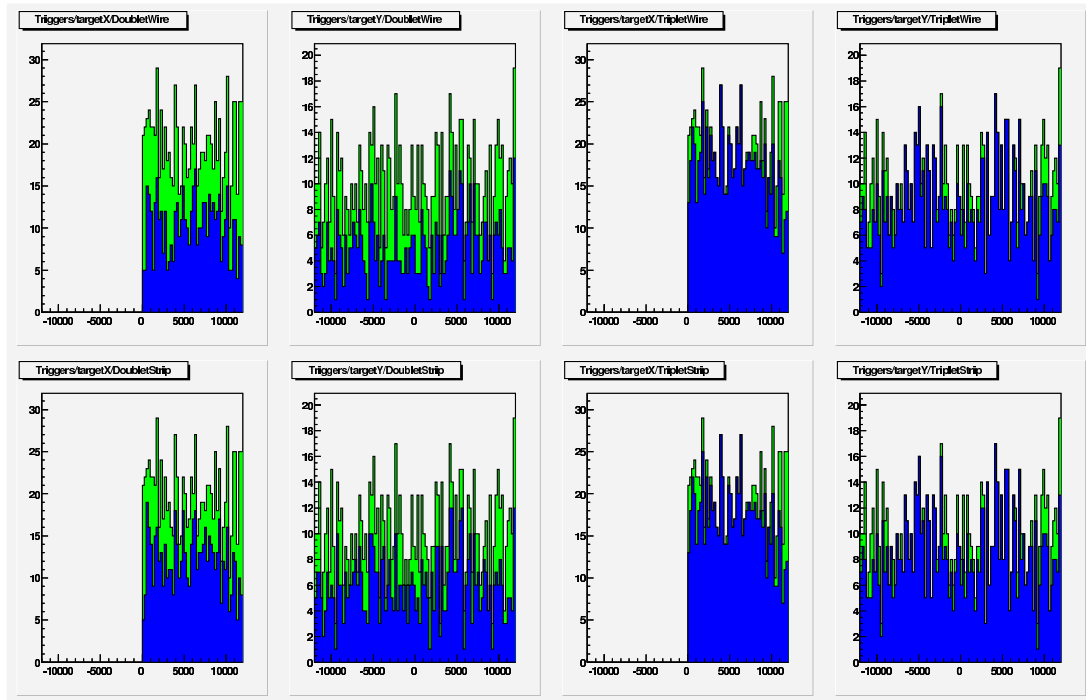


図 4.29: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の、高さ 0m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布

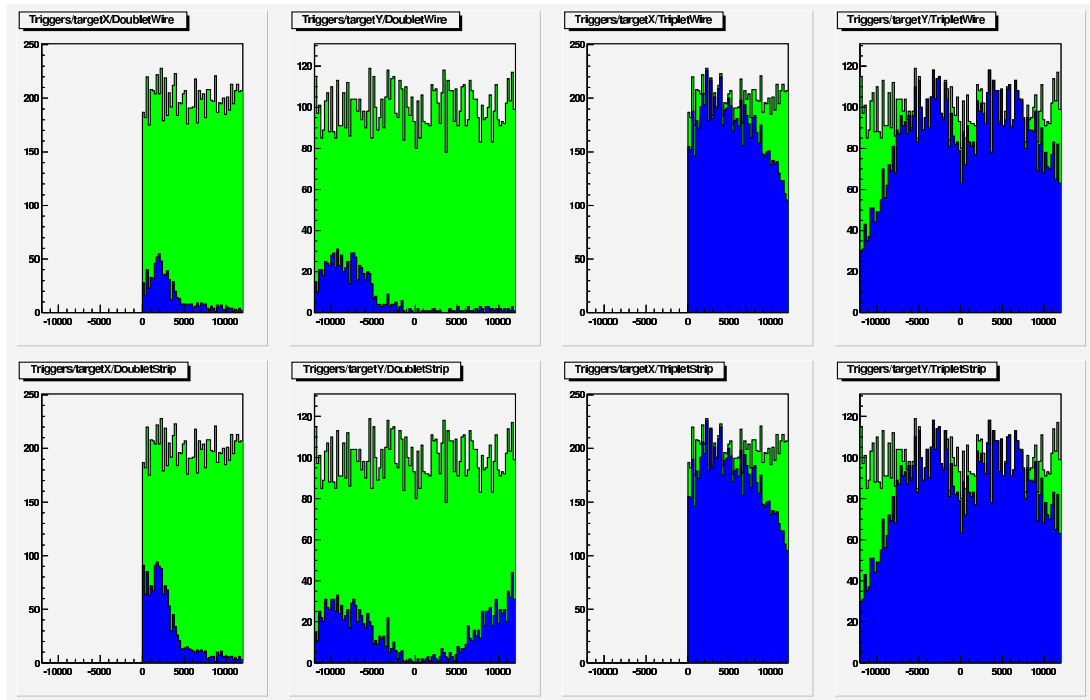


図 4.30: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 6m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布

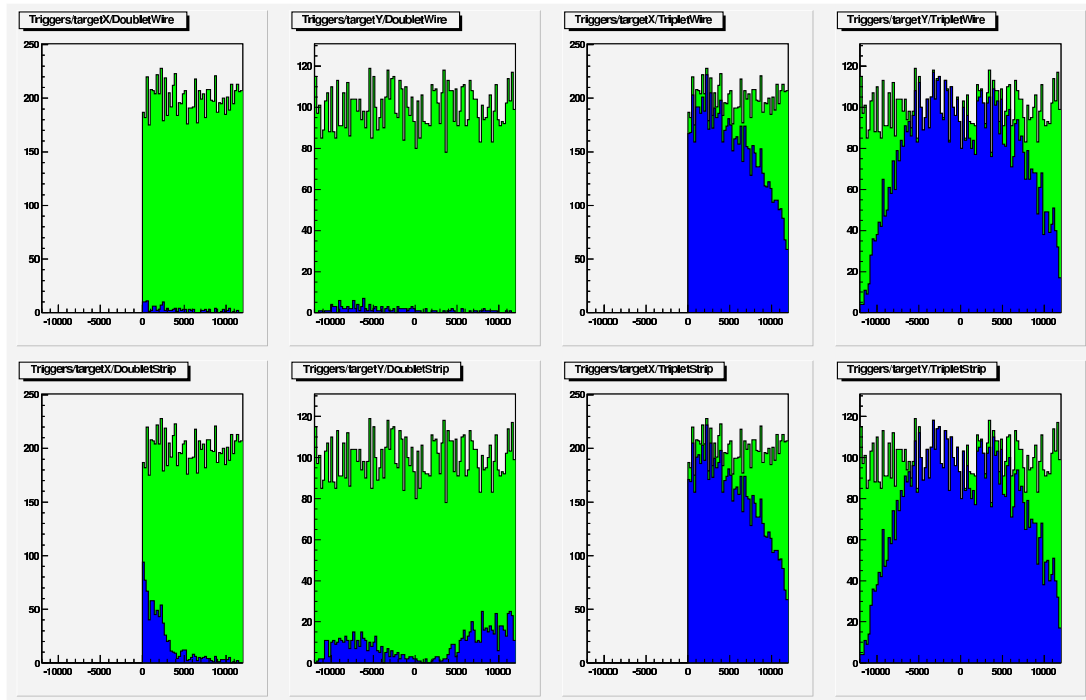


図 4.31: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 12m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布

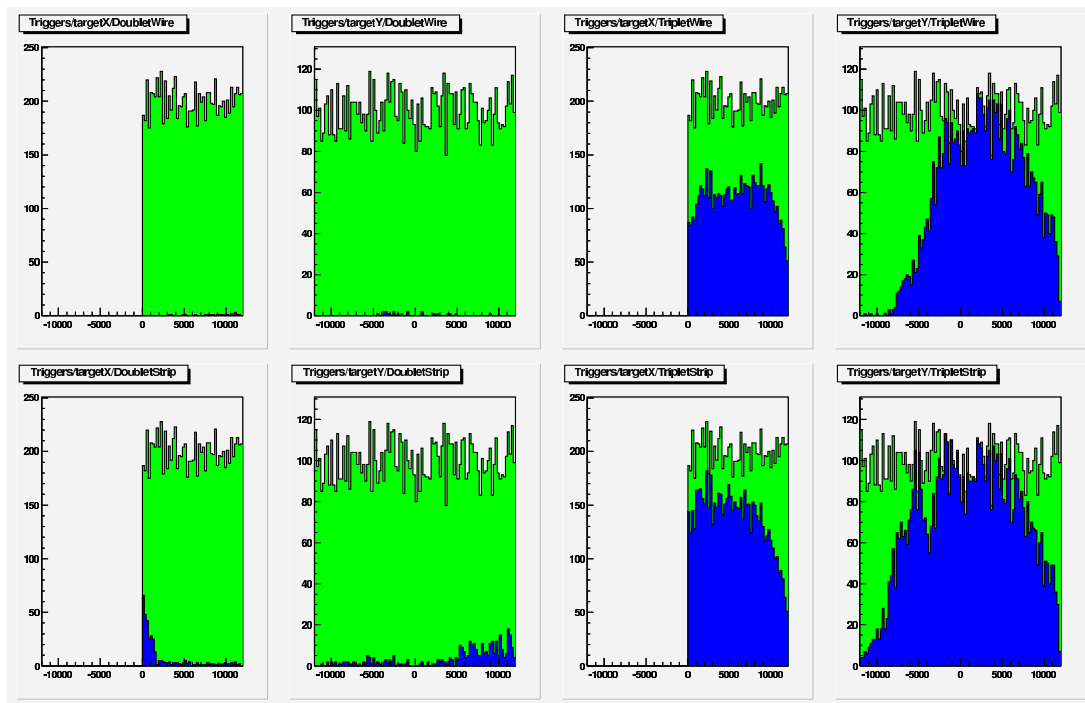


図 4.32: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 18m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布

これらの図から、Doublet/Triplet, Strip/Wire 別に、トリガーできる限界の角度を求める。

Triplet Strip では、高さ 24m のヒストグラムより、 $\tan\theta_v=15/(24+5)=15/29=0.517\dots$ でトリガー不可となることが分かる。

Triplet Wire では、高さ 24m のヒストグラムより、 $\tan\theta_v=15/(24+0)=15/24=0.625$ でトリガー不可となる。

Doublet Strip では、高さ 24m のヒストグラムより、 $\tan\theta_v=15/(24+0)=15/24=0.625$ でトリガー不可となる。

Doublet Wire では、高さ 12m のヒストグラムより、 $\tan\theta_v=15/(12+5)=15/17=0.882\dots$ でトリガー不可となる。

Triplet/Doublet, Strip/Wire 別々に、このことの原因を考察する。

Triplet Wire について トリガーモジュールでは、基本的に SLB からの信号について、必要に応じて OR/AND を取っているの、まず SLB でのトリガーを考察することが必要になる。トリプレットでの SLB は、ATLAS LVL1 Trigger TDR([10]) の、図 12-25 の、ロジック(図 4.41)のように、TGC チェンバー二つ乃至三つに跨った信号で AND を取っている。ここで、図 4.38、図 4.37 から、TGC チェンバー間の距離は、隣り合う二つのチェンバー間の距離は、 $(1.4+1.6)*2+18=24\text{mm}$ 一つ離れたチェンバー間の距離は、

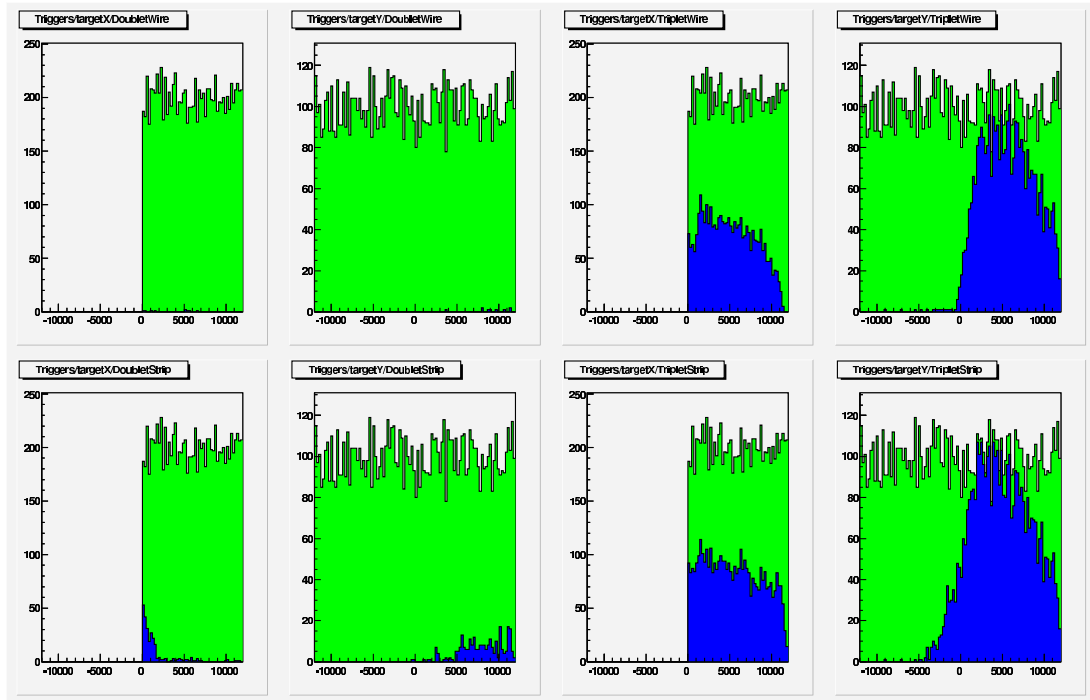


図 4.33: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 24m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布

$(1.4+1.6)*2+44.2=50.2\text{mm}$ となる。また、表 4.35 より、Wire Group の幅は、7.2mm～39.0mm なので、トリプレット SLB がヒット信号を出力する時のミューオンの角度の制限は、最大で $\tan\theta_v=50.2\text{mm}/7.20\text{mm}=6.97\dots$ 最小で、 $\tan\theta_v=24.0\text{mm}/39.0\text{mm}=0.615\dots$ となる。この最小の時の値 0.615 は、ヒストグラムから読み取れる値 0.625... に近く、これが、トリプレットのトリガー信号が無くなっている原因であると推測できる。

Doublet Wire について ダブルレットペアの配置の図 (図 4.40、図 4.39 参照) より、ダブルレットのユニット間の距離は、約 500mm である。トリガーモジュールではダブルレットペアの SLB の Low Pt シグナルで OR を取っている。この Low Pt シグナルは、図?? で示されているように、7つの Wire Group の差までのミューオンに対しては、ヒット信号を出す。Wire Group の幅は、上記のように、表 4.35 より、7.2mm～39.0mm であるので、50.2mm～273.0mm の幅までのずれがあっても、ダブルレットペア間では、ヒット信号は出力される。更に、このずれは、相互作用点を通る直線とのずれなので、TGC ホイールのように、相互作用点から約 15m 離れている場合、TGC ホイール上の y 座標 Y に対して、 $(Y/15000\text{mm})*500\text{mm}$ ずれた点から、更に 50.2mm～273.0mm ずれた点を通過するミューオンに対しては、ダブルレット SLB はヒット信号を出す。

具体的に、 $Y=-10000\text{mm}$ の場合、ミューオンの角度の制限は、最大で、 $\tan\theta_v=500\text{mm}/(50.2\text{mm}+333\text{mm})=1.30\dots$
最小で、 $\tan\theta_v=500\text{mm}/(273.0\text{mm}+333\text{mm})=0.825\dots$
となる。

この最小の時の値 0.825... は、グラフから読み取れる値 0.882... に近く、これが、ダブルレットのトリガー信号が無くなっている原因であると推測できる。

Triplet Strip について Atlas LVL1 Trigger TDR Table 10-54.35 より、ストリップ、即ち Read-out Strip の幅は、14.6mm～49.1mm である。また、Triplet Wire で考察したように、チェンバー間の距離は、24mm～50.2mm なので、Triplet Strip がヒット信号を出力する限界角度 θ_v に関し、 $\tan\theta_v$ は、最大で、 $\tan\theta_v=50.2\text{mm}/14.6\text{mm}=3.44\dots$ 最小で、 $\tan\theta_v=24\text{mm}/49.1\text{mm}=0.489\dots$ となる。ヒストグラムから読み取れる値は $\tan\theta_v=0.517\dots$ であり、最小値 0.489... に近い。

Doublet Strip について トリガーモジュールではダブルレットペアの SLB の Low Pt シグナルで OR を取っている。この Low Pt シグナルは、3つの Strip の差までのミューオンに対しては、ヒット信号を出す。

表 4.35 より、ストリップの幅は、14.6mm～49.1mm である。Doublet Wire で考察したように、チェンバー間の距離は、約 500mm なので、ヒット信号を出力する限界の角度 θ_v に対し、 $\tan\theta_v$ は、最大で、 $\tan\theta_v=500\text{mm}/14.6\text{mm}*3=500\text{mm}/43.8\text{mm}=11.4\dots$ 最小で、 $\tan\theta_v=500\text{mm}/49.1\text{mm}*3=500\text{mm}/147.3\text{mm}=3.39\dots$ となる。ヒストグラムから読み取れる値は $\tan\theta_v=0.625$ であり、大きく異なる。

この原因については、Doublet Strip では、Strip の方向に沿う形で入射するミューオンが比較的多いため、と考えられる。表 4.34 より、ストリップの長さは 1040mm～2160mm もあり、このときの限界角度は、最小で、 $\tan\theta_v=500\text{mm}/49.1\text{mm}*3=500\text{mm}/2160\text{mm}=0.231\dots$ 最

大で、 $\tan\theta_v=500\text{mm}/14.6\text{mm}\cdot 3=500\text{mm}/1040\text{mm}=0.481\dots$ となり、むしろこれらの値の方がヒストグラムから読み取れる値に近い。

Triplet Strip と異なり、こうして、ストリップに沿ったミュオン入射を考慮した方がシミュレーションの値に近いのは、幅 $14.6\cdot 3\text{mm}\sim 49.1\cdot 3\text{mm}$ という相対的に幅広い領域に入射すれば SLB によりトリガーされるためだと思われる。(Triplet Strip の場合、 $14.6\text{mm}\sim 49.1\text{mm}$ の幅の領域に入射しなければトリガーされない)

Gas gap	2.8mm
Anode wire pitch	1.8mm
Wire diameter	50 μm
Wire potential	3100V
Gas mixture	CO ₂ /n-C ₅ H ₁₂ (55%/45%)
Gas amplification	10 ⁶
Anode r/o pitch	7.2 – 39.0mm
Time resolution	> 99% efficiency for 25ns gate
Rate capability	tested at 30kHz/cm ²
Read-out strip width	14.6–49.1 mm
Total number of anode r/o channels	280 000
Total number of strip r/o channels	95 000

図 4.35: TGC の各パラメータ

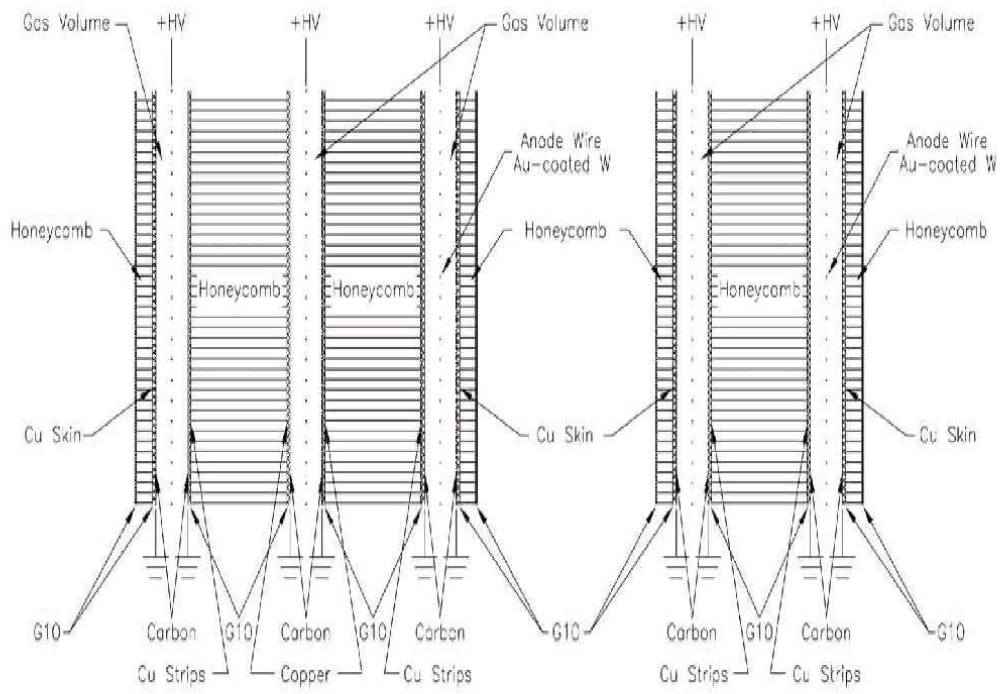


図 4.36: TGC の断面図

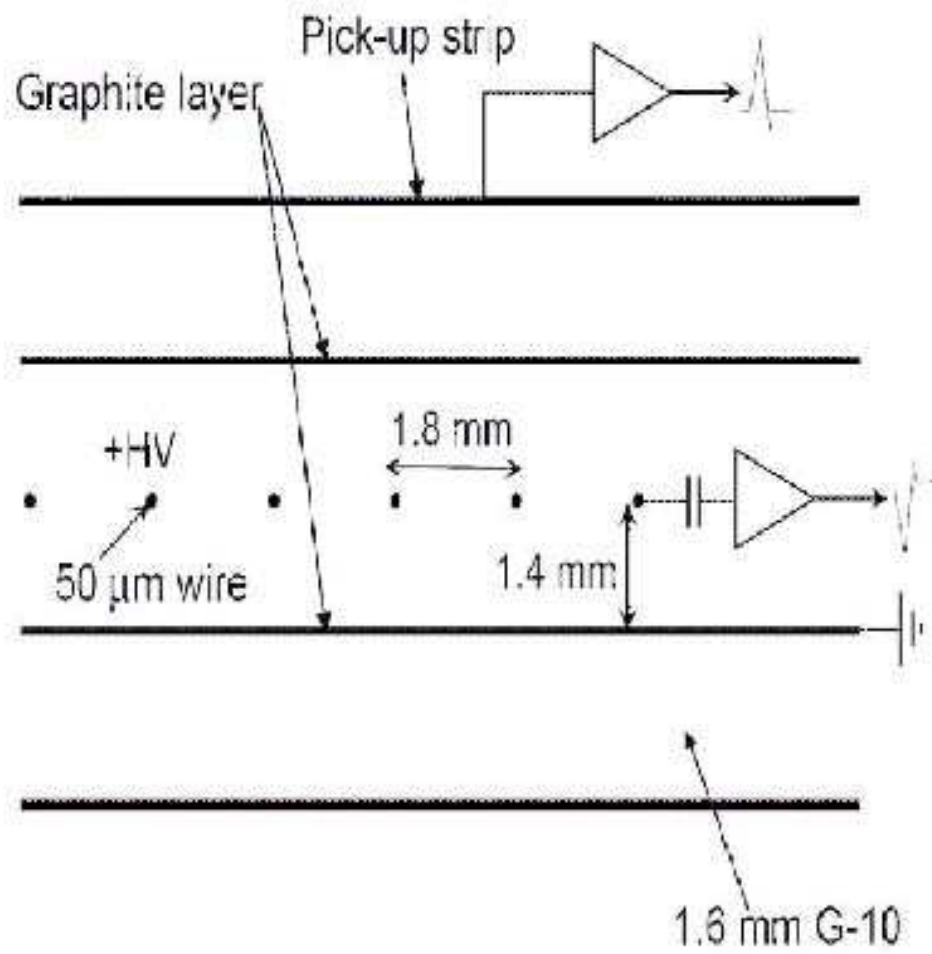


図 4.37: TGC チェンバーの断面図

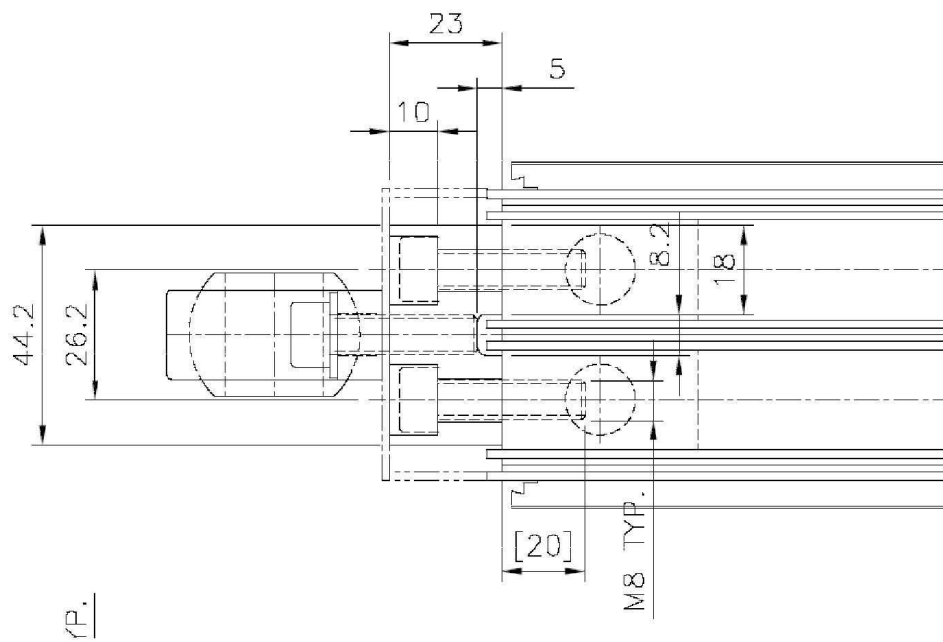


図 4.38: TGCトリプレットの断面図

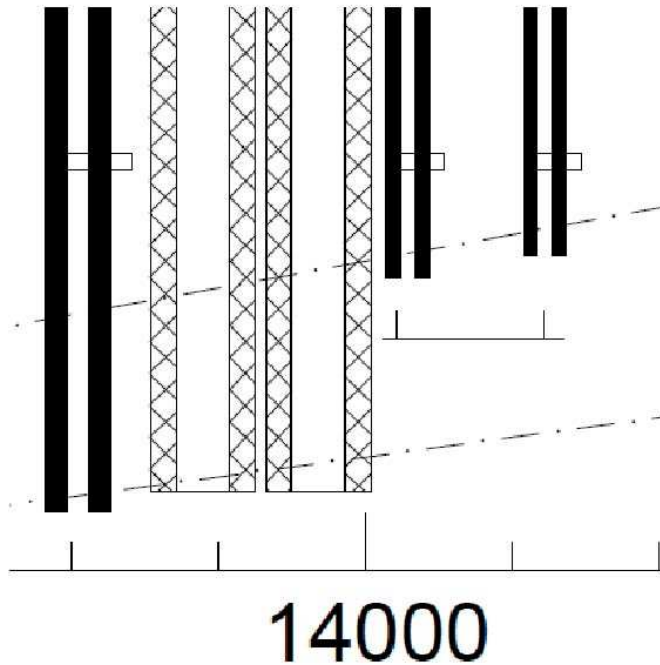


図 4.39: TGCホイール断面の部分的拡大図

表 4.7: 宇宙線シミュレーションの為に生成したミュオンのパラメータ

Energy	10GeV~2TeV
z	-300000mm~330900mm
x	-12000mm~12000mm
y	fixed 57300mm+41000mm
Event Number	50,000

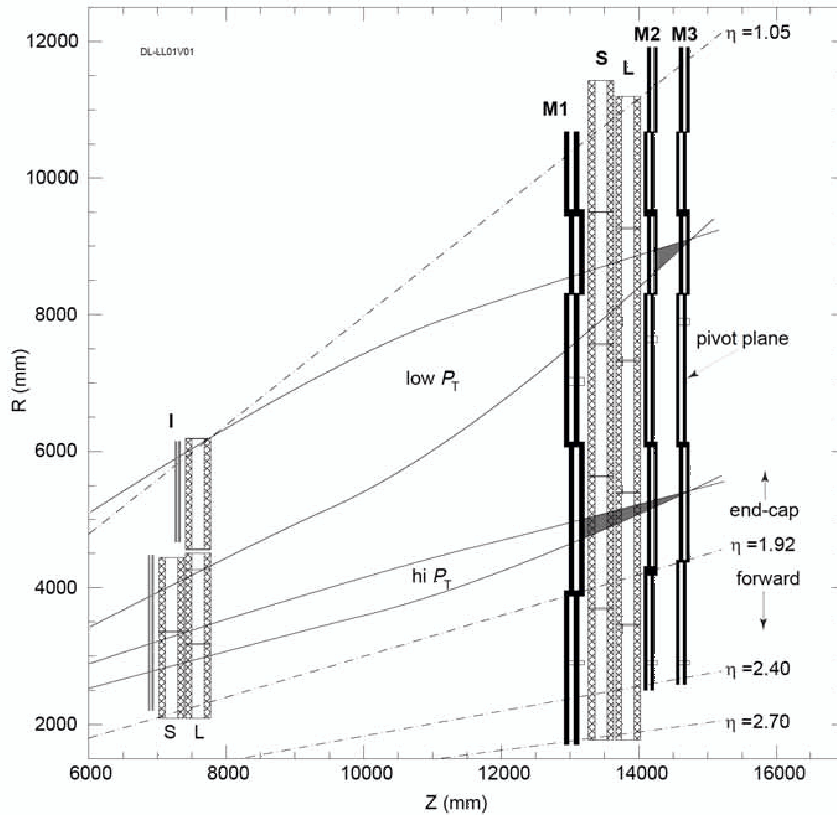


図 4.40: TGC ホイールの断面図

4.5.2 宇宙線シミュレーション

前節の結果から、トリガーモジュールは、かなり高角度の線源からのミュオンもトリガーできることが分かる。ここで実際に、

宇宙線をシミュレーションし、TGC ホイールを通過する宇宙線を調べてみる。

このシミュレーションで使ったミュオンの値について、表 4.7 に示す。

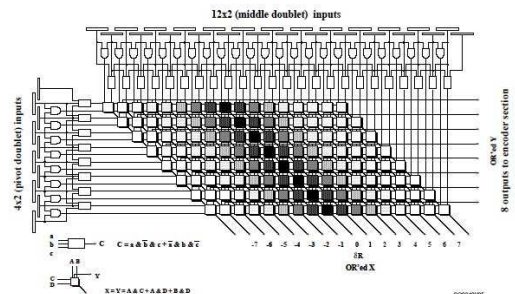


図 4.41: ダブルット SLB のロジック -7~+7 までで AND を取る

表 4.8: TGC Wheel の領域における、Triplet/Doublet Wire/Strip でトリガー可能な宇宙線の数

Triplet Strip	99
Triplet Wire	81
Doublet Strip	80
Doublet Wire	43

このシミュレーションの結果を、図 4.42 に示す。ここで、4.42 の左上の図は、x 軸方向のミュオン分布を示し、右上の図は、y 軸方向のミュオン分布を示す。これらの図において、緑のヒストグラムは入射ミュオン全体の分布を示し、暗緑色のヒストグラムは、y 方向のプロットに対しては、 $x \pm 12m$ の領域のミュオン、x 方向のプロットに対しては、 $y \pm 12m$ の領域のミュオンを示す。また、暗青色のヒストグラムは、Triplet Strip、青色のヒストグラムは、Triplet Wire、暗赤色のヒストグラムは、Doublet Wire の中で、それぞれ最小限界角以内のミュオンを示す。また、赤のヒストグラムは、Doublet Strip の中で、ヒストグラムで読み取れた限界角 $\tan\theta_v = 0.625$ 以内のミュオンを示す。

左下のヒストグラム「TGC Wheel Region」を詳細に見ると、Triplet Strip, Triplet Wire, Doublet Strip, Doublet Wire でトリガーできるミュオンは、TGC Wheel の領域に存在することが分かる。

表 4.7 より、面積 $(300000 + 330900) * (12000 + 12000)mm^2 = 15141600000mm^2$ の範囲には、毎分約 1.51×10^8 個の宇宙線が降る。(2005 年度理科年表 p134 より、宇宙線の強度は、 $\sim 1/min\dot{c}m^2$) このシミュレーションの結果から、最大で、そのうち

- $1.51 \times 10^8 \times 99/50000 \approx 29.9 \times 10^4$ 個が、Triplet Wire に、
 - $1.51 \times 10^8 \times 81/50000 \approx 24.5 \times 10^4$ 個が、Triplet Strip に、
 - $1.51 \times 10^8 \times 80/50000 \approx 24.1 \times 10^4$ 個が、Doublet Strip に、
 - $1.51 \times 10^8 \times 43/50000 \approx 13.0 \times 10^4$ 個が、Doublet Wire に、
- トリガーされることになる。

しかし、これは十分ではない。確かに一部ではトリガーできるかもしれないが、原則的には、先に示した最大限度角つまり、Triplet Strip, Triplet Wire, Doublet Strip, Doublet Wire に対して、それぞれ、

$$\tan\theta_v = 3.44, \tan\theta_v = 6.97, \tan\theta_v = 11.4, \tan\theta_v = 1.30$$

以上の領域でのヒットがなければならない。

そこで、更にトリガーレートを上げるため、Doublet のトリガーの規則を、3 out of 4 から、2 out of 4²に変え、もう一度シミュレーションを行う。

²Doublet SLB の回路図 (図 4.12) 参照。Doublet Pair は、2 層のチェンバーがペアになっている構造のため、理想的には一つのトラックについて 4 つの信号が得られる。Doublet SLB は、TGC の構造材 (チェンバーを支えるためにガスが入っていない部分) またはデッドチャンネルに備えて、4 つの信号のうち、3 つの AND でヒット信号を生成する。これを 3 out of 4 という。それに対し、2 out of 4 では、2 層のチェンバー単独で AND を取るトリガーのシステムのこと。

Table 10-5 Detector and signal parameters of TGCs.

Anode wire length	39–167 cm
Number of wires per group	6–20
Strip length	104–216 cm
Wire-group capacitance	22–390 pF
Strip capacitance	50–60 pF
Wire propagation velocity	27 cm/ns
Total wire signal (electrons in 5 ionization clusters)	1×10^7
Total strip signal (electrons in 5 ionization clusters)	$2 - 5 \times 10^6$

図 4.34: ATLAS Technical Design Report Table 10-5 /TGC の測定器と信号パラメータ

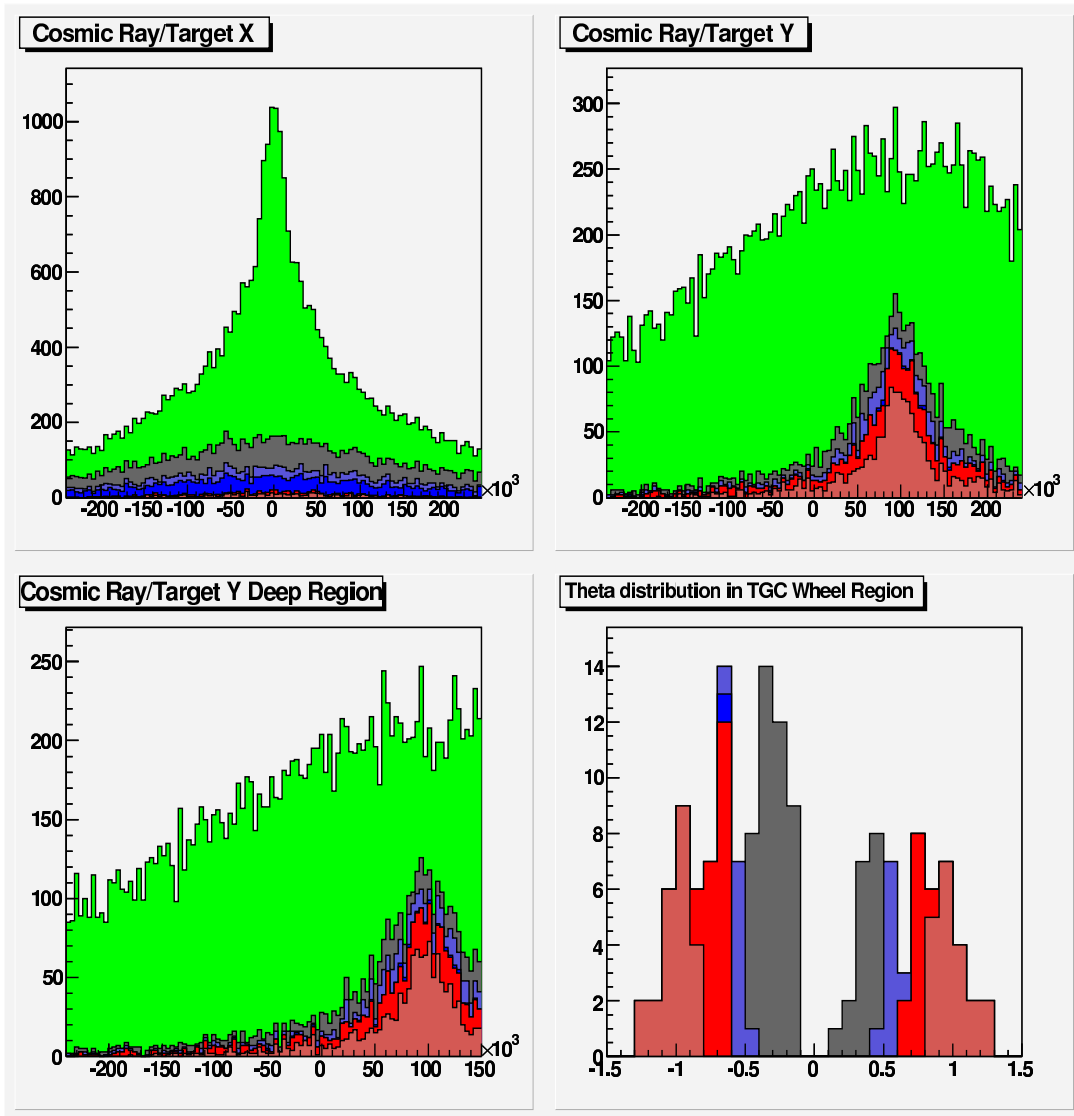


図 4.42: Cavern に入射する宇宙線のプロット

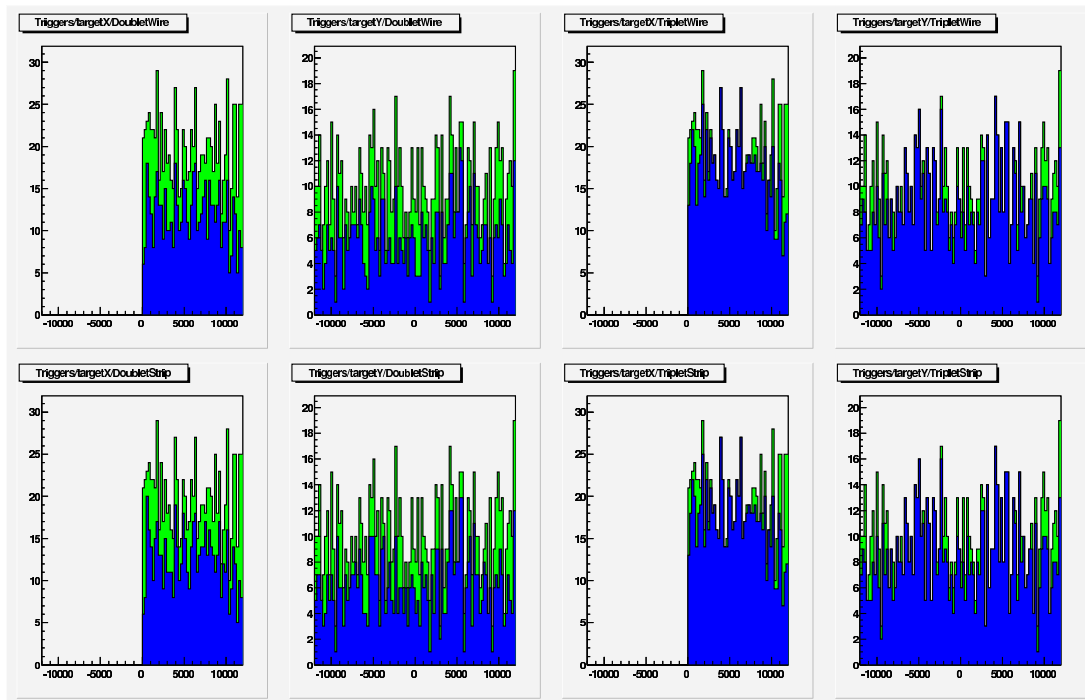


図 4.43: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 0m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布. Doublet では、トリガーの条件が 2 out of 4 に変更されている

シミュレーションにおけるミュオンのパラメータは表 4.6 の通りである。

結果を、図 4.43, 図 4.44, 図 4.45, 図 4.46, 図 4.47 に示す。

この結果について、トリガー条件を変えた Doublet の Wire/Strip について、考察を加える。

Doublet Strip Y=24m のプロット (図 4.47) において、Y=-3m からヒストグラムが無くなっている。

よって、 $\tan\theta_v = 15/(24+3) = 0.556\dots$

ここで、図 4.38, 図 4.37 から、TGC チェンバー間の距離は、隣り合う二つのチェンバー間の距離は、 $(1.4+1.6)*2+18=24\text{mm}$ となる。

また、Strip の幅は表 4.35 より、14.6mm~49.1mm であるので、

これらの値から求められる $\tan\theta_v$ の値は、最大で、 $\tan\theta_v = 24\text{mm}/14.6\text{mm} = 1.64\dots$ 最小で、 $\tan\theta_v = 24\text{mm}/49.1\text{mm} = 0.489\dots$ であり、最小の値 $\tan\theta_v=0.489\dots$ は、ヒストグラムから読み取った値 $\tan\theta_v=0.556\dots$ に近い。

Doublet Wire Y=24m のプロット (図 4.47) において、Y=-3m からヒストグラムが無くなっている。

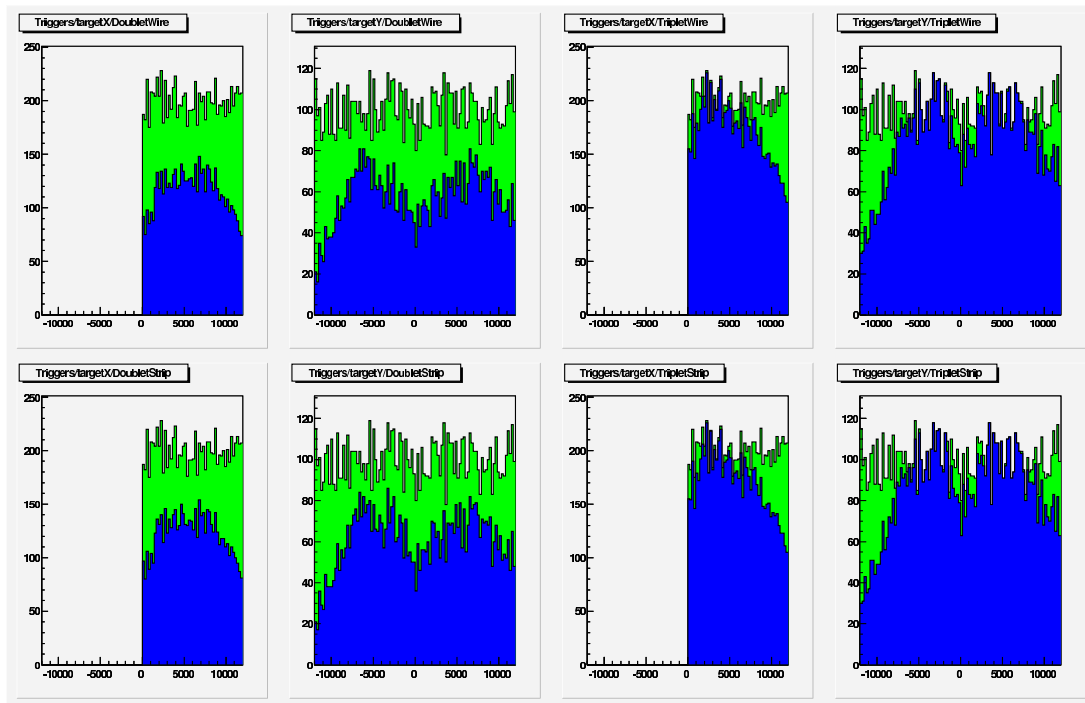


図 4.44: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 6m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布。Doublet では、トリガーの条件が 2 out of 4 に変更されている

よって、この時、 $\tan\theta_v$ の値は、

$$\tan\theta_v = 15/(24+5) = 0.517... \text{ である。}$$

Doublet Strip で求めたように、隣り合うチェンバー間の幅は 24mm である。また、Wire Group の幅は、表 4.35 より、7.2mm~39.0mm なので、これらの値から求められる $\tan\theta_v$ の値は、最大で、 $\tan\theta_v = 24\text{mm}/7.2\text{mm} = 3.33...$ 最小で、 $\tan\theta_v = 24\text{mm}/39.0\text{mm} = 0.615...$ である。最小の値 $\tan\theta_v=0.615...$ は、ヒストグラムから読み取った値 $\tan\theta_v = 0.517...$ に近い。

以上より、2 out of 4 形式のトリガーにしても、Doublet Strip, Doublet Wire について、最大限度角はそれぞれ、

$$\tan\theta_v = 1.64...,$$

$$\tan\theta_v = 3.33...,$$

であり、また、Triplet については条件は変わっていないので、Triplet Strip, Triplet Wire の最大限度角はそれぞれ、

$$\tan\theta_v = 3.44...$$

$$\tan\theta_v = 6.97...$$

のままである。

即ち、Doublet のトリガーを 2 out of 4 にしても、全面を検査出来るとは言えない。

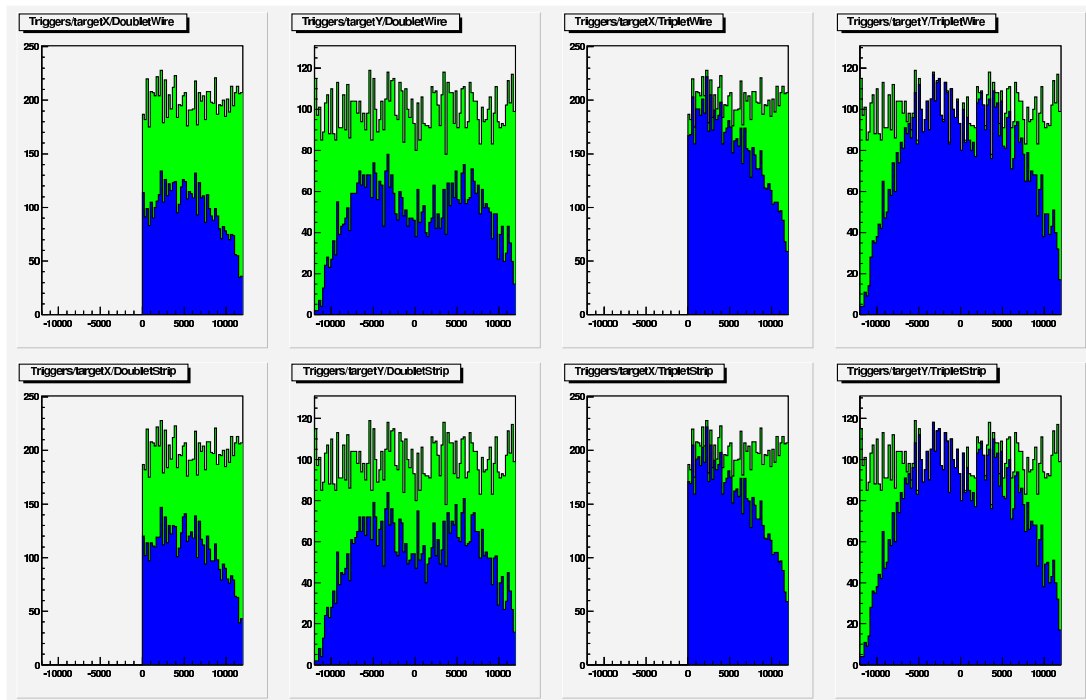


図 4.45: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 12m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布。Doublet では、トリガーの条件が 2 out of 4 に変更されている

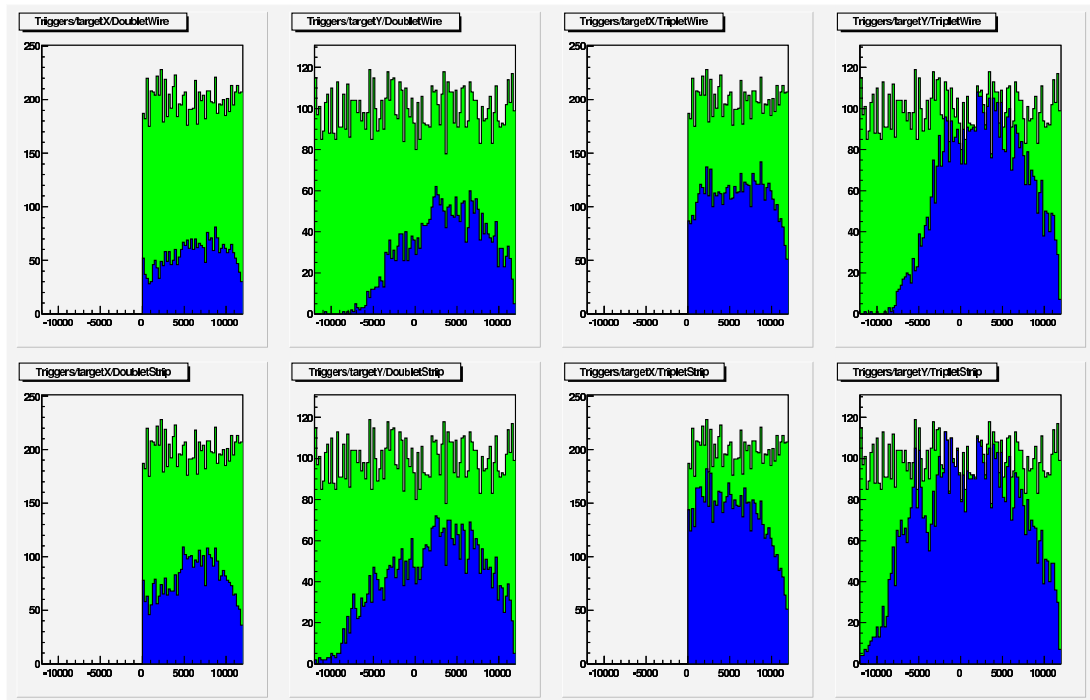


図 4.46: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 18m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布 Doublet では、トリガーの条件が 2 out of 4 に変更されている

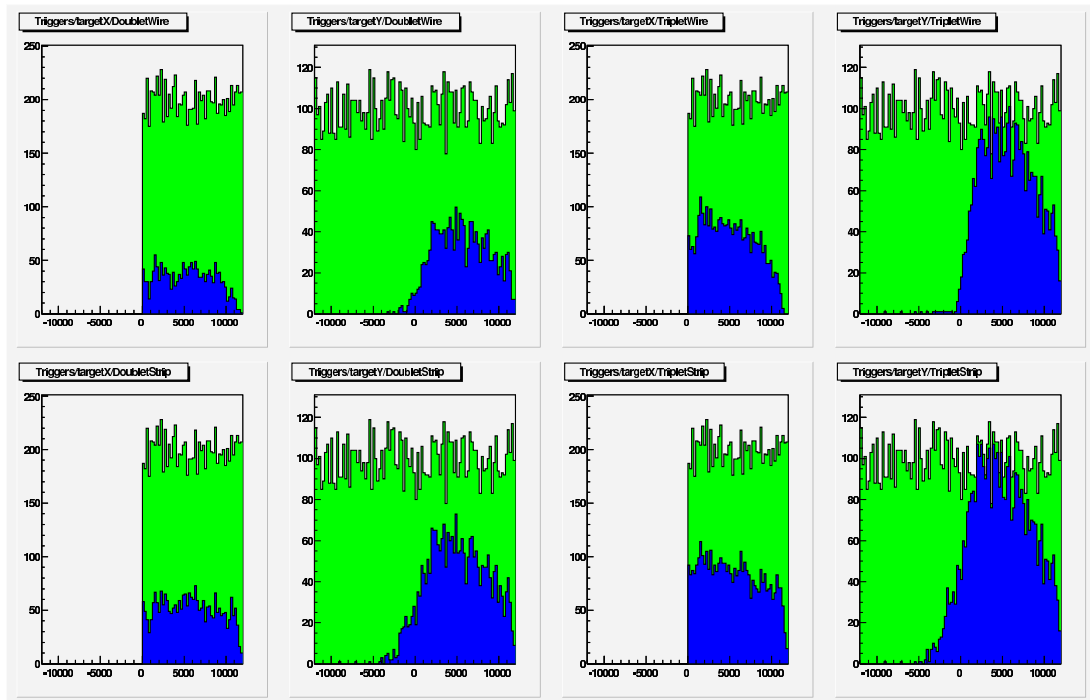


図 4.47: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 24m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布。Doublet では、トリガーの条件が 2 out of 4 に変更されている

そこで、実際にはどれぐらいの範囲が検査できるのかを調べてみる。
データについて、一回でもトリガーした領域については青とし、今まで yz, xz 座標で示していたものを、xy 座標で示してみる。(図 4.48、図 4.49、図 4.50、図 4.51)

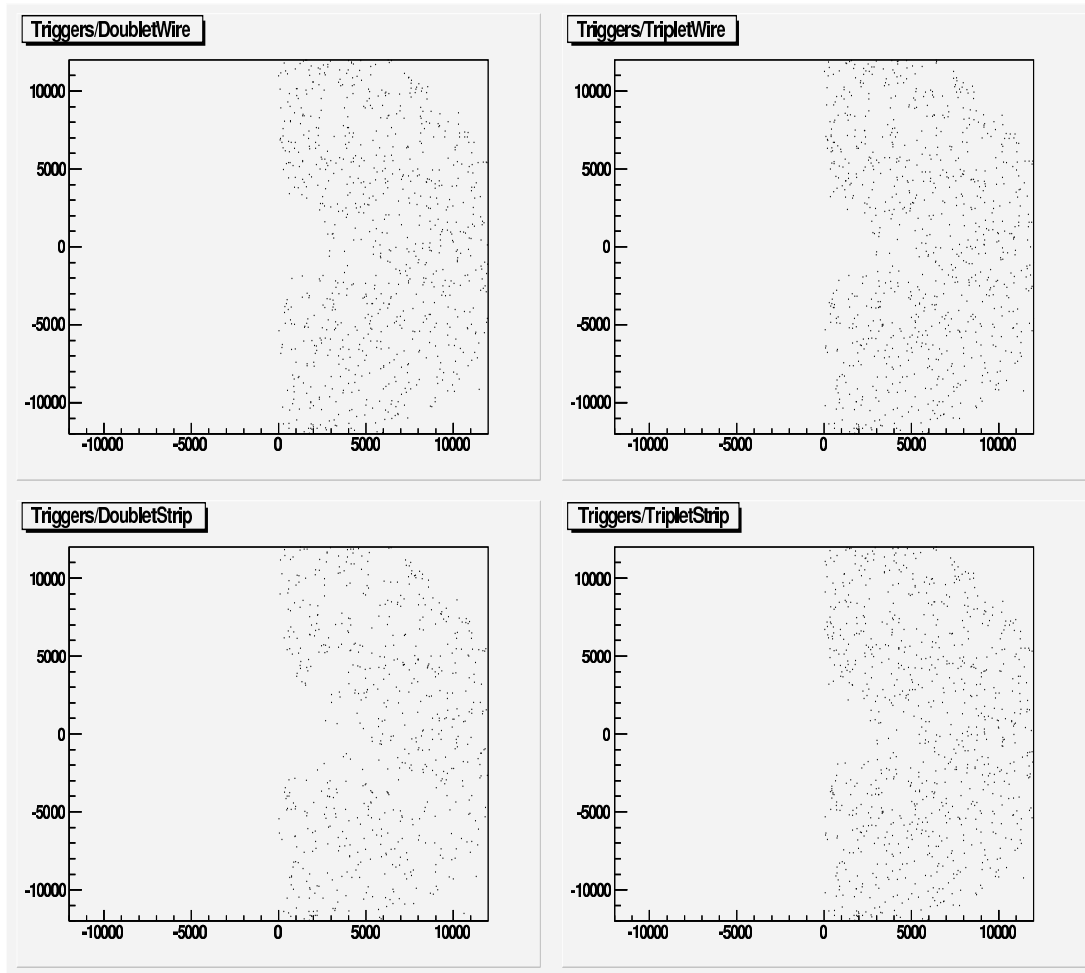


図 4.48: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 0m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布. Doublet では、トリガーの条件が 2 out of 4 に変更されている

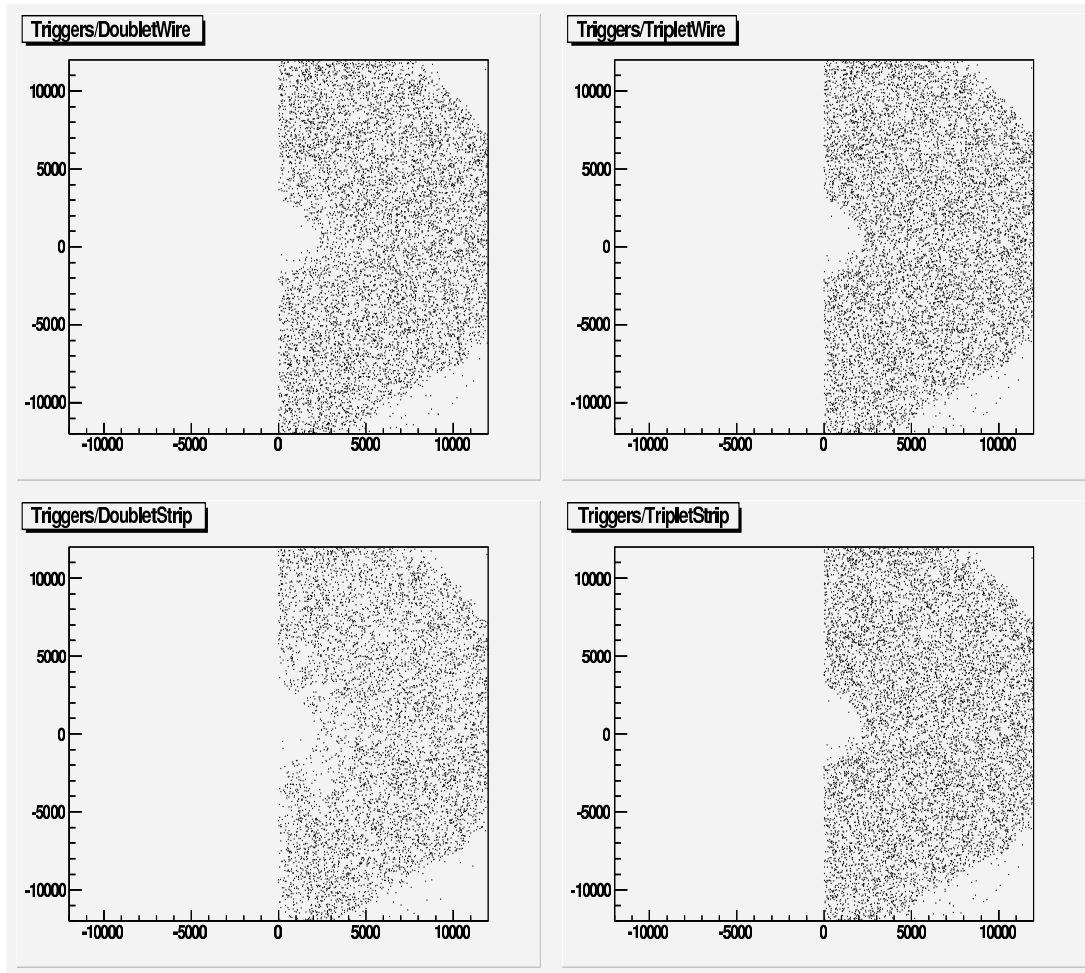


図 4.49: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 6m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布. Doublet では、トリガーの条件が 2 out of 4 に変更されている

これらの図、特に図 4.51 からたとえ全ての領域でトリガーされなくても、ほとんどの領域で $\tan\theta_v = 15/(18+12) = 0.5$ (図 4.51 において、 $y=-12\text{m}$ の領域でトリガーできている場合) という条件でトリガーされると言える。

$\tan\theta_v = 0.5$ という条件ではほぼ全ての領域でトリガーできるとする。

ここで、図 4.42 において、 $\tan\theta_v = 0.5$ という条件にあてはまる領域を赤で示した図を、図 4.52 に示す。

図 4.52 の左下の図は、図??の右下の図に対応する。

図 4.52 の左下の図は、図 4.52 の右下において赤く示されたトリガーされたミュオン

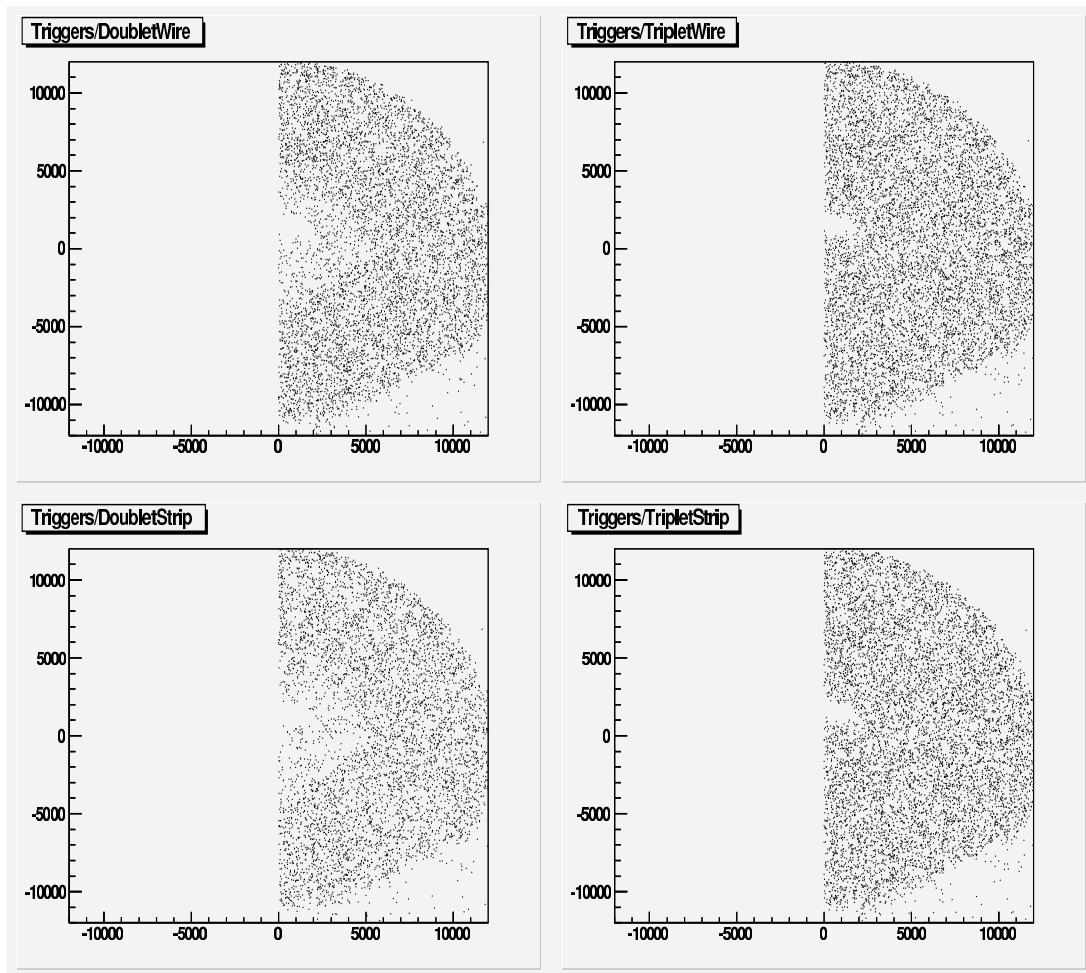


図 4.50: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 12m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布. Doublet では、トリガーの条件が 2 out of 4 に変更されている

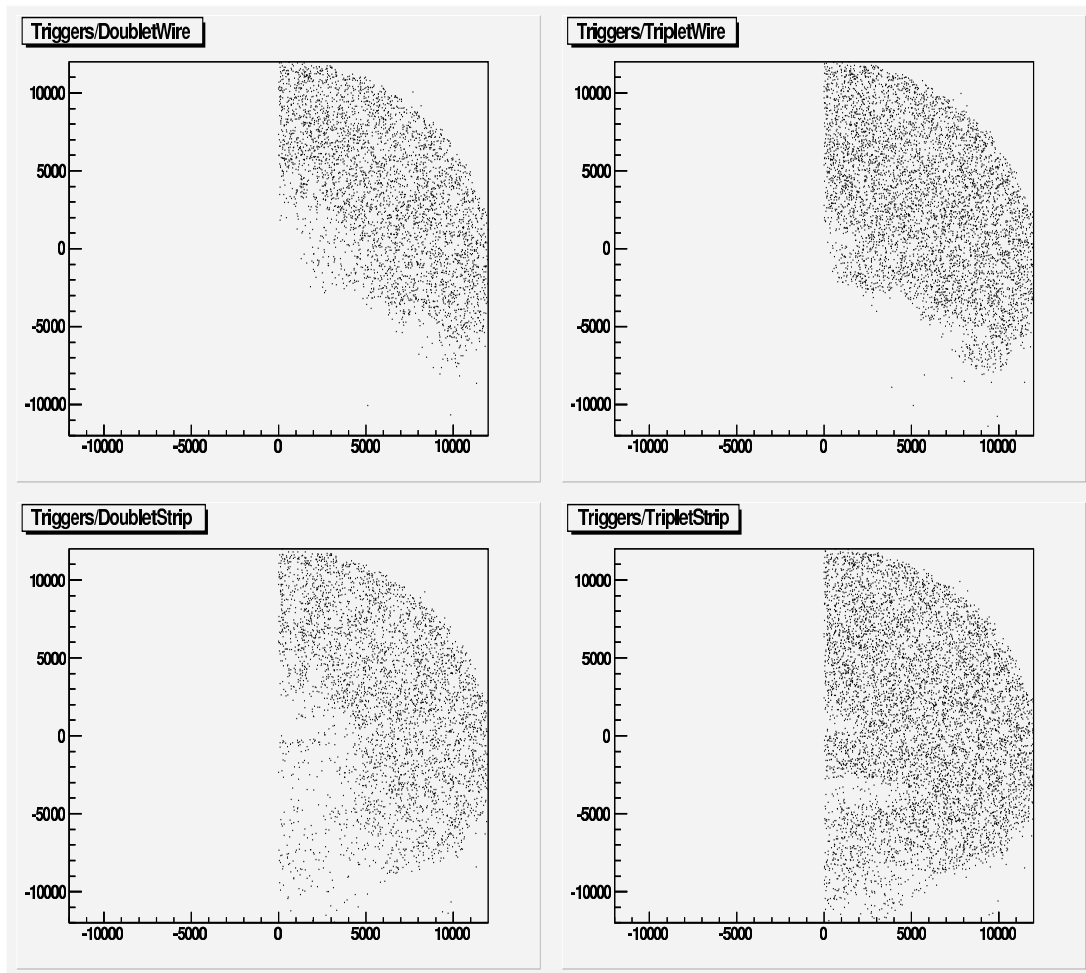


図 4.51: アトラス検出器の相互作用点から、6 m ずつ垂直方向にミュオン射出点を上げ、その射出点から TGC ホイールをターゲットとしてミュオンを飛ばした際の高さ 18m の点からのミュオンに対する Trigger Module の Doublet/Triplet, Strip/Wire 別のトリガー信号の分布. Doublet では、トリガーの条件が 2 out of 4 に変更されている

の xy 分布である (単位:mm)

ここで図 4.52 の左下の図より、このとき条件: $\tan\theta_v$ を満たしかつ $Y\pm 12m(12000mm)$, $X\pm 12m(12000mm)$ の領域に入っているミュオンのトラックは、
92 個になる。

前述のように、

表 4.7 より、面積 $(300000 + 330900) * (12000 + 12000)mm^2 = 15141600000mm^2$ の範囲には、毎分約 1.51×10^8 個の宇宙線が降る。(2005 年度理科年表 p134 より、宇宙線の強度は、 $\sim 1/min\dot{cm}^2$)

よって、一分あたり、

$1.51 \times 10^8 \times 92/50000 = \sim 27.8... \times 10^4$ 個が、Triplet Strip, Triplet Wire, Doublet Strip, Doublet Wire のほぼ全域に亘ってトリガーされる。

(図 4.52 の右下の xy 分布を参照)

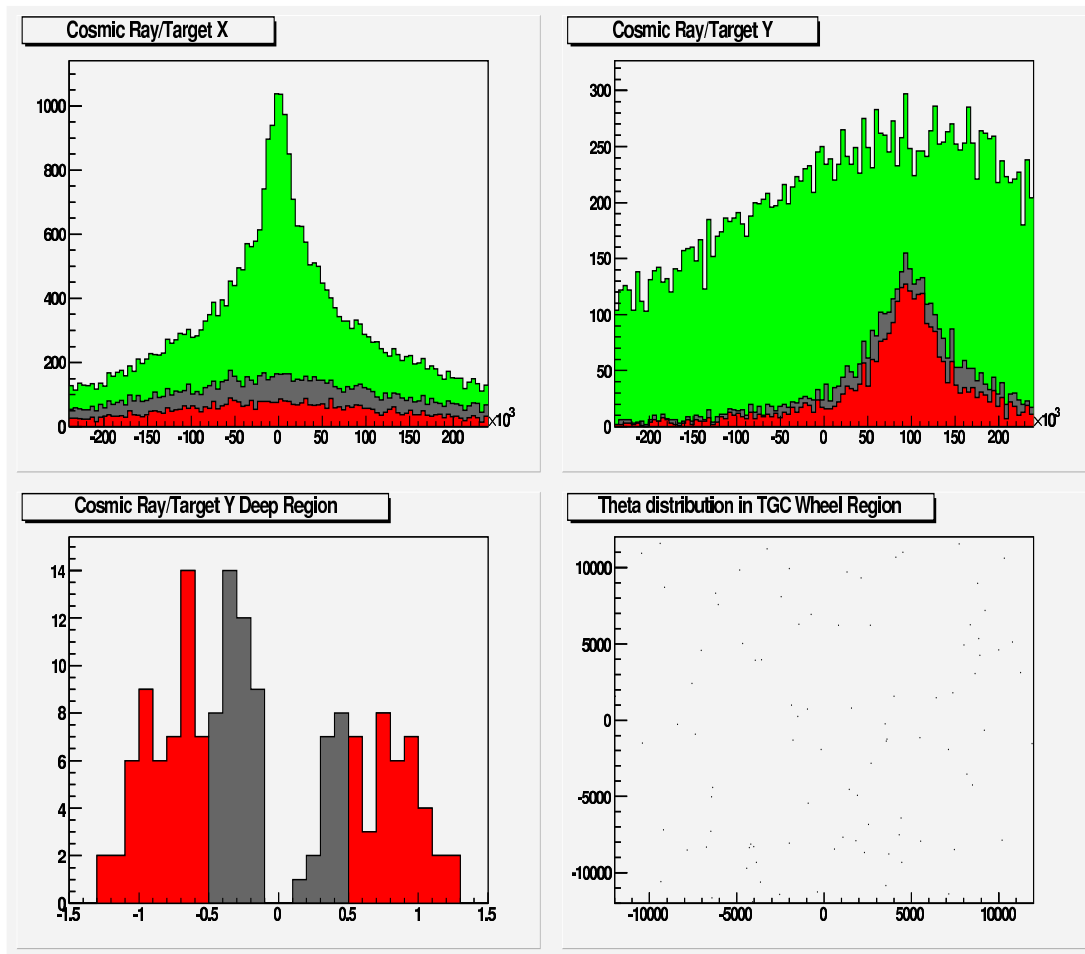


図 4.52: Cavern に入射する宇宙線のプロット

ここで、表 4.5 より、Wire、Strip について、それぞれ必要なミュオントラック数は、21690000, 84480000 なので、Triplet、Doublet について、TGC の (ほぼ全面的) チェックに必要な時間は、表 4.9 のようになる。

4.5.3 まとめ

Cavern 内でのコミッション宇宙線ランに必要な、垂直方向の宇宙線トラックに対応するためのハードウェア的 (TM, Trigger Module)、ソフトウェア的 (LUT, Look Up Table) な方法について考案した。それぞれの方法をシミュレーションによって評価した。その結果、トリガーモジュールを使用するハードウェア的な方法では、ほぼ全域に亘るアクセプタンスのチェックが可能であることが分かった。

表 4.9: TGC Wheel の領域における、Wire/Strip で全面チェックにかかる時間(分)と、その計算式

Wire	0.780×10^2 (分)	$21690000/27.8 \times 10^4$
Strip	3.03×10^2 (分)	$84480000/27.8 \times 10^4$

第5章 トリガーモジュールの製作と動作テスト

5.1 モジュールに対する要求

3章、4章での議論を踏まえると、Cavern内コミッション宇宙線ランに対するハードウェア的な解としてのトリガーモジュールには以下の性能が備わっている必要がある。

- 25nsのコインシデンス: 40.08MHzのクロックで動くTGCエレクトロニクスモジュールとして不可欠な要件。
- 汎用性(プログラマブルであること): 4章ではDoublet/Triplet Strip/Wireそれぞれを別々にトリガーしたが、より適切なトリガーを研究することは今後の課題である。

これらを満たすモジュールとして、トリガーモジュールを設計/開発した。

5.2 モジュールの概要

トリガーモジュール(TM)は、TGCリードアウトシステムにL1Aを供給するために用いられるTGCトリガーシステムのHigh Pt Boardの代替構成要素として用いられる。TMが用いられる状況においては、ATLASのエンドキャップ領域をカバーするミュオントリガーであるTGC測定器からのトリガー信号は、ASD及びPP、SLBを経由して、LVDSレベルでTMに供給される。(図5.1参照) TMは、9UサイズのVMEモジュールで、HighPt/Star Switch Controller(HSC)クレートにインストールされる。TMはHSCクレートバックプレーンのVMEバスを通じて制御される。HSCクレートはTGCエレクトロニクスの為に作られた9UVMEクレートで、J3ピンを用いてタイミング信号(clock/reset)とDCパワーを供給する。

TMモジュールは、HighPtBoardと同様、UXA15内のTGC-M1プレーンのエッジに取り付けられる。(UXA15の配置については、図5.2参照)

TMは三つの機能から成る。制御部(Controller)、信号受信部(Decoder)、トリガー生成ロジック(Trigger Decision Logic, TDL)である。これらの機能は別々の集積回路によって担われる。ControllerはCPLD集積回路、Decoder/TDLはFPGA集積回路である。

TMはCavernであるUXA15内で運用されるが、HighPtBoardとは異なり、本実験における運用は予定されていない為、運用効率などを考慮し、常時プログラマブルであるが放射線耐性の無いFPGA/CPLDを用いる。

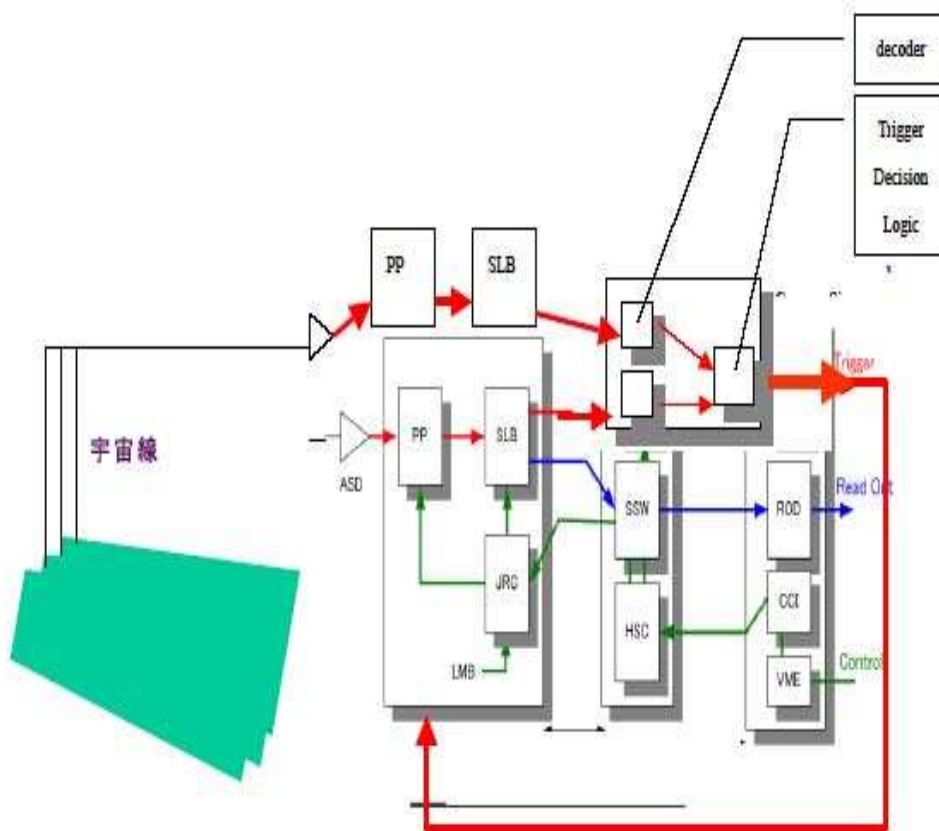


図 5.1: トリガーモジュールを配置した際の TGC エレクトロニクスのトリガー信号 (赤)、読み出し信号 (青)、コントロール信号 (緑) の流れ

5.3 基盤の設計

基板の設計においては、以下の点に留意し、「PSB の LVDS 信号を受信し、任意のトリガーロジックに従って L1A を NIM 信号として出力する」モジュールの設計を目指した。設計においては、以下の点に留意した。

1. 各機能を満たす集積回路がプログラマブルであること。
2. Decoder から TDL ヘデータフローの最大化
3. Controller-Decoder/TDL 間のデータフローの最大化
4. Decoder における半クロック単位の遅延。
5. TDL における各 Decoder からの信号の 25ns 単位のコインシデンス

図 5.3 に、基盤の概念図を示す。

図のように、エンコードされた PSB からのヒット情報は、Decoder でデコードされ、サブセクター単位のヒット情報となって、8bit (STSB の場合のみ) または 4bit (WTSB, STDB, WTDB の場合) の信号として TDL に送られる。TDL は、設定されたトリガーロジックに従ってトリガー判断を行い、4bit 信号を出力する。この信号は NIM 信号としてモジュールから出力される。Controller は、Decoder の遅延時間と信号マスク, TDL のトリガーロジック

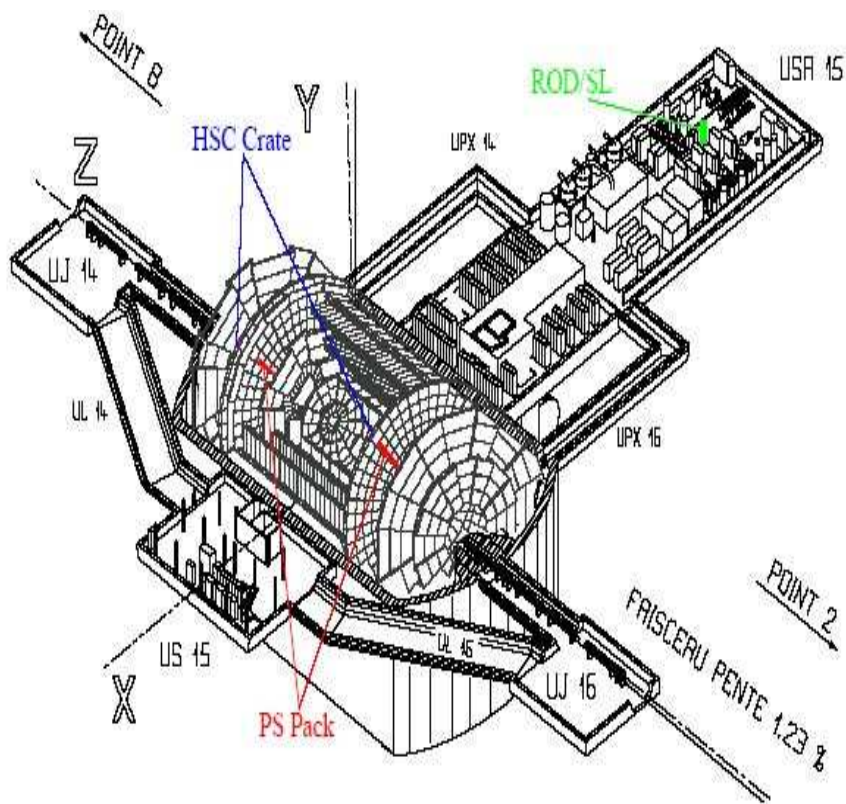


図 5.2: TGC エレクトロニクスモジュールの、アトラス実験場における配置

を操作し、トリガー時のサブセクターの位置情報を TDL から受け取る。

5.4 各集積回路

5.4.1 Controller

Controller の概要

Controller は VME プロトコルを解釈し、トリガーモジュールを VME スレーブモジュールとして振舞わせる。使用されているデバイスは、Xilinx 社の XC2C256PQ208 である。トリガーモジュールを A24D16 の VME スレーブとして振舞わせるため、Controller はアドレスを読み、VME 書き込み/読み込みサイクルを起動する。Controller はアドレス信号をチェックし、AM, LWORD, A01, AS, Ds 信号を読み、DTACK 信号を出力する。

A23-A08 アドレスはボード上のディップスイッチによりセットされる。A07-A04 アドレスは表 5.1 のように、セットされている。

表 5.1 から分かる通り、Decoder チップ、TDL チップには各一つ、Controller チップには、Controller0~Controller3 までの 4 つのアドレス領域が有る。

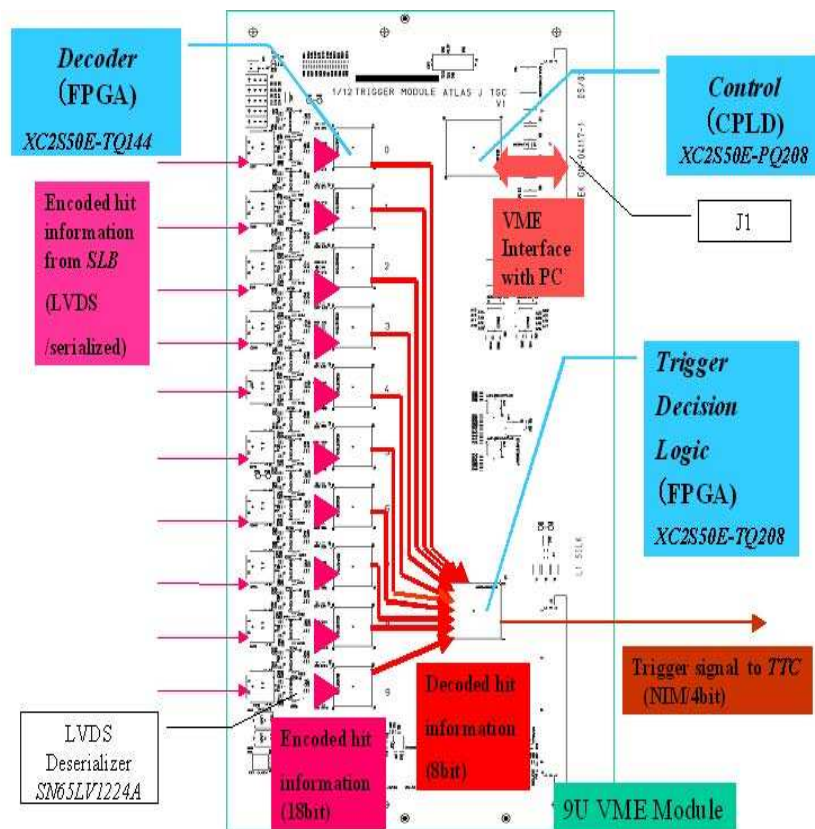


図 5.3: トリガーマジュール概念図

Controller のデザイン

レジスタ表 表 5.2 に、Controller の VME アドレスを示す。

CONTROLL_RESET (表 5.3) TDL(Trigger Decision Logic) と Decoder へのリセット。1 を書き込むと全ての FPGA がリセットされる。Controller 自体もリセットされる。1=リセット、0=リセット解除

CFG_STAT_FPGA (表 5.4) TDL(Trigger Decision Logic) と、Decoder のコンフィギュレーションステータスを表示する。

CFG_DATA_FPGA (表 5.5) TDL(Trigger Decision Logic) と Decoder へ bit ファイルを書き込む際のアドレス領域。

CPLD_DEBUG (表 5.6) Controller CPLD のデバッグの為のアドレス領域。任意の 16bit の値を書き込み/読み込みできる。

表 5.1: Controller の内部レジスタアドレス

A07	A06	A05	A04	
0	0	0	0	Controller0
0	0	0	1	Controller1
0	0	1	0	Controller2
0	0	1	1	Controller3
0	1	0	0	Decoder0
0	1	0	1	Decoder1
0	1	1	0	Decoder2
0	1	1	1	Decoder3
1	0	0	0	Decoder4
1	0	0	1	Decoder5
1	0	1	0	Decoder6
1	0	1	1	Decoder7
1	1	0	0	Decoder8
1	1	0	1	Decoder9
1	1	1	0	Trigger-Decision-Logic

5.4.2 Decoder

Decoder の概要

Decoder は、PSB の SLB によって encode されたヒット信号を decode し、サブセクター単位の Hit / no Hit 信号に変換する。encode 方法は SLB によって異なるため、Decoder の decoder ブロックのプログラムも SLBB の種類によって異なるものが用いられる。図 5.4 に、Decoder のブロック図を示す。

図 5.4 の中央を通る赤い矢印の流れが、ヒットデータのフローを示す。SLB の encode された 40bit のヒットデータは、10bit データ 4 つに分割され、ブロック図では RA、RB、RC、RD で表されている。これらのヒットデータは、SYNC ブロックで clock と同期され、DELAY ブロックで SLB-TM 間のケーブル長に合わせ、0.5-4.5clock の任意の遅延時間を与えられる。その後、MASK との AND を取り、DECODER ブロックで 4bit または 8bit のサブセクター単位の Hit/no Hit データに変換される。

図の上部の青い矢印の流れは、LVDS ケーブルと TM との接続状態のモニターデータのフローを示す。LOCK_N 信号によって DESERIALIZER からもたらされた接続信号は、二つに分かれ、一方は、LVDS_BAD_NOW 信号として直接 VMEIF ブロックに供給され、リンクが現在切れているかどうかの情報を制御部に伝達する。もう一方は LINK_MONITOR ブロックを通過し、このデータはリンク切れの履歴として記録され、LVDS_BAD_ONCE 信号として VMEIF ブロックに伝達される。

図の下部の緑の矢印の流れは、Controller を経由した、VME とのインターフェースを担う VMEIF に関わるデータフローである。

表 5.2: Controller の VME アドレス

Use	Address	Register	R/W	Initial Value	Size
Reset to Trigger/Decoder	0	CONTROLL_RESET	R/W	0	1
FPGA Configuration	1	CFG_STAT_FPGA0	R/W	0001	4
	2	CFG_STAT_FPGA1	R/W	0001	4
	3	CFG_STAT_FPGA3	R/W	0001	4
	4	CFG_STAT_FPGA4	R/W	0001	4
	5	CFG_STAT_FPGA5	R/W	0001	4
	6	CFG_STAT_FPGA6	R/W	0001	4
	7	CFG_STAT_FPGA7	R/W	0001	4
	8	CFG_STAT_FPGA8	R/W	0001	4
	9	CFG_STAT_FPGA9	R/W	0001	4
	10	CFG_STAT_FPGA10	R/W	0001	4
	11	CFG_STAT_FPGA11	R/W	0001	4
	16	CFG_DATA_FPGA0	R/W	00000000	8
	17	CFG_DATA_FPGA1	R/W	00000000	8
	18	CFG_DATA_FPGA2	R/W	00000000	8
	19	CFG_DATA_FPGA3	R/W	00000000	8
	20	CFG_DATA_FPGA4	R/W	00000000	8
	21	CFG_DATA_FPGA5	R/W	00000000	8
22	CFG_DATA_FPGA6	R/W	00000000	8	
23	CFG_DATA_FPGA7	R/W	00000000	8	
24	CFG_DATA_FPGA8	R/W	00000000	8	
25	CFG_DATA_FPGA9	R/W	00000000	8	
26	CFG_DATA_FPGA10	R/W	00000000	8	
Debug	27	CPLD_DEBUG	R/W	00000000	8

表 5.3: Controller のリセットレジスタ

bit	0
Register	RST
R/W	W
Initial Value	0

表 5.4: Controller のステータスレジスタ

bit	3	2	1	0
reg	CFGBUSY	CFGINIT	CFGDONE	CFGPRG
R/W	R	R	R	R
Initial Value	0	0	0	0

表 5.5: Contoller のデータレジスタ

bit	7	6	5	4
reg	CFGDATA0	CFGDATA1	CFGDTA2	CFGDATA3
R/W	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0
bit	7	6	5	4
reg	CFGDATA4	CFGDATA5	CFGDTA6	CFGDATA7
R/W	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0

表 5.6: Contoller のデバッグレジスタ

bit	15	14	13	12
reg	DBG15	DBG14	DBG13	DBG12
R/W	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0
bit	11	10	9	8
reg	DBG11	DBG10	DBG9	DBG8
R/W	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0
bit	7	6	5	4
reg	DBG7	DBG6	DBG5	DBG4
R/W	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0
bit	3	2	1	0
reg	DBG3	DBG2	DBG1	DBG0
R/W	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0

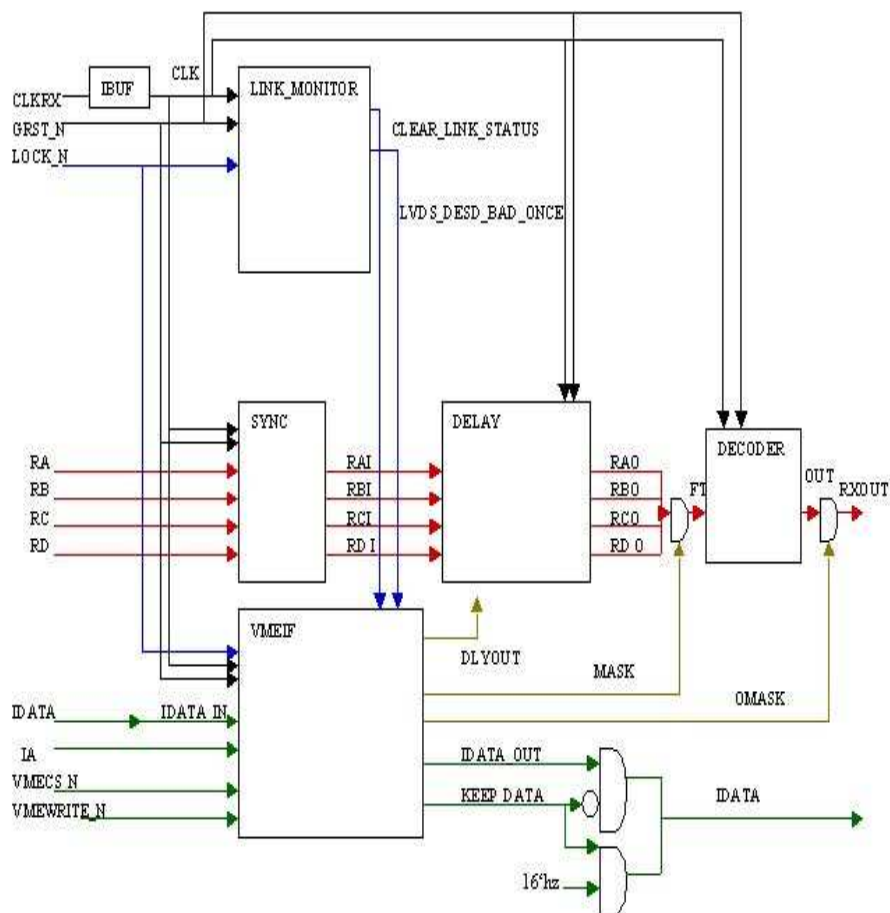


図 5.4: Decoder ブロック図

Decoder のデザイン

レジスタ表 (表 5.7)

DEC_LOCK (表 5.8) LVDS との接続状態を確認する。

DEC_DELAY (表 5.9) Decoder の遅延値を指定する。

DEC_RESET (表 5.10) Decoder へのリセット 1=リセット、0=リセット解除

DEC_OMASK (表 5.11) Decoder から TDL(Trigger Decision Logic) への出力のマスク。0=マスク、1=マスク解除

DEC_MASK (表 5.12) Decoder への入力のマスク (1 個の Decoder チップは 40bit 入力を 4 分割し、10bit ずつ取り扱う) 0=マスク、1=マスク解除

表 5.7: Decoder チップの内部レジスタ

Use	Address	Register	R/W	Initial Value	Size
Lock signal status	0	DEC_LOCK	R	00000000	8
Delay Value	1	DEC_DELAY	R/W	0000	4
Decoder Reset	2	DEC_RST	W	0	1
Mask Output Signal	3	DEC_OMASK	R/W	11111111	8
Mask Input Signal1	4	DEC_MASK1	R/W	1111111111	10
Mask Input Signal2	5	DEC_MASK2	R/W	1111111111	10
Mask Input Signal3	6	DEC_MASK3	R/W	1111111111	10
Mask Input Signal4	7	DEC_MASK4	R/W	1111111111	10

表 5.8: Decoder のロックレジスタ

bit	7	6
reg	LVDS_DESD_BAD_NOW	LVDS_DESC_BAD_NOW
R/W	R	R
Initial Value	0	0
bit	5	4
reg	LVDS_DESB_BAD_NOW	LVDS_DESA_BAD_NOW
R/W	R	R
Initial Value	0	0
bit	3	2
reg	LVDS_DESD_BAD_ONCE	LVDS_DESC_BAD_ONCE
R/W	R	R
Initial Value	0	0
bit	1	0
reg	LVDS_DESB_BAD_ONCE	LVDS_DESA_BAD_ONCE
R/W	R	R
Initial Value	0	0

表 5.9: Decoder のディレイレジスタ

bit	3	2	1	0
reg	DELAY3	DELAY2	DELAY1	DELAY0
R/W	R/W	R/W	R/W	R/W
Initial Value	0	0	0	0

表 5.10: Decoder のリセットレジスタ

bit	0
reg	RST
R/W	W
Initial Value	0

表 5.11: Decoder の出力マスクレジスタ

bit	7	6	5	4
reg	OMASK7	OMASK6	OMASK5	OMASK4
R/W	R/W	R/W	R/W	R/W
Initial Value	1	1	1	1
bit	3	2	1	0
reg	OMASK3	OMASK2	OMASK1	OMASK0
R/W	R/W	R/W	R/W	R/W
Initial Value	1	1	1	1

表 5.12: Decoder の入力マスクレジスタ

bit	9	8	7	6	5
reg	MASK9	MASK8	MASK7	MASK6	MASK5
R/W	R/W	R/W	R/W	R/W	R/W
Initial Value	1	1	1	1	1
bit	4	3	2	1	0
reg	MASK4	MASK3	MASK2	MASK1	MASK0
R/W	R/W	R/W	R/W	R/W	R/W
Initial Value	1	1	1	1	1

5.4.3 TDL(Trigger Decision Logic)

TDL(Trigger Decision Logic) の概要

TDL は、Decoder から送られて来たサブセクター単位の Hit/no Hit 信号を用い、トリガー信号を出力する。図 5.5 に、TDL のブロック図を示す。

図 5.5 の下部の赤い矢印の流れが、ヒットデータのフローを示す。RXOUT *として表される Decoder からの 4bit 又は 8bit の Hit/no Hit 信号は、POR ブロックで MASK をかけられ、選択されたサブセクターの Hit/no Hit 情報だけがトリガーに用いられる。MASK を通過したあとのヒット情報は Decoder 単位、即ち SLB 単位で OR を取られ、POROUT 信号として出力される。POROUT 信号は TDL ブロックに供給され、TDL は SLB 単位の Hit 情報に基づき、トリガーを生成する。

図の上部の緑の矢印の流れは、Controller を経由した VME とのインターフェースを担う VMEIF ブロックに関わるデータフローである。この中で、TDL は VME から MASK 情報を受け取り、リードアウトデータとの比較の為に必要とされる、トリガー時にヒットが観測されたサブセクターの座標データを VME 側に供給する。

5.4.4 TDL(Trigger Decision Logic) のデザイン

レジスタ表 (表 5.13)

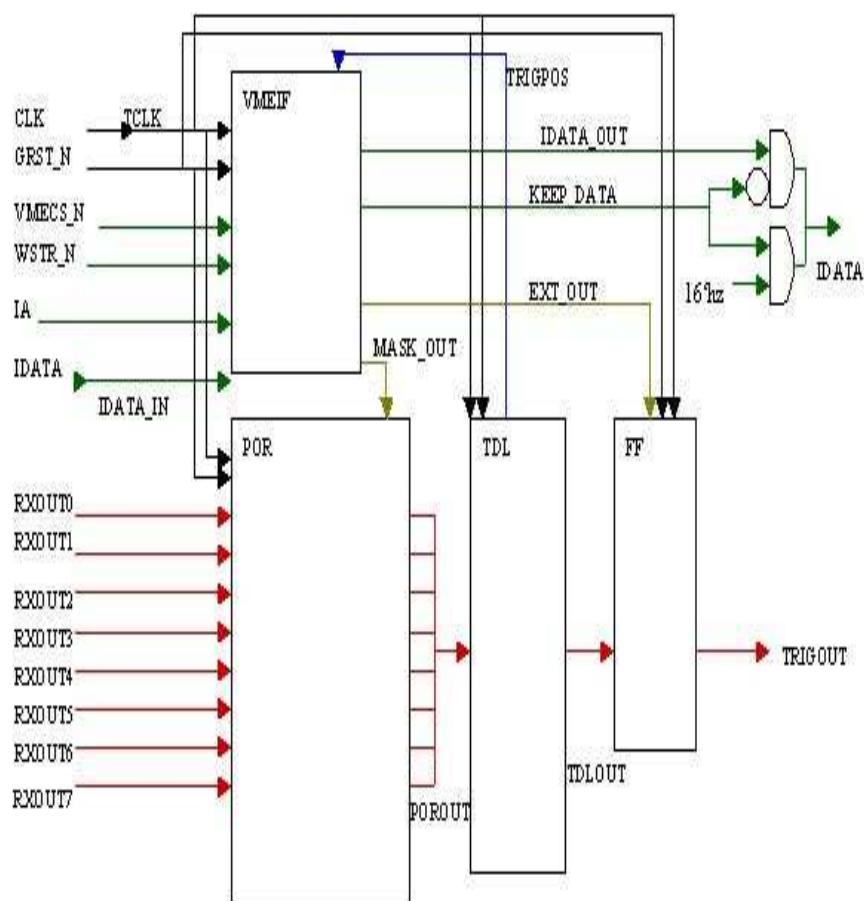


図 5.5: TDL のブロック図

TR_MASK (表 5.14) 各 Decoder から TDL への信号のマスク

TR_EXT (表 5.15) トリガー信号の引き延ばし。0000~1111 の値を書き込むことで、0~15 クロックの引き延ばし値を指定する。

TR_RESET TDLのリセット。1を書き込むとリセットされる。

SS_01 (表 5.17) SubSector の位置情報。SS_1,SS_0 について各 8bit の値を格納する。SS_23~SS_89 も構造は同じ。

5.5 動作テスト

基板の完成とともに TM の動作テストを行った。この動作テストでは、基板の設計に不備が無いことの確認に主眼を置き、全てのデータ線が接続していること、全てのデータ線が隣同士で導通していないこと、更に複数の Decoder からの信号が同時に TDL で受け取られ、トリガー判断が行えること、を確認した。

表 5.13: TDL のレジスタ表

Use	Address	Register	R/W	Initial Value	Size
Mask input signals	0	TR_MASK	R/W	0000000000000000	16
Extend output signal	1	TR_EXT	R/W	0100	4
Reset	2	TR_RST	R/W	0	
SubSector Positions	3	SS_01	R	0000000000000000	16
	4	SS_23	R	0000000000000000	16
	5	SS_45	R	0000000000000000	16
	6	SS_67	R	0000000000000000	16
	7	SS_89	R	0000000000000000	16

表 5.14: TDL(Trigger Decision Logic) の入力マスクレジスタ

bit	15	14	13	12	11	10	9	8
reg							MASK9	MASK8
R/W	R	R	R	R	R	R	R/W	R/W
Initial Value	0	0	0	0	0	0	1	1
bit	7	6	5	4	3	2	1	0
reg	MASK7	MASK6	MASK5	MASK4	MASK3	MASK2	MASK1	MASK0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Initial Value	1	1	1	1	1	1	1	1

表 5.15: TDL(Trigger Decision Logic) の出力延伸レジスタ

bit	3	2	1	0
reg	EXT3	EXT2	EXT1	EXT0
R/W	R/W	R/W	R/W	R/W
Initial Value	0	1	0	0

(表 5.16)

表 5.16: TDL(Trigger Decision Logic) のリセットレジスタ

bit	0
reg	TR_RST
R/W	W
Initial Value	0

表 5.17: TDL(Trigger Decision Logic) のサブセクター位置情報レジスタ

bit	15	14	13	12
reg	SS_1.7	SS_1.6	SS_1.5	SS_1.4
R/W	R	R	R	R
Initial Value	0	0	0	0
bit	11	10	9	8
reg	SS_1.3	SS_1.2	SS_1.1	SS_1.0
R/W	R	R	R	R
Initial Value	0	0	0	0
bit	7	6	5	4
reg	SS_0.7	SS_0.6	SS_0.5	SS_0.4
R/W	R	R	R	R
Initial Value	0	0	0	0
bit	3	2	1	0
reg	SS_0.3	SS_0.2	SS_0.1	SS_0.0
R/W	R	R	R	R
Initial Value	0	0	0	0

5.5.1 セットアップ

セットアップ図を図に示す。以下、図 5.6 の各モジュールについて解説する。

PPG(Pulse Patern Generator) PPGは幅 32bit、深さ 64k のメモリを持ち、32 チャンネルの出力を持つ VME モジュールである。このメモリはユーザーが自由にデータを記述でき、また必要とするデータの長さを 256 の倍数で最大 65536 まで指定できる。さらにこのデータを繰り返し出力させるリピートモードと、一度だけ出力させるシングルモードとが選択できる。また出力はメザニンボードにより LVDS レベルと TTL レベルを選択することが可能である。テストのためにはチェンバーからの信号が必要になるが、このテストでは実際のチェンバーを用いる必要は無いため、代わりにこの PPG を使用した。今回のテストでは PPG を 4 台使用した。メザニンボードは LVDS レベルを用い、一台につき 32 チャンネル出力のうち 20 チャンネルを用い、二台 40 チャンネルで一つの Decoder に対する入力信号を作った。この時、PPG 側の LVDS ケーブルの先端を図のように改造し、二つの PPG の信号を統合した。

Interrupt Register PPG はトリガー信号を受け取らない限り動作しないため、トリガー信号を送る必要がある。トリガーをかけるには 2 つの方法があり、一つはトリガー用の設定レジスタに依るものである。そのレジスタに書き込むことによってトリガーをかけることができる。もう一つの方法は外部からトリガー信号を入力する方法である。前者の方法を利用すると 4 台全て同時に書き込むことができないため、Interrupt Register を利用し、外部から 4 台同時にトリガー信号を入力する方法を取った。Interrupt Register の信号は fan-out ボードにより PPG に分配される。

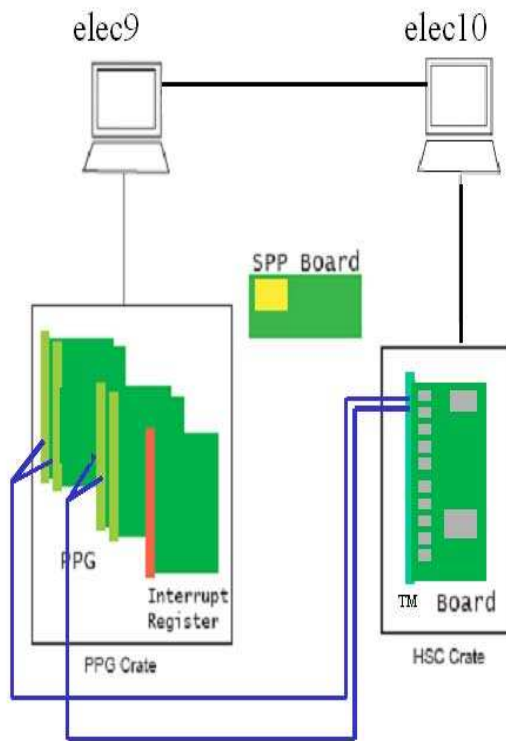


図 5.6: 動作テストのセットアップ図

LVDS Serializer/Deserializer PS Board からのデータ転送は、LVDS Serializer によって、1つのチップにつき 10bit のパラレルデータがシリアルデータに変換されて、LVDS レベルで転送される。一方受信側の TM では、LVDS Deserializer により再びパラレルデータに戻される。

SPP Board クロック、各リセット、L1A を入力できるボード。クロックに用いた。

CCI/HSC この二つのモジュールはリモートコントロールシステムであり、今回は TM の設定のために使用された。

TM PPG からの出力を受け取り、NIM 信号をオシロスコープに出力すると同時にレジスタの値を elec10 から読み取る。elec10 とは HSC-CCI を用いて通信を行う。

5.5.2 ソフトウェア

テストのオペレーションに関するソフトウェアは C++ 及びシェルスクリプトで記述した。動作テストにおいては、各モジュールの設定のコントロール、ランコントロールの二つの機能が必要である。これらについて以下に述べる。

モジュール設定のコントロール モジュール設定のコントロールプログラムは、C++で記述した。各モジュールにはさまざまな設定レジスタがあり、それらのレジスタを操作することでモジュールの設定をすることができる。これらの設定レジスタはVMEを介してPCからアクセスできるように設計されている。そのためモジュールコントロールに必要な関数はVMEを経由したレジスタへのRead Write機能である。またプログラマブルなオンボードデバイスへのコードの書き込み(Configuration)もこの設定プログラムを用いて行われる。これらの関数を作るにあたっては、モジュール毎に異なるデータタイプ、アドレスタイプを想定しなければならない。そのため各モジュールごとにクラスを生成した。作成したモジュールクラスは、TM、PPG、Interrupt Register HSCである。

図 5.7、5.8に各モジュールクラスのUML図を示す。

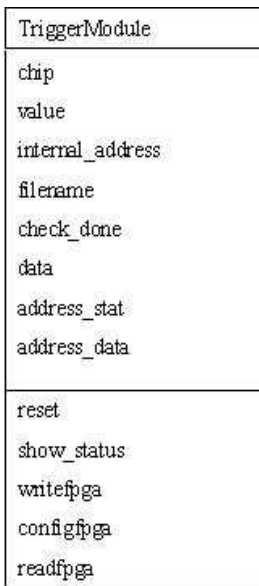


図 5.7: TM の UML 図

ランコントロール ランコントロールはシェルスクリプトで記述した。その機能は大きく3つのパートから成る。PPGにインプットシグナルを書き込む機能、PPGにトリガーを与える機能、TMのマスクの管理である。これらについて以下で述べる。

インプットの書き込み PPGヘテストベクタを書き込む。メモリの深さの設定、リピートモードかシングルモードの選択などPPGの設定などがあげられる。これはPPGのモジュール

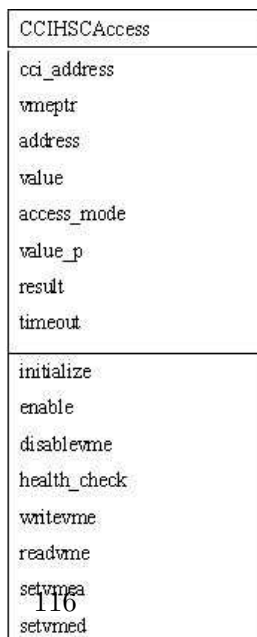


図 5.8: CCIHSCAccess クラスの UML 図

ルクラスのオブジェクトを利用することによって行われる。

トリガー Interrupt Register によって PPG にトリガーをかける。Interrupt Register のモジュールクラスのオブジェクトを利用している。

マスク管理 マスク管理は、後に述べる結線テスト及び導通テストにおいて重要になる。TM のモジュールクラスのオブジェクトを用い、Decoder 及び TDL のデータフローにマスクを設定し、フローを制御する。

5.5.3 結線テスト

結線テストでは、LAN ケーブルを一本のみ使い、Decoder チップ一つずつに 40bit 並列のパルスデータを送る。Decoder は、全ての入力について AND 論理を取り、その結果を 8bit で並列に出力する。TDL は指定された Decoder からの 8bit 入力信号について AND 論理を取り、その結果を Trigger 信号として出力する。

結果は NIM 出力を受け取るオシロスコープで確認する。

結果/考察 0~9 番の Decoder チップにおいて、安定してオシロスコープの出力が見られ、全てのデータ線における結線が確認された。

5.5.4 導通テスト

導通テストでは、LAN ケーブルを一本のみ用いる。Decoder に送られるパルスデータは、1bit 毎に正論理と負論理が交互に設定されている。正論理 20bit データと、負論理 20bit データを合わせた全 40bit データについて、負論理データには NOT 論理を通した後に AND をかけ、その結果を 8bit 信号で出力するが、Decoder 出力の際、1bit おきにマスクをかけ、データが送られないようにする。TDL は指定された Decoder からの全 8bit 入力信号 (1 つおきにパルスが送られている 4bit と、パルスが送られて来ない 4bit) について、パルスが送られてくるデータ線についてはそのまま、パルスが送られて来ないデータ線については NOT 論理を通し、全 8bit 並列データについて AND 論理を取り、その結果を Trigger 信号として出力する。(図 5.9) このテストで、もしボード上のデータ線が途中で導通していれば、データが流れていないはずのデータ線にデータが流れることになり、Trigger 信号は出力されない。よって、ボード上で隣り合う全データ線について導通していないことを確認できる。

結果は NIM 出力を受け取るオシロスコープで確認する。

結果/考察 0~9 番の Decoder チップにおいて、安定してオシロスコープの出力が見られ、全てのデータ線において導通がないことが確認された。

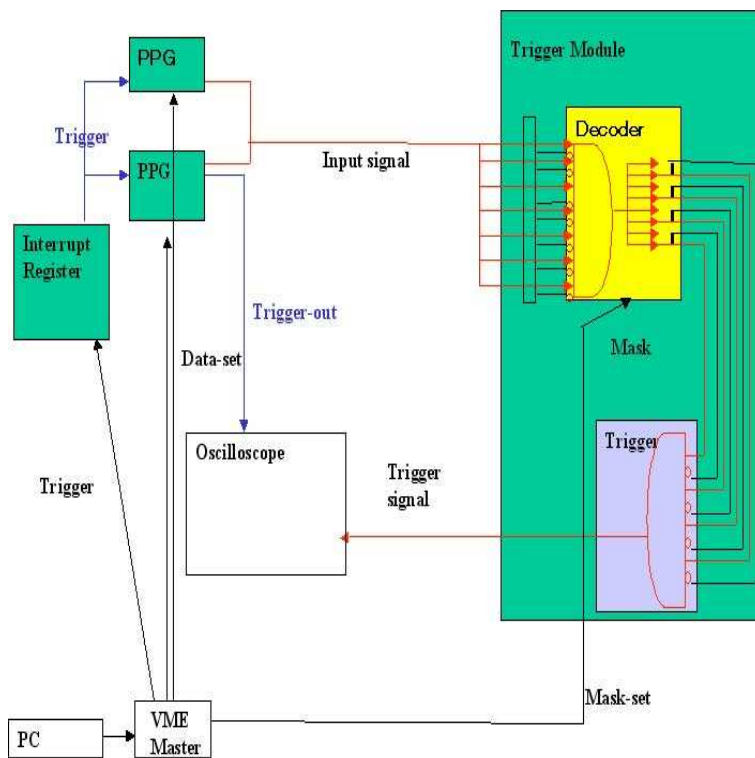


図 5.9: 導通テストで用いられるオンボードデバイスの論理と信号の流れ

5.5.5 コインシデンステスト

コインシデンステストは、図 5.6 とおり、LAN ケーブルを二本用いて行う。PPG から出力されるデータは、1bit のみのパルスデータで、2つの Decoder は、これを OR 回路で受け取り、出力する。TDL は指定された二つの Receiver からの 8 bit 入力信号についてそれぞれ OR 論理を取り、二つの結果について AND 論理を取った後、これを Trigger 信号として出力する。このテストにおいて、各信号は、1clock 分の長さを持つ。(clock は 40.08MHz. よって 25ns の長さ) これは、実際に Cavern で使用する場合に、1clock 以内に各 Decoder の信号が Coincidence を取れることを示し、Trigger Module のロジックが 4 節で示したパフォーマンスを得られることを確認するためである。

結果は NIM 出力を受け取るオシロスコープで確認する。

結果/考察 図 5.11 のように、二つの Decoder チップからの出力のコインシデンスを取り、トリガー信号を出力できることが確認できた。図 5.11 において、赤、青の信号は二つの Decoder チップへの PPG からの信号をトリガーする信号、緑は Trigger Module の出力信号である。Trigger Module の出力信号の幅が 125ns であるのは、TDL_EXT の初期値が 0100 であるため、4clock 分引き延ばされているためである。

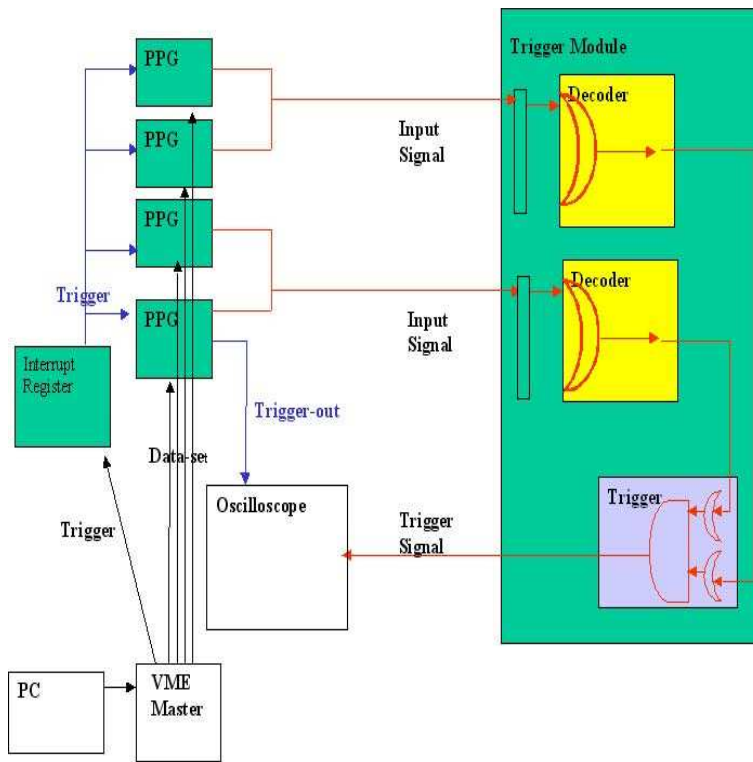


図 5.10: コインシデンステストで用いられるオンボードデバイスの論理

5.6 まとめ

5.1 の要求のうち、

- 25ns 単位のコインシデンス

が動作テストにより確認された。

また、Decoder, Trigger Decision Logic には FPGA を採用している。
よって、以下の 2 つの必要とされる項目は確認された。

- 汎用性 (プログラマブルであること):
- 25ns のコインシデンス:

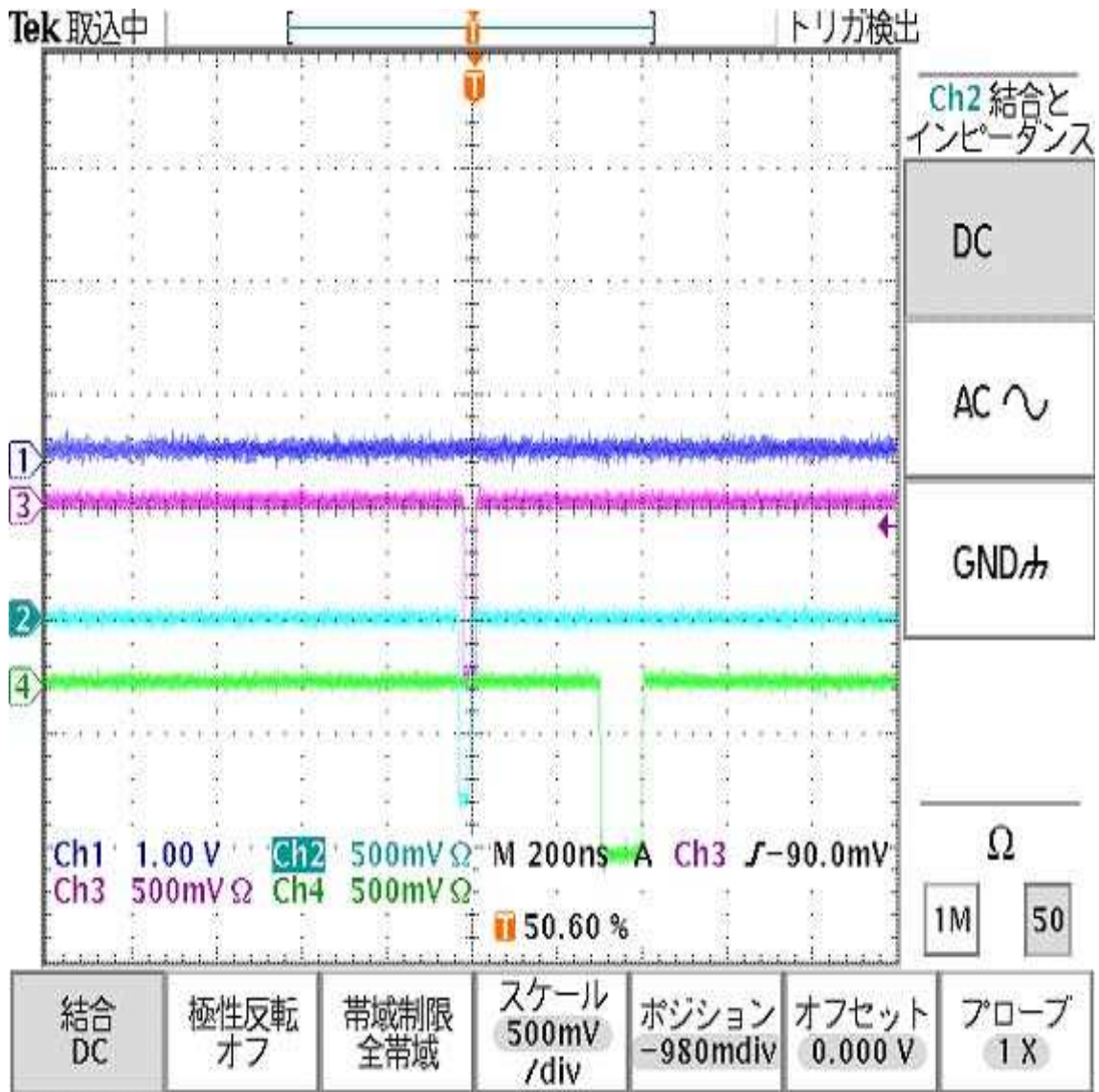


図 5.11: Trigger Module のコインシデンステストにおけるオシロスコープの出力

第6章 まとめと今後の課題

Cavern 内でのコミッショニング宇宙線ランに必要な、垂直方向の宇宙線トラックに対応するためのハードウェア的、ソフトウェア的な方法について考案した。それぞれの方法をシミュレーションによって評価し、Trigger Module によるトリガーの有効性について検討した。

このうち、ハードウェア的な方法の考察に基づくトリガーモジュールを製作し、動作テストを行った。

今後は、トリガーモジュールを TGC エレクトロニクスシステムに組み込んで動作させるテストが行われなければならない。

また、シミュレーションにおいて、ビームガスによるコミッショニングの見積もり、phase3,phase4におけるトリガーについての見積もりが行われる。

さらに、コミッショニング研究として、

- オフライン、オンラインデータベース
- モニターすべきパラメータ

について考察する予定である。

関連図書

- [1] M.Boonekamp, F.Gianotti, R.A.McPherson, M.Nessi, P.Nevksi,"Cosmic Ray, Beam-Halo and Beam-Gas Rate Studies for ATLAS Commissioning", 27 February 2004, ATL-GEN-2004-001
- [2] ATLAS Level-1 Trigger Group, "ATLAS First Level Trigger Technical Design Report", 30st June 1998, CERN
- [3] A.I. Drozhdin, M. Huhtinen, N.V. Mokhov, "Accelerator related background in the CMS detector at LHC", 25 May 1996, Nuclear Instruments and Methods in Physics Research A 381
- [4] A.Rimoldi, "Geometrical Acceptance for the trigger chamber system and study of the reaction $H \rightarrow ZZ \rightarrow$ four muons from the acceptance point of view", ATLAS note DAQ-98-119
- [5] E.Etzion,Y.Benhammou,J.Ginzburg,M.Ishino,L.Levinson, G.Mikenberg,N.Paunikashvili,D.Primor,Y.Rozen,V.Smakhtim,S.Taren, "The Certification of ATLAS Thin Gap Chambers Produced in Israel and China", 15 Nov 2004, TAUP 2787-04
- [6] Particle Data Group,"Review of particle properties",Phys.Rev,D54,122,1996
- [7] Droshdin,et al.,"Acceleerator related background in the CMS detector at LHC", Nucl.Instrum.Methods,A381,(1996)531-44
- [8] R.Ichimiya et al."Sector Logic Implementation for ATLAS Endcap Level-1 Muon Trigger"
- [9] X.de la Broise,B.Cleland,G.Ionescu,L.Poggioli,S.Simion,P.Strizenec,I.Wingerter-Seez,C.Zeinitz, "Database Requirement of the ATLAS LArg Calorimeter".
- [10] ATLAS TGC Collabotaion, "Thin Gap Chamber Construction Manual"

謝辞

修士課程の研究生生活において、本研究を行う機会と適切な指導並びに助言をいただいた指導教員坂本宏教授^Aに深く感謝します。また回路の設計と動作テストにおいて終始懇切丁寧な御指導を頂きました池野正弘^B氏に深く感謝します。更に、シミュレーションにおいて懇切丁寧な御指導と御助言をいただいた田中純一^A氏、長谷川鷹司^E氏に深く感謝します。またエレクトロニクスグループにおいて様々な指導、助言をいただいた、蔵重久弥^D氏、佐々木修^B氏、福永力^C氏に深く感謝します。また様々な面で貴重な意見と御指導を頂いた近藤敬比古^B氏、田中秀治^B氏、石野雅也^G氏、川本辰男^A氏、浅井祥仁^A氏、田中礼三朗^F氏ほか ATLAS 日本グループの方々に深く感謝します。研究生生活を通じて惜しみない助言と協力を頂いた片岡洋介氏^A、野本裕史^A氏、羽根八尋^A氏、藤井裕介^A氏に感謝いたします。

所属: 東京大学素粒子国際研究センター (ICEPP)^A、高エネルギー加速器研究機構 (KEK)^B、首都大学東京 理学系研究科^C、神戸大学 自然科学研究科^D、信州大学 工学系研究科^E、岡山大学 自然科学研究科^F、欧州原子核研究機構^G